

# INTERNATIONAL STANDARD

## NORME INTERNATIONALE

**Digital addressable lighting interface –  
Part 102: General requirements – Control gear**

**Interface d'éclairage adressable numérique –  
Partie 102: Exigences générales – Appareillages de commande**



## THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2009 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office  
3, rue de Varembe  
CH-1211 Geneva 20  
Switzerland  
Email: [inmail@iec.ch](mailto:inmail@iec.ch)  
Web: [www.iec.ch](http://www.iec.ch)

### About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

### About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

- Catalogue of IEC publications: [www.iec.ch/searchpub](http://www.iec.ch/searchpub)

The IEC on-line Catalogue enables you to search by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, withdrawn and replaced publications.

- IEC Just Published: [www.iec.ch/online\\_news/justpub](http://www.iec.ch/online_news/justpub)

Stay up to date on all new IEC publications. Just Published details twice a month all new publications released. Available on-line and also by email.

- Electropedia: [www.electropedia.org](http://www.electropedia.org)

The world's leading online dictionary of electronic and electrical terms containing more than 20 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary online.

- Customer Service Centre: [www.iec.ch/webstore/custserv](http://www.iec.ch/webstore/custserv)

If you wish to give us your feedback on this publication or need further assistance, please visit the Customer Service Centre FAQ or contact us:

Email: [csc@iec.ch](mailto:csc@iec.ch)  
Tel.: +41 22 919 02 11  
Fax: +41 22 919 03 00

### A propos de la CEI

La Commission Electrotechnique internationale (CEI) est la première organisation mondiale qui élabore et publie des normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

### A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

- Catalogue des publications de la CEI: [www.iec.ch/searchpub/cur\\_fut-f.htm](http://www.iec.ch/searchpub/cur_fut-f.htm)

Le Catalogue en-ligne de la CEI vous permet d'effectuer des recherches en utilisant différents critères (numéro de référence, texte, comité d'études,...). Il donne aussi des informations sur les projets et les publications retirées ou remplacées.

- Just Published CEI: [www.iec.ch/online\\_news/justpub](http://www.iec.ch/online_news/justpub)

Restez informé sur les nouvelles publications de la CEI. Just Published détaille deux fois par mois les nouvelles publications parues. Disponible en-ligne et aussi par email.

- Electropedia: [www.electropedia.org](http://www.electropedia.org)

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International en ligne.

- Service Clients: [www.iec.ch/webstore/custserv/custserv\\_entry-f.htm](http://www.iec.ch/webstore/custserv/custserv_entry-f.htm)

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions, visitez le FAQ du Service clients ou contactez-nous:

Email: [csc@iec.ch](mailto:csc@iec.ch)  
Tél.: +41 22 919 02 11  
Fax: +41 22 919 03 00

# INTERNATIONAL STANDARD

## NORME INTERNATIONALE

**Digital addressable lighting interface –  
Part 102: General requirements – Control gear**

**Interface d'éclairage adressable numérique –  
Partie 102: Exigences générales – Appareillages de commande**

INTERNATIONAL  
ELECTROTECHNICAL  
COMMISSION

COMMISSION  
ELECTROTECHNIQUE  
INTERNATIONALE

PRICE CODE  
CODE PRIX

**XF**

ICS 29.140.50; 29.140.99

ISBN 978-2-88910-687-5

## CONTENTS

FOREWORD.....	7
INTRODUCTION.....	9
1 Scope.....	10
2 Normative references.....	10
3 Terms and definitions.....	10
4 General.....	12
5 Electrical specification.....	12
6 Interface power supply.....	12
7 Transmission protocol structure.....	12
7.1 General.....	12
7.2 Forward frame.....	12
7.2.1 Address byte 'YAAA AAAS'.....	12
7.2.2 Data byte 'XXXX XXXX'.....	13
7.3 Backward frame.....	13
8 Timing.....	13
8.1 Information bit timing.....	13
8.2 Forward frame timing.....	14
8.3 Backward frame timing.....	15
8.4 Frame sequence timing.....	15
9 Method of operation.....	16
9.1 Logarithmic dimming curve, arc power levels and accuracy.....	16
9.2 Power-on.....	19
9.3 Interface-failure.....	19
9.4 Min and max level.....	19
9.5 Fade time and fade rate.....	20
9.6 Reaction to commands during error state.....	20
9.7 Behaviour during lamp preheating and lamp ignition time.....	21
9.8 Memory access and memory map.....	21
9.8.1 Memory access commands.....	21
9.8.2 Memory map.....	21
10 Declaration of variables.....	24
11 Definition of commands.....	25
11.1 Arc power control commands.....	25
11.1.1 Direct arc power control command:.....	25
11.1.2 Indirect arc power control commands.....	26
11.2 Configuration commands:.....	28
11.2.1 General configuration commands:.....	28
11.2.2 Arc power parameters settings:.....	28
11.2.3 System parameters settings.....	30
11.3 Query commands.....	30
11.3.1 Queries related to status information.....	30
11.3.2 Queries related to arc power parameter settings.....	32
11.3.3 Queries related to system parameter settings.....	32
11.3.4 Application extended commands.....	33
11.4 Special Commands.....	33

11.4.1	Terminate special processes .....	33
11.4.2	Download information to the DTR .....	34
11.4.3	Addressing commands .....	34
11.4.4	Extended special commands .....	35
11.5	Summary of the command set .....	38
12	Test procedures .....	40
12.0	General .....	40
12.1	Test sequences 'Physical operational parameters' .....	44
12.1.1	Test sequences 'Waveform' .....	44
12.1.2	Test sequence 'Frame structure timing' .....	53
12.1.3	Insulation test .....	54
12.1.4	Optional test sequences .....	54
12.1.5	Test sequence 'Response time' .....	56
12.2	Test sequences 'Configuration commands' .....	57
12.2.1	Test sequences 'General configuration commands' .....	57
12.2.2	Test sequences 'Arc power parameter settings' .....	70
12.2.3	Test sequences 'System parameter settings' .....	80
12.2.4	Test sequences 'Memory Access' .....	84
12.3	Test sequences 'Arc power control commands' .....	88
12.3.1	Test sequences 'Timing' .....	88
12.3.2	Test sequences 'Dimming curve' .....	90
12.3.3	Test sequences 'Arc power commands' .....	95
12.4	Test sequence 'Physical address allocation' .....	105
12.5	Test sequences 'Random address allocation' .....	106
12.5.1	Test sequences 'INITIALISE / TERMINATE' .....	106
12.5.2	Test sequences 'RANDOMISE' .....	112
12.5.3	Test sequences 'COMPARE / WITHDRAW' .....	115
12.5.4	Test sequences 'PROGRAM / VERIFY / QUERY SHORT ADDRESS' .....	118
12.6	Test sequences 'Queries and reserved commands' .....	124
12.6.1	Test sequences 'Queries' .....	124
12.6.2	Test sequences 'Reserved commands' .....	131
Annex A	(informative) Examples of algorithms .....	136
Annex B	(normative) List of device types .....	138
Bibliography	.....	139
Figure 1	– Bi-phase coded "1" .....	14
Figure 2	– Symbols for bi-phase levels: "1";"0" .....	14
Figure 3	– Forward frame .....	14
Figure 4	– Forward frame timing .....	15
Figure 5	– Backward frame .....	15
Figure 6	– Backward frame timing .....	15
Figure 7	– Example of frame sequence timing .....	16
Figure 8	– Transition from forward to backward frames .....	16
Figure 9	– Transition from backward to forward and from forward to forward frames .....	16
Figure 10	– The logarithmic dimming curve with a minimum arc power of 0,1 % .....	17
Figure 11	– Configuration commands timing .....	28
Figure 12	– General test structure .....	40

Figure 13 – Activation state and test state .....	41
Figure 14 – Test sequence 'Current rating'.....	45
Figure 15 – Test sequence 'Voltage rating' .....	46
Figure 16 – Test sequence 'Back channel rise time / fall time'.....	47
Figure 17 – Test sequence 'Transmission rate' .....	48
Figure 18 – Test sequence 'Pulse width' .....	50
Figure 19 – 'Code violation'.....	51
Figure 20 – Waveforms for test 'Code violation': .....	52
Figure 21 – Test sequence 'Frame structure timing' .....	53
Figure 22 – Test sequence 'Polarity' .....	54
Figure 23 – Test sequence 'Overvoltage protection'.....	55
Figure 24 – Test sequence 'Response time'.....	56
Figure 25 – Test sequence 'RESET'.....	57
Figure 26 – Test sequence 'RESET: timeout / command in-between'.....	59
Figure 27 – Test sequence '100 ms-timeout'.....	60
Figure 28 – Test sequence 'Commands in-between'.....	62
Figure 29 – Test sequence 'QUERY VERSION NUMBER'.....	64
Figure 30 – Test sequence 'STORE ACTUAL LEVEL IN THE DTR'.....	65
Figure 31 – Test sequence 'Persistent memory'.....	66
Figure 32 – Test sequence 'DTR1'.....	68
Figure 33 – Test sequence 'DTR2'.....	69
Figure 34 – Test sequence 'STORE THE DTR AS MAX LEVEL' .....	70
Figure 35 – Test sequence 'STORE THE DTR AS MIN LEVEL' .....	71
Figure 36 – Test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'.....	73
Figure 37 – Test sequence 'STORE THE DTR AS POWER ON LEVEL' .....	75
Figure 38 – Test sequence 'STORE THE DTR AS FADE TIME'.....	77
Figure 39 – Test sequence 'STORE THE DTR AS FADE RATE'.....	78
Figure 40 – Test sequence 'STORE THE DTR AS SCENE' / 'GO TO SCENE'.....	79
Figure 41 – Test sequence 'REMOVE FROM SCENE'.....	80
Figure 42 – Test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP' .....	81
Figure 43 – Test sequence 'STORE THE DTR AS SHORT ADDRESS'.....	83
Figure 44 – Test sequence 'Memory Bank 0'.....	84
Figure 45 – Test sequence 'Memory Bank 1'.....	85
Figure 46 – Test sequence 'Other Memory Banks' .....	86
Figure 47 – Test sequence 'ENABLE WRITE MEMORY' .....	87
Figure 48 – Test sequence 'FADE TIME'.....	88
Figure 49 – Test sequence 'FADE RATE'.....	89
Figure 50 – Test sequence 'Logarithmic dimming curve' .....	90
Figure 51 – Test sequence 'Dimming curve: DIRECT ARC POWER CONTROL'.....	91
Figure 52 – Test sequence 'Dimming curve: UP / DOWN' .....	92
Figure 53 – Test sequence 'Dimming curve: STEP UP / STEP DOWN'.....	93
Figure 54 – Test sequence 'Dimming curve: DAPC SEQUENCE' .....	94
Figure 55 – Test sequence 'OFF' .....	95

Figure 56 – Test sequence 'DIRECT ARC POWER CONTROL' .....	96
Figure 57 – Test sequence 'UP' .....	97
Figure 58 – Test sequence 'DOWN' .....	98
Figure 59 – Test sequence 'STEP UP' .....	99
Figure 60 – Test sequence 'STEP DOWN' .....	100
Figure 61 – Test sequence 'RECALL MAX LEVEL' .....	101
Figure 62 – Test sequence 'RECALL MIN LEVEL' .....	102
Figure 63 – Test sequence 'ON AND STEP UP' .....	103
Figure 64 – Test sequence 'STEP DOWN AND OFF' .....	104
Figure 65 – Test sequence 'Physical address allocation' .....	105
Figure 66 – Test sequence 'INITIALISE: 15 minutes timer' .....	106
Figure 67 – Test sequence 'TERMINATE' .....	107
Figure 68 – Test sequence 'INITIALISE: short address' .....	108
Figure 69 – Test sequence 'INITIALISE: no short address' .....	109
Figure 70 – Test sequence 'INITIALISE: 100 ms timeout' .....	110
Figure 71 – Test sequence 'INITIALISE: command in-between' .....	111
Figure 72 – Test sequence 'RANDOMISE: reset values' .....	112
Figure 73 – Test sequence 'RANDOMISE: 100 ms timeout' .....	113
Figure 74 – Test sequence 'RANDOMISE: command in-between' .....	114
Figure 75 – Test sequence 'COMPARE' .....	115
Figure 76 – Test sequence 'WITHDRAW' .....	117
Figure 77 – Test sequence 'PROGRAM SHORT ADDRESS' .....	119
Figure 78 – Test sequence 'VERIFY SHORT ADDRESS' .....	120
Figure 79 – Test sequence 'QUERY SHORT ADDRESS' .....	122
Figure 80 – Test sequence 'SEARCH ADDRESS: reset value' .....	123
Figure 81 – Test sequence 'QUERY DEVICE TYPE' .....	124
Figure 82 – Test sequence 'QUERY LAMP FAILURE' .....	125
Figure 83 – Test sequence 'QUERY LAMP POWER ON' .....	126
Figure 84 – Test sequence 'QUERY LIMIT ERROR' .....	127
Figure 85 – Test sequence 'QUERY POWER FAILURE' .....	128
Figure 86 – Test sequence 'QUERY STATUS: control gear ok' .....	129
Figure 87 – Test sequence 'QUERY STATUS: fade running' .....	130
Figure 88 – Test sequence 'RESERVED: standard commands' .....	131
Figure 89 – Test sequence 'Application extended commands' .....	132
Figure 90 – Test sequence 'RESERVED: special commands 1' .....	133
Figure 91 – Test sequence 'RESERVED: special commands 2' .....	134
Figure 92 – Test sequence 'Not supported device types' .....	135
Table 1 – The logarithmic dimming curve with a minimum arc power of 0,1 % .....	18
Table 2 – Fade times and fade rates .....	20
Table 3 – Memory map of memory bank 0 .....	22
Table 4 – Memory map of memory bank 1 .....	23
Table 5 – Memory map of other memory banks .....	24

Table 6 – Declaration of variables .....	25
Table 7 – Summary of the command set .....	38
Table 8 – Timing combinations for test sequence 'Pulse width' .....	49
Table 9 – Parameters for test sequence 'RESET' .....	58
Table 10 – Parameters for test sequence '100 ms-timeout' .....	61
Table 11 – Parameters for test sequence 'Commands in-between' .....	63
Table 12 – Parameters for test sequence 'Persistent memory' .....	67
Table 13 – Parameters for test sequence 'DTR1' .....	68
Table 14 – Parameters for test sequence 'DTR2' .....	69
Table 15 – Parameters for test sequence 'STORE THE DTR AS MAX LEVEL' .....	70
Table 16 – Parameters for test sequence 'STORE THE DTR AS MIN LEVEL' .....	71
Table 17 – Parameters for test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL' .....	72
Table 18 – Parameters for test sequence 'STORE THE DTR AS POWER ON LEVEL' .....	74
Table 19 – Parameters for test sequence 'STORE THE DTR AS FADE TIME' .....	76
Table 20 – Parameters for test sequence 'STORE THE DTR AS FADE TIME' .....	78
Table 21 – Parameters for test sequence 'STORE THE DTR AS FADE TIME' .....	79
Table 22 – Parameters for test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP' .....	81
Table 23 – Parameters for test sequence 'STORE THE DTR AS SHORT ADDRESS' .....	82
Table 24 – Parameters for test sequence 'ENABLE WRITE MEMORY' .....	87
Table 25 – Parameters for test sequence 'FADE TIME' .....	88
Table 26 – Parameters for test sequence 'FADE RATE' .....	89
Table 27 – Parameters for test sequence 'Logarithmic dimming curve' .....	90
Table 28 – Parameters for test sequence 'Dimming curve: DAPC SEQUENCE' .....	94
Table 29 – Parameters for test sequence 'DIRECT ARC POWER CONTROL' .....	96
Table 30 – Parameters for test sequence 'COMPARE' .....	115
Table 31 – Parameters for test sequence 'COMPARE' .....	116
Table 32 – Parameters for test sequence 'PROGRAM SHORT ADDRESS' .....	118
Table 33 – Parameters for test sequence 'QUERY SHORT ADDRESS' .....	121
Table 34 – Parameters for test sequence 'QUERY LIMIT ERROR' .....	127
Table 35 – Parameters for test sequence 'RESERVED: standard commands' .....	131
Table 36 – Parameters for test sequence 'RESERVED: special commands 1' .....	133
Table 37 – Parameters for test sequence 'RESERVED: special commands 2' .....	134
Table B.1 – List of device types .....	138

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

**DIGITAL ADDRESSABLE LIGHTING INTERFACE –****Part 102: General requirements –  
Control gear**

## FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62386-102 has been prepared by subcommittee 34C: Auxiliaries for lamps, of IEC technical committee 34: Lamps and related equipment.

This International Standard, together with IEC 62386-101 and IEC 62386-201, replaces Clause E.4, "Control by digital signals", and Annex G, "Test procedures for ballasts with digital control interface according to Clause E.4", of IEC 60929:2006.

The text of this standard is based on the following documents:

FDIS	Report on voting
34C/874/FDIS	34C/883/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

This Part 102 is intended to be used in conjunction with Part 101, which contains general requirements for the relevant product type (system), and with the appropriate part 2XX (particular requirements for control gear) containing clauses to supplement or modify the corresponding clauses in Parts 101 and 102 in order to provide the relevant requirements for each type of product.

A list of all parts of the IEC 62386 series, under the general title: *Digital addressable lighting interface*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC website under <http://webstore.iec.ch> in the data related to the specific publication. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009  
Withdrawn

## INTRODUCTION

This first edition of IEC 62386-102 is published in conjunction with IEC 62386-101 and with the various parts that make up the IEC 62386-200 series for control gear. A further number of parts covering control devices (to be published as the general requirements standard IEC 62386-103 and the various parts that make up the IEC 62386-300 series of particular requirements for control devices) is under consideration. The division of IEC 62386 into separately published parts provides for ease of future amendments and revisions. Additional requirements will be added as and when a need for them is recognized.

This International Standard, and the other parts that make up the IEC 62386-100 series, in referring to any of the clauses of IEC 62386-101 or IEC 62386-102, specify the extent to which such a clause is applicable and the order in which the tests are to be performed. The parts also include additional requirements, as necessary. All parts that make up IEC 62386-100 series are self-contained and therefore do not include references to each other.

Where the requirements of any of the clauses of IEC 62386-101 are referred to in this International Standard by the sentence "The requirements of IEC 62386-101, Clause "n" apply", this sentence is to be interpreted as meaning that all requirements of the clause in question of Part 101 apply, except any which are clearly inapplicable to the specific type of control gear.

The standardization of the control interface for control of electronic control gear by digital signals is intended to achieve interoperable multi-vendor operation between electronic control gear and lighting control devices, below the level of building management systems. All numbers used in this International Standard are decimal numbers unless otherwise noted. Hexadecimal numbers are given in the format 0xVV, where VV is the value. Binary numbers are given in the format XXXXXXXXb or in the format XXXX XXXX, where X is 0 or 1; "x" in binary numbers means "don't care".

## DIGITAL ADDRESSABLE LIGHTING INTERFACE –

### Part 102: General requirements – Control gear

#### 1 Scope

This International Standard specifies a protocol and methods of test for the control by digital signals of electronic control gear for use on a.c. or d.c. supplies.

NOTE Tests in this standard are type tests. Requirements for testing individual control gear during production are not included.

#### 2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60929:2006, *A.C.-supplied electronic ballasts for tubular fluorescent lamps – performance requirements*

IEC 61347-2-3, *Lamp control gear – Part 2-3: Particular requirements for a.c. supplied electronic ballasts for fluorescent lamps*

IEC 62386-101:2009, *Digital addressable lighting interface – Part 101: General requirements – System*

#### 3 Terms and definitions

For the purposes of this document, the terms and definitions given in Clause 3 of IEC 62386-101 and the following apply.

##### 3.1

##### **arc power**

power supplied to the light sources (lamps), responsible for their output

##### 3.2

##### **arc power level**

internal value representing the target arc power

##### 3.3

##### **forward frame**

sequence of bits used to transmit data from a master to a slave

##### 3.4

##### **short address**

kind of address used to address an individual control gear in the system

##### 3.5

##### **group address**

kind of address used to address a group of control gear in the system at once

**3.6****broadcast**

kind of address used to address all control gear in the system at once

**3.7****command**

sequence of bits causing any reaction in the receiver

**3.8****backward frame**

sequence of bits used to transmit data from a slave to a master

**3.9****frame sequence**

group of consecutive frames

**3.10****fade time**

time taken for the light output to change from the actual dim level to the target dim level specified by the received command

**3.11****fade rate**

speed of change the light output

**3.12****search address**

24 bit number used to identify an individual control gear in the system during initialization

**3.13****random address**

24 bit address generated by the control gear during initialization

**3.14****scene**

preset light output level that can be configured

**3.15****DTR (Data transfer register)**

multipurpose registers used to transmit data from a control device to the control gear and vice versa

**3.16****response time**

actual time taken for a control gear to change its output without fading

**3.17****reset state**

state in which all configurable parameters of the control gear, as shown in Table 6 (including the actual level) have reset values

**3.18****global trade item number – GTIN**

number used for the unique identification of trade items worldwide

NOTE The key is comprised of a GS1 or U.P.C. company prefix followed by an item reference number and a check digit. It is described in the “GS1 General Specifications”, Version 7.0, published by the GS1, Avenue Louise 326; BE-1050 Brussels; Belgium; and GS1, 1009 Lenox Drive, Suite 202, Lawrenceville, New Jersey, 08648 USA.

**3.19**

**data byte**

second byte of a forward frame

**4 General**

The requirements of 4.1 and 4.2 of IEC 62386-101 shall apply.

**5 Electrical specification**

The requirements of Clause 5 of IEC 62386-101 shall apply.

**6 Interface power supply**

The requirements of Clause 6 of IEC 62386-101 shall apply, if a power supply is integrated with the control gear.

**7 Transmission protocol structure**

**7.1 General**

A forward frame as well as a backward frame shall be analysed in the receiver. In case of code violation, the frame shall be ignored. 1,7 ms after the occurrence of a code violation, the control gear shall be ready again for a frame reception.

**7.2 Forward frame**

A forward frame shall consist of 19 bits, as shown in 8.2:

- 1 start bit: (logical '1', bi-phase code)
- 1 address byte 'YAAA AAAS': (bi-phase code)
- 1 data byte 'XXXX XXXX': (bi-phase code)
- 2 stop bits: (idle line)

**7.2.1 Address byte 'YAAA AAAS'**

The first byte of a forward frame is called the 'address byte'. Every control gear shall be able to react to a short address, 16 group addresses and broadcast. The following addressing scheme shall be used:

<b>Type of addresses:</b>	<b>address byte:</b>
64 short addresses	0 – 63 0AAA AAAS
16 group addresses	0 – 15 100A AAAS
broadcast	1111 111S
special commands	1010 0000 to 1111 1101

Y: short- or group address/broadcast: Y = "0": short address  
 Y = "1": group address or broadcast

A: significant address bit

S: selector bit: S = "0": data byte = direct arc power level  
 S = "1": data byte = command

When the address byte contains a short address, group address or broadcast address, the least significant bit (S) is known as the "selector bit". It is used to indicate whether a direct arc power level or a command follows in the data byte.

Special commands, requirements for which are given in 11.4, shall use CCCC CCCC transmitted in the address byte for selecting the command.

### 7.2.2 Data byte 'XXXX XXXX'

The least significant bit of the address byte in case of a short address, group address or broadcast (selector bit 'S') shall indicate whether the data byte contains a direct arc power level or a command:

S = "0": data byte = direct arc power level (see 11.1.1)

S = "1": data byte = command (see 11.1.2 and the subsequent subclauses)

In the case of special commands the content of the data byte shall be defined with the relevant commands, as given in 11.4.

### 7.3 Backward frame

A backward frame shall be sent only after the reception of a query command or a write memory command.

A backward frame shall consist of 11 bits, as shown in 8.3:

- 1 start bit: (logical '1', bi-phase code)
- 1 data byte 'XXXX XXXX': (bi-phase code)
- 2 stop bits: (idle line)

Depending on the command the backward frame (= answer) shall be either a 'Yes' / 'No' or 8-bit information:

'Yes': 1111 1111

'No': The control gear shall not react (idle line)

8-bit information: XXXX XXXX

## 8 Timing

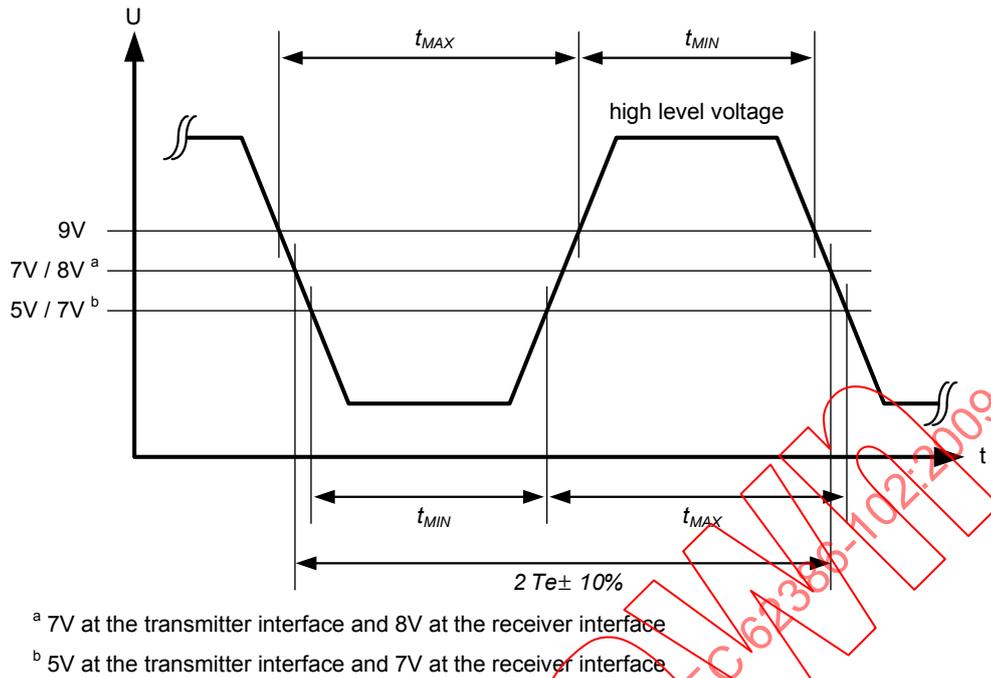
### 8.1 Information bit timing

The start bit and the information bits shall be bi-phase encoded.

The information rate shall be 1 200 bit/s.

$$T_e = \frac{1}{2 \cdot 1200} \text{ s} = 416.67 \mu\text{s}$$

The timing for a logical "1" shall be as shown in Figure 1.



**Figure 1 – Bi-phase coded "1"**

The limits for the times  $t_{MAX}$  and  $t_{MIN}$  shall be:

$$t_{MAX} < 500 \mu s \text{ and } t_{MIN} > 334 \mu s$$

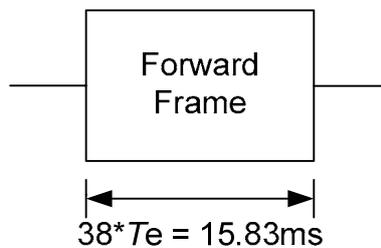
Symbols for the bi-phase levels "0" and "1" shall be as shown in Figure 2.



**Figure 2 – Symbols for bi-phase levels: "1", "0"**

**8.2 Forward frame timing**

A forward frame shall consist of 19 bits lasting 38 times  $T_e$ , as shown in Figure 3 and Figure 4.



**Figure 3 – Forward frame**

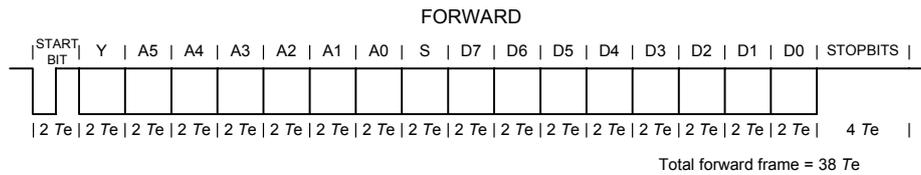


Figure 4 – Forward frame timing

### 8.3 Backward frame timing

A backward frame shall consist of 11 bits lasting 22 times  $T_e$ , as shown in Figures 5 and 6.

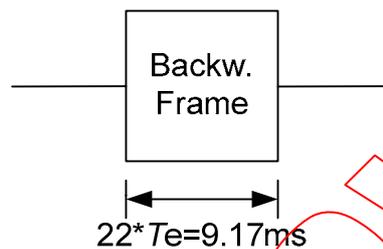


Figure 5 – Backward frame

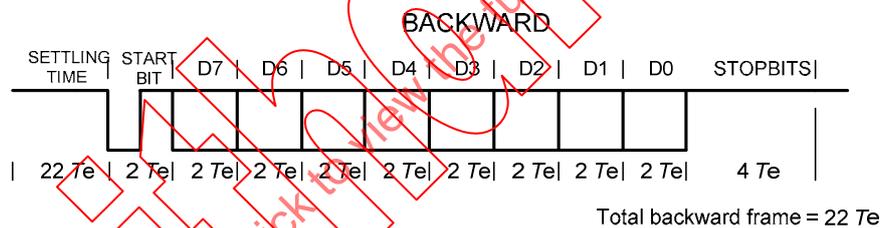


Figure 6 – Backward frame timing

### 8.4 Frame sequence timing

The transmission timing requirements shall be as shown in Figures 7, 8 and 9.

With the time between two consecutive frames defined as the time between the end of the last stop bit and the beginning of the start bit of the following frame:

- the time between two consecutive forward frames shall be at least 22  $T_e$ ;
- the time between forward and backward frames shall be 7  $T_e$  – 22  $T_e$ ;
- the time between backward and forward frames shall be at least 22  $T_e$ .

With the settling time defined as time between the last rising edge of a frame and the first falling edge of the following frame:

- the settling time between two consecutive forward frames shall be at least 27  $T_e$ ;
- the settling time between forward and backward frames shall be 11  $T_e$  – 27  $T_e$ ;
- the settling time between backward and forward frames shall be at least 27  $T_e$ .

The lighting control device shall wait up to 27  $T_e$  + 10 % for an answer, timed from the last rising edge of the forward message. If no backward frame has been started by this time, this shall be interpreted as the answer "No".

NOTE 1 Answers to broadcast or group addressed queries can overlap and might result in a corrupted backward frame.

In certain cases, the command repetition time shall be 100 ms (2 forward frames within 100 ms).

NOTE 2 This is explicitly mentioned in the definitions of the relevant commands.

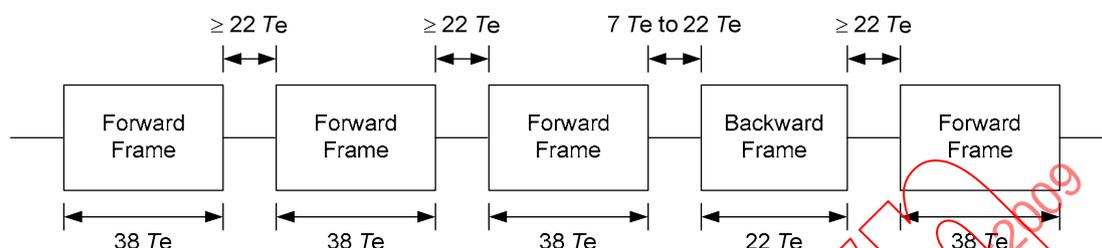


Figure 7 – Example of frame sequence timing

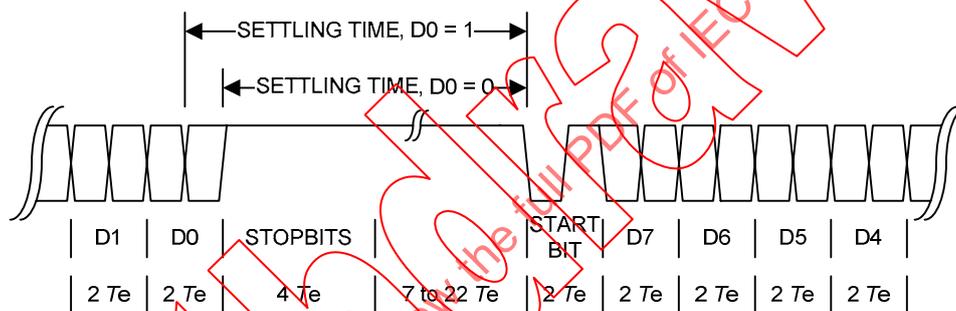


Figure 8 – Transition from forward to backward frames

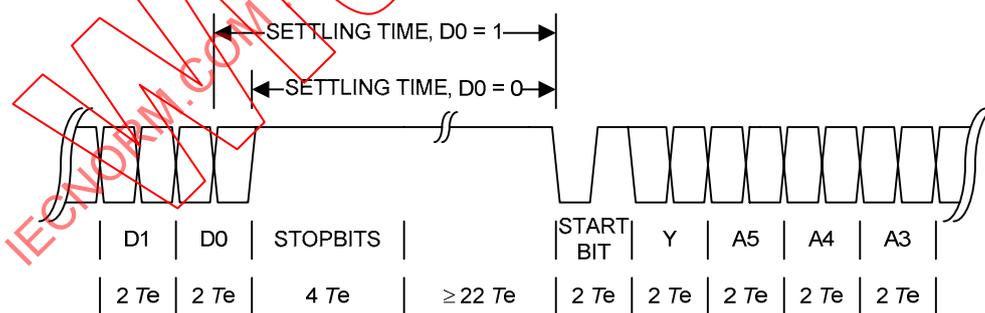


Figure 9 – Transition from backward to forward and from forward to forward frames

## 9 Method of operation

### 9.1 Logarithmic dimming curve, arc power levels and accuracy

The lowest arc power of control gear is 0,1 % and shall be coupled to the arc power level 1, as shown in Figure 10 and Table 1. The highest arc power of control gear (100 %) shall be coupled to the arc power level 254, as shown in Figure 10 and Table 1.

A logarithmic dimming curve from 0,1 % to 100 % shall be defined according to the formula:

$$X(n) = 10^{\frac{n-1}{253/3} - 1} \quad \left| \frac{X(n) - X(n+1)}{X(n)} \right| = \text{constant} = 2.8 \%$$

Figure 10 shows the graphical representation. Table 1 shows the calculated values.



**Figure 10 – The logarithmic dimming curve with a minimum arc power of 0,1 %**

The relative accuracy of the dimming curve shall be ±½ steps, monotonically.

NOTE The absolute accuracy of the arc power should be specified by the control gear manufacturer.

**Table 1 – The logarithmic dimming curve with a minimum arc power of 0,1 %**

n	X	n	X	n	X	n	X	n	X
1	0,100	52	0,402	103	1,620	154	6,520	205	26,241
2	0,103	53	0,414	104	1,665	155	6,700	206	26,967
3	0,106	54	0,425	105	1,711	156	6,886	207	27,713
4	0,109	55	0,437	106	1,758	157	7,076	208	28,480
5	0,112	56	0,449	107	1,807	158	7,272	209	29,269
6	0,115	57	0,461	108	1,857	159	7,473	210	30,079
7	0,118	58	0,474	109	1,908	160	7,680	211	30,911
8	0,121	59	0,487	110	1,961	161	7,893	212	31,767
9	0,124	60	0,501	111	2,015	162	8,111	213	32,646
10	0,128	61	0,515	112	2,071	163	8,336	214	33,550
11	0,131	62	0,529	113	2,128	164	8,567	215	34,479
12	0,135	63	0,543	114	2,187	165	8,804	216	35,433
13	0,139	64	0,559	115	2,248	166	9,047	217	36,414
14	0,143	65	0,574	116	2,310	167	9,298	218	37,422
15	0,147	66	0,590	117	2,374	168	9,555	219	38,457
16	0,151	67	0,606	118	2,440	169	9,820	220	39,522
17	0,155	68	0,623	119	2,507	170	10,091	221	40,616
18	0,159	69	0,640	120	2,577	171	10,371	222	41,740
19	0,163	70	0,658	121	2,648	172	10,658	223	42,895
20	0,168	71	0,676	122	2,721	173	10,953	224	44,083
21	0,173	72	0,695	123	2,797	174	11,256	225	45,303
22	0,177	73	0,714	124	2,874	175	11,568	226	46,557
23	0,182	74	0,734	125	2,954	176	11,888	227	47,846
24	0,187	75	0,754	126	3,035	177	12,217	228	49,170
25	0,193	76	0,775	127	3,119	178	12,555	229	50,531
26	0,198	77	0,796	128	3,206	179	12,902	230	51,930
27	0,203	78	0,819	129	3,294	180	13,260	231	53,367
28	0,209	79	0,841	130	3,386	181	13,627	232	54,844
29	0,215	80	0,864	131	3,479	182	14,004	233	56,362
30	0,221	81	0,888	132	3,576	183	14,391	234	57,922
31	0,227	82	0,913	133	3,675	184	14,790	235	59,526
32	0,233	83	0,938	134	3,776	185	15,199	236	61,173
33	0,240	84	0,964	135	3,881	186	15,620	237	62,866
34	0,246	85	0,991	136	3,988	187	16,052	238	64,607
35	0,253	86	1,018	137	4,099	188	16,496	239	66,395
36	0,260	87	1,047	138	4,212	189	16,953	240	68,233
37	0,267	88	1,076	139	4,329	190	17,422	241	70,121
38	0,275	89	1,105	140	4,449	191	17,905	242	72,062
39	0,282	90	1,136	141	4,572	192	18,400	243	74,057
40	0,290	91	1,167	142	4,698	193	18,909	244	76,107
41	0,298	92	1,200	143	4,828	194	19,433	245	78,213

Table 1 (continued)

n	X	n	X	n	X	n	X	n	X
42	0,306	93	1,233	144	4,962	195	19,971	246	80,378
43	0,315	94	1,267	145	5,099	196	20,524	247	82,603
44	0,324	95	1,302	146	5,240	197	21,092	248	84,889
45	0,332	96	1,338	147	5,385	198	21,675	249	87,239
46	0,342	97	1,375	148	5,535	199	22,275	250	89,654
47	0,351	98	1,413	149	5,688	200	22,892	251	92,135
48	0,361	99	1,452	150	5,845	201	23,526	252	94,686
49	0,371	100	1,492	151	6,007	202	24,177	253	97,307
50	0,381	101	1,534	152	6,173	203	24,846	254	100,000
51	0,392	102	1,576	153	6,344	204	25,534		

## 9.2 Power-on

Control gear shall start to react properly to commands no later than 0,5 s after power-on. If no command affecting power level is received before 0,6 s after mains power-on, the control gear shall go to POWER-ON LEVEL immediately without fading.

If 'MASK' is stored as the POWER-ON LEVEL, the control gear shall go to the most recent arc power level.

There shall therefore be an interval of at least 0,1 s during which a control device can send an arc power control command which will be obeyed immediately, thereby preventing the gear from going automatically to POWER-ON LEVEL.

After receiving the first valid forward frame on the interface after power-on, the control gear shall not respond in any way to any control method other than that described in IEC 62386.

NOTE 1 Different manufacturers' control gear may react in different ways to relative arc power commands (such as STEP DOWN) during the 0,1 s period mentioned above.

NOTE 2 Some control gear may have a preheating or ignition phase (see 9.7).

NOTE 3 Different manufacturers' control gear may restore either the most recent actual arc power level or the most recent target arc power level if 'MASK' is stored as POWER-ON LEVEL.

## 9.3 Interface-failure

If the interface idle voltage remains below the specified receiver high level range (see IEC 62386-101:2009, Clause 5.) for more than 500 ms, the control gear shall check the content of the "SYSTEM FAILURE LEVEL" variable.

If "MASK" is stored, the control gear shall stay in the state it is in (no change of the arc power level, no switching on or off). If any other value is stored, the control gear shall go to this arc power level immediately without fading. On restoration of the idle voltage the control gear shall not change its state.

## 9.4 Min and max level

Programming a MIN LEVEL above or a MAX LEVEL below the actual arc power level shall set the actual arc power level to the new MIN LEVEL or MAX LEVEL immediately without fading. Programming a MIN LEVEL below or a MAX LEVEL above the actual arc power level shall not affect the actual arc power level.

Arc power levels stored in the control gear shall not be restricted by the MIN and MAX LEVEL settings. Nevertheless, those levels shall cause the control gear to operate at MIN LEVEL or MAX LEVEL if the stored value is below the MIN LEVEL or above the MAX LEVEL.

The arc power levels "0" (OFF) and "255" (MASK) shall not be affected by the MIN and MAX LEVEL settings.

**9.5 Fade time and fade rate**

The fade times and fade rates shall be as given in Table 2.

**Table 2 – Fade times and fade rates**

X	FADE TIME s	FADE RATE steps/s
0	No fade	Not applicable
1	0,7	358
2	1,0	253
3	1,4	179
4	2,0	127
5	2,8	89,4
6	4,0	63,3
7	5,7	44,7
8	8,0	31,6
9	11,3	22,4
10	16,0	15,8
11	22,6	11,2
12	32,0	7,9
13	45,3	5,6
14	64,0	4,0
15	90,5	2,8

Arc power control commands received during a running fading process shall stop the fading process and shall be executed immediately.

If a burning lamp is to be switched off, the step from "MIN LEVEL" to "OFF" shall be taken into consideration for the calculation of the fade time.

If a lamp is to be lit and dimmed to a certain value, the step from "OFF" to "MIN LEVEL" shall not be taken into consideration for the calculation of the fade time.

To achieve uniform behaviour, the control device shall take into consideration the differences in ignition time (strike time delay) of various types of control gear.

If a command causes a control gear to fade as fast as possible to a new level, but before that level is reached, a new command also affecting the level is received, the eventual output level shall be exactly the same as if the first command had been processed instantaneously.

NOTE All changes to the actual level refer to arc power level but the arc power may change more slowly.

**9.6 Reaction to commands during error state**

If the control gear is in an error state where operation of the lamp(s) is not possible (e.g. lamp failure) it shall react to arc power commands in the following way:

The control gear shall calculate “virtual” arc power levels in accordance with the appropriate fading definition, and it shall establish the actual “virtual” level when the failure is repaired (lamp operation is possible).

## 9.7 Behaviour during lamp preheating and lamp ignition time

Lamp preheating and lamp ignition time specify the transition time from “lamp(s) = off” to “lamp(s) = on”. During this time the status of the arc power indicated by bit 2 of the status information of command 144 shall be “off”. During preheating, fading processes are frozen at the minimum arc power level and the reaction to arc power commands shall be the same as if the lamp(s) were operating at “MIN LEVEL”.

## 9.8 Memory access and memory map

### 9.8.1 Memory access commands

There is freely accessible persistent memory defined for identification of the control gear in a system. Part of this memory is read-only and programmed by the manufacturer of the control gear. Memory access commands are used to read and write the content of this memory.

The total memory space is organized in memory banks of maximum 256 bytes. A maximum of 256 banks can be addressed.

The bank is selected by the content of DTR1. The address of the memory location inside the selected bank is given by the content of DTR.

Memory is read by means of command 197 “READ MEMORY LOCATION”.

Memory is written by means of command 275 “WRITE MEMORY LOCATION”. Before writing, the control gear shall be set into write enable state by means of command 129 “ENABLE WRITE MEMORY”. Some of the memory locations are read-only or lockable for writing.

The byte in location 0x00 of each bank contains the address of the last accessible memory location of the bank.

The byte in location 0x01 of each bank contains a checksum of the memory bank. The checksum shall be calculated by the formula

$$CS := (0 - \text{memory}[0x02] - \text{memory}[0x03] - \dots - \text{memory}[\text{memory}[0x00]]) \text{ modulo } 256$$

The checksum shall be calculated by the control gear.

The byte in location 0x02 of memory bank 0 contains the number of the highest accessible memory bank.

Memory bank 0 shall be implemented as described in 9.8.2.1, with further memory banks implemented, where necessary, as described in 9.8.2.1. to 9.8.2.3.

## 9.8.2 Memory map

### 9.8.2.1 Memory bank 0

Memory bank 0 contains information about the control gear and shall be implemented as shown in Table 3, with at least the memory locations up to address 0x0E.

Memory bank 0 shall not be affected by command 32 “RESET”.

**Table 3 – Memory map of memory bank 0**

Address	Description	Default value <sup>a</sup>	Memory access
0x00	address of last accessible memory location	factory burn in	read-only
0x01	checksum of memory bank 0	factory burn in	read-only
0x02	number of last accessible memory bank	factory burn in	read-only
0x03	GTIN byte 0 (MSB)	factory burn in	read-only
0x04	GTIN byte 1	factory burn in	read-only
0x05	GTIN byte 2	factory burn in	read-only
0x06	GTIN byte 3	factory burn in	read-only
0x07	GTIN byte 4	factory burn in	read-only
0x08	GTIN byte 5	factory burn in	read-only
0x09	control gear firmware version (major)	factory burn in	read-only
0x0A	control gear firmware version (minor)	factory burn in	read-only
0x0B	serial number byte 1 (MSB)	factory burn in	read-only
0x0C	serial number byte 2	factory burn in	read-only
0x0D	serial number byte 3	factory burn in	read-only
0x0E	serial number byte 4	factory burn in	read-only
≥ 0x0F	additional control gear information <sup>b</sup>	<sup>b</sup>	<sup>b</sup>
<sup>a</sup> = control gear leaves the factory <sup>b</sup> = purpose, default value and memory access of these memory locations shall be defined by the control gear manufacturer.			
<p>The bytes in locations 0x03 to 0x08 ("GTIN 0" to "GTIN 5") contain the Global Trade Item Number (GTIN), e.g. the EAN, in binary. The bytes shall be stored most significant first and filled with leading zeroes.</p> <p>The bytes in location 0x09 and 0x0A ("firmware version") contain the firmware version of the control gear.</p> <p>The bytes in locations 0x0B to 0x0E ("serial number byte 1" to "serial number byte 4") contain the unique serial number of the control gear.</p> <p>Memory bank 0 shall not be affected by command 32 "RESET".</p> <p>NOTE If the serial number consists of more than 4 byte additional memory locations may be used starting at address 0x0F.</p>			

**9.8.2.2 Memory bank 1**

Memory bank 1 can be used by the OEM (original equipment manufacturer, e.g. luminaire manufacturer) to store additional information and shall be implemented (if memory bank 1 is accessible) as shown in Table 4, with at least the memory locations up to address 0x0F.

**Table 4 – Memory map of memory bank 1**

Address	Description	Default value <sup>a</sup>	Memory access
0x00	address of last accessible memory location	factory burn in	read-only
0x01	checksum of memory bank 1	<sup>b</sup>	read-only
0x02	memory bank 1 lock byte (read-only if not 0x55)	0xFF	read / write
0x03	OEM GTIN byte 0 (MSB)	0xFF	read / write (lockable)
0x04	OEM GTIN byte 1	0xFF	read / write (lockable)
0x05	OEM GTIN byte 2	0xFF	read / write (lockable)
0x06	OEM GTIN byte 3	0xFF	read / write (lockable)
0x07	OEM GTIN byte 4	0xFF	read / write (lockable)
0x08	OEM GTIN byte 5	0xFF	read / write (lockable)
0x09	OEM serial number byte 1 (MSB)	0xFF	read / write (lockable)
0x0A	OEM serial number byte 2	0xFF	read / write (lockable)
0x0B	OEM serial number byte 3	0xFF	read / write (lockable)
0x0C	OEM serial number byte 4 (LSB)	0xFF	read / write (lockable)
0x0D	Subsystem (bit 4 to bit 7) Device number (bit 0 to bit 3) <sup>c</sup>	0xFF	read / write (lockable)
0x0E	Lamp type number (lockable) <sup>c</sup>	0xFF	read / write (lockable)
0x0F	Lamp type number <sup>c</sup>	0xFF	read / write
≥ 0x10	additional OEM information <sup>d</sup>	0xFF	read / write (lockable)
<sup>a</sup> = control gear leaves the factory <sup>b</sup> = the checksum shall be calculated by the control gear <sup>c</sup> = the coding of these bytes shall be defined by the OEM <sup>d</sup> = the purpose of these memory locations shall be defined by the OEM			

The byte in location 0x02 ("memory lock byte") shall be used to lock the write access.

The bytes in locations 0x03 to 0x08 ("OEM GTIN 0" to "OEM GTIN 5") shall be used to identify the luminaire, e. g. by storing the EAN code. The bytes shall be stored most significant first and filled with leading zeroes.

The bytes in locations 0x09 to 0x0C ("OEM serial number byte 1" to "OEM serial number byte 4") shall be used to store the unique serial number of the luminaire.

The byte in location 0x0D shall be used to store information about the device number (bit 0 to bit 3) of the control gear inside the luminaire or about the subsystem (bit 4 to bit 7) the control gear belongs to.

The bytes in locations 0x0E and 0x0F shall be used to store information about the lamp types that might be used.

Memory bank 1 shall not be affected by command 32 "RESET".

### 9.8.2.3 Other memory banks

Other memory banks can be used to store additional information and may be implemented according to the memory map shown in Table 5.

**Table 5 – Memory map of other memory banks**

Address	Description	Default value <sup>a</sup>	Memory access
0x00	address of last accessible memory location	factory burn in	read-only
0x01	checksum of memory bank	<sup>b</sup>	read-only
0x02	memory bank lock byte (read-only if not 0x55)	0xFF	read / write
≥ 0x03	for free use	0xFF	read / write (lockable)
<sup>a</sup> = control gear leaves the factory <sup>b</sup> = the checksum shall be calculated by the control gear			

The byte in location 0x02 ("memory lock byte") shall be used to lock the write access.

## 10 Declaration of variables

The default values, the reset values, the range of validity and the type of memory of the defined variables shall be as given in Table 6.

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

Table 6 – Declaration of variables

VARIABLE	DEFAULT VALUE (control gear leaves the factory)	RESET VALUE	RANGE OF VALIDITY	MEMORY <sup>b</sup>
"ACTUAL LEVEL"	???? ???? <sup>c</sup>	254	0, MIN LEVEL – MAX LEVEL	1 byte RAM
"POWER ON LEVEL" <sup>a</sup>	254	254	0– 255("MASK")	1 byte
"SYSTEM FAILURE LEVEL" <sup>a</sup>	254	254	0 – 255 ("MASK")	1 byte
"MIN LEVEL"	"PHYSICAL MIN LEVEL"	"PHYSICAL MIN LEVEL"	PHYSICAL MIN LEVEL – MAX LEVEL	1 byte
"MAX LEVEL"	254	254	MIN LEVEL – 254	1 byte
"FADE RATE"	7	7	1 – 15	1 byte
"FADE TIME"	0	0	0 – 15	1 byte
"SHORT ADDRESS"	255 ("MASK") no address	no change	0 – 63, <sup>d</sup> 255 ("MASK")	1 byte
"SEARCH ADDRESS"	FF FF FF <sup>c</sup>	FF FF FF	00 00 00 - FF FF FF	3 bytes RAM
"RANDOM ADDRESS"	FF FF FF	FF FF FF	00 00 00 - FF FF FF	3 bytes
"GROUP 0-7"	0000 0000 (no group)	0000 0000 (no group)	0 – 255	1 byte
"GROUP 8-15"	0000 0000 (no group)	0000 0000 (no group)	0 – 255	1 byte
"SCENE 0-15" <sup>a</sup>	255 ("MASK")	255 ("MASK")	0 – 255 ("MASK")	16 bytes
"STATUS INFORMATION"	1??0 ???? <sup>c</sup>	0?10 0???	0 – 255	1 byte RAM
DTR	???? ???? <sup>c</sup>	no change	0 – 255	1 byte RAM
DTR1	???? ???? <sup>c</sup>	no change	0 – 255	1 byte RAM
DTR2	???? ???? <sup>c</sup>	no change	0 – 255	1 byte RAM
"VERSION NUMBER"	factory burn-in	no change	0 – 255	1 byte ROM
"PHYSICAL MIN LEVEL"	factory burn-in	no change	1 – 254	1 byte ROM
<p>? = undefined</p> <p><sup>a</sup> The actual arc power level shall be restricted by the min/max level range (see Clause 9.4).</p> <p><sup>b</sup> Persistent memory (storage time indefinite) if not stated otherwise.</p> <p><sup>c</sup> Power up value</p> <p><sup>d</sup> 0 – 63 for AAAAAA in the format 0AAA AAA1</p>				

## 11 Definition of commands

### 11.1 Arc power control commands

#### 11.1.1 Direct arc power control command:

**Command –: YAAA AAA0 XXXX XXXX "DIRECT ARC POWER CONTROL"**

The actual arc power level shall be set to the value given by the data byte using the actual fade time. During fading, bit 4 of the status register shall indicate "fade is running".

Direct control commands outside the "MAX LEVEL" to "MIN LEVEL" range shall result in setting the arc power level to the respective MAX and MIN LEVEL. The arc power levels "0" (OFF) and "255" (MASK) shall not be affected by the MIN and MAX LEVEL settings.

"255" (MASK) means "STOP FADING"; this value shall subsequently be ignored and therefore not stored in a memory. If "MASK" is received during preheating the control gear shall remain switched off.

A received arc power level of "0" or "Mask" shall not have any visible effect on a lamp which is switched off.

### 11.1.2 Indirect arc power control commands

**Command 0: YAAA AAA1 0000 0000 "OFF"**

The lamp shall be extinguished immediately without fading.

**Command 1: YAAA AAA1 0000 0001 "UP"**

Dim up 200 ms using the selected FADE RATE. During fading bit 4 on the status register shall indicate a "fade is running".

There shall be no change if the arc power level is already at the "MAX LEVEL".

If this command is received again while it is being executed, the command shall be re-triggered.

This command shall not cause lamps to be switched on.

**Command 2: YAAA AAA1 0000 0010 "DOWN"**

Dim down 200 ms using the selected FADE RATE. During fading bit 4 on the status register shall indicate a "fade is running".

There shall be no change if the arc power level is already at the "MIN LEVEL".

If this command is received again while it is being executed, the command shall be re-triggered.

This command shall not cause lamps to be switched off.

**Command 3: YAAA AAA1 0000 0011 "STEP UP"**

The actual arc power level shall be set one step higher immediately without fading.

There shall be no change if the arc power level is already at the "MAX LEVEL".

This command shall not cause lamps to be switched on.

**Command 4: YAAA AAA1 0000 0100 "STEP DOWN"**

The actual arc power level shall be set one step lower immediately without fading.

There shall be no change if the arc power level is already at the "MIN LEVEL".

This command shall not cause lamps to be switched off.

**Command 5: YAAA AAA1 0000 0101 "RECALL MAX LEVEL"**

The actual arc power level shall be set to the "MAX LEVEL" without fading. If the lamp is off it shall be switched on with this command.

During initialization process the control gear shall start or restart an identification procedure defined by the manufacturer after receiving this command. Any other arc power control command shall stop the identification.

NOTE Identification can be done optically simply by setting the light output to maximum level.

**Command 6: YAAA AAA1 0000 0110 "RECALL MIN LEVEL"**

The actual arc power level shall be set to the "MIN LEVEL" without fading. If the lamp is off it shall be switched on with this command.

During the initialization process the control gear shall start or restart an identification procedure defined by the manufacturer after receiving this command. Any other arc power control command shall stop the identification.

NOTE Identification can be done optically simply by setting the light output to minimum level.

These identification procedures shall be implemented in such a way as to facilitate the unambiguous identification of individual control gear solely by means of commands 5 and 6 during the addressing process.

**Command 7: YAAA AAA1 0000 0111 "STEP DOWN AND OFF"**

The actual arc power level shall be set one step lower immediately without fading.

If the actual arc power level is already at the "MIN LEVEL" the lamp shall be switched off by this command.

**Command 8: YAAA AAA1 0000 1000 "ON AND STEP UP"**

The actual arc power level shall be set one step higher immediately without fading.

If the lamp is switched off, the lamp shall be switched on with this command and shall be set to the "MIN LEVEL".

**Command 9: YAAA AAA1 0000 1001 "ENABLE DAPC SEQUENCE"**

This command shall mark the start of a direct arc power control (DAPC) sequence that allows the control device to control the dimming speed dynamically.

A DAPC sequence shall consist of an "ENABLE DAPC SEQUENCE" command, followed by several "DIRECT ARC POWER CONTROL" commands separated by no more than 200 ms.

The DAPC sequence shall end if 200 ms elapse without the gear receiving a "DIRECT ARC POWER CONTROL" command. The DAPC sequence shall be aborted on receipt of an indirect arc power control command other than command 9.

During a DAPC sequence the ordinary FADE TIME shall be replaced by a fade time greater than or equal to 200 ms. The speed of changing the arc power level may be limited to a maximum depending on the capability of the control gear; this maximum shall be at least 358 steps/s (FADE RATE 1). The ordinary FADE TIME shall be automatically restored if the DAPC sequence ends.

If the actual arc power level is zero, the new level shall be adopted without fading.

**Commands 10 – 11: YAAA AAA1 0000 101X**

Reserved for future needs. The control gear shall not react in any way.

**Commands 12 – 15: YAAA AAA1 0000 11XX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 16 – 31: YAAA AAA1 0001 XXXX "GO TO SCENE"**

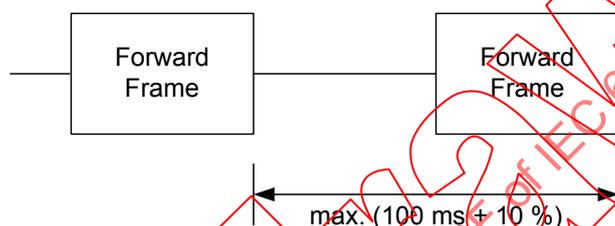
Set the actual arc power level to the value stored for scene XXXX using the actual fade time. During fading, bit 4 on the status register shall indicate a "fade is running".

If the control gear does not belong to scene XXXX ('255' / 'MASK' is stored), the arc power level shall remain unchanged.

**11.2 Configuration commands:**

**11.2.1 General configuration commands:**

Every configuration command (32 – 129) shall be received a second time within 100 ms (nominal) before it is executed, in order to reduce the probability of incorrect reception. No other commands addressing the same control gear shall be sent between these two commands, otherwise the first such command shall be ignored and the respective configuration sequence aborted. See Figure 11.



**Figure 11 – Configuration commands timing**

All values of DTR shall be checked against the values mentioned in Table 6. I.e. the value shall be set to the upper/lower limit if it is above/below the valid range defined in Table 6.

**Command 32: YAAA AAA1 0010 0000 "RESET"**

After the second reception of the command, the variables in the memory (see Clause 10) shall be changed to their reset values. It is not guaranteed that commands are received properly within the next 300 ms.

**Command 33: YAAA AAA1 0010 0001 "STORE ACTUAL LEVEL IN THE DTR"**

The actual arc power level shall be stored in the DTR.

In case of a lamp failure the "virtual" Arc Power Level shall be stored.

**Commands 34 – 35: YAAA AAA1 0010 001X**

Reserved for future needs. The control gear shall not react in any way.

**Commands 36 – 39: YAAA AAA1 0010 01XX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 40 – 41: YAAA AAA1 0010 100X**

Reserved for future needs. The control gear shall not react in any way.

**11.2.2 Arc power parameters settings:**

**Command 42: YAAA AAA1 0010 1010 "STORE THE DTR AS MAX LEVEL"**

The value in "Data Transfer Register" shall be saved as the new "MAX LEVEL".

If this value is below the "MIN LEVEL" of the control gear then the "MIN LEVEL" shall be stored as the new "MAX LEVEL".

If the "ACTUAL LEVEL" is above the new "MAX LEVEL" it should be set to the new "MAX LEVEL" immediately without fading.

If the content of DTR is MASK then 254 shall be stored as MAX LEVEL.

**Command 43:                    YAAA AAA1 0010 1011            "STORE THE DTR AS MIN LEVEL"**

The value in "Data Transfer Register" shall be stored as new "MIN LEVEL". If this value is less than the "PHYSICAL MIN LEVEL" of the control gear, then the "PHYSICAL MIN LEVEL" shall be stored as the new "MIN LEVEL".

If this value is MASK or is above the "MAX LEVEL" of the control gear, then the "MAX LEVEL" shall be stored as the new "MIN LEVEL".

If the "ACTUAL LEVEL" is below the new "MIN LEVEL" it should be set to the new "MIN LEVEL" immediately without fading, but if the "ACTUAL LEVEL" is "0" (OFF) it should not be affected by "STORE THE DTR AS MIN LEVEL".

**Command 44:                    YAAA AAA1 0010 1100            "STORE THE DTR AS SYSTEM FAILURE LEVEL"**

The value in "Data Transfer Register" shall be saved as new "SYSTEM FAILURE LEVEL".

**Command 45:                    YAAA AAA1 0010 1101            "STORE THE DTR AS POWER ON LEVEL"**

The value in "Data Transfer Register" shall be saved as the new "POWER ON LEVEL".

**Command 46:                    YAAA AAA1 0010 1110            "STORE THE DTR AS FADE TIME"**

The "FADE TIME",  $T$ , shall be set to a value according to the following formula, with a tolerance of  $\pm \frac{1}{2}$  step; monotonic. See also 9.5.

$$T = \frac{1}{2} \cdot \sqrt{2^X} \cdot 1s \text{ with } X = 1 - 15.$$

where  $X = 0$  means no fade.

NOTE The fade time specifies the time for changing the arc power level from the actual level to the requested level. If the lamp is off, preheat and ignition (strike) time should not be included in the fade time.

The new fade time shall be valid after the reception of the next arc power command. If a new fade time is stored during a running fade process, this process shall be finished first before the new value is used.

NOTE The fade time is used by the commands "DIRECT ARC POWER CONTROL" and "GO TO SCENE".

**Command 47:                    YAAA AAA1 0010 1111            "STORE THE DTR AS FADE RATE"**

The "FADE RATE",  $F$ , shall be set to the value given by the following formula, with a tolerance of  $\pm \frac{1}{2}$  step; monotonic. See 9.5.

$$F = \frac{506}{\sqrt{2^X}} \text{ steps/s}$$

with  $X = 1 - 15$

NOTE The fade rate specifies the rate in steps/s for changing the arc power level.

The new fade rate shall be valid after the reception of the next arc power command. If a new fade rate is stored during a running fade process, this process shall be finished first before the new value is used.

NOTE The fade rate is used by the commands "UP" and "DOWN".

**Commands 48 – 63:** YAAA AAA1 0011 XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 64 – 79:** YAAA AAA1 0100 XXXX "STORE THE DTR AS SCENE"

The value in the Data Transfer Register shall be stored as a new level for the scene XXXX.

### 11.2.3 System parameters settings

**Commands 80 – 95:** YAAA AAA1 0101 XXXX "REMOVE FROM SCENE"

The control gear shall be removed from scene XXXX.

Removing the control gear from scene XXXX means storing 1111 1111 ("MASK" or "DON'T CHANGE") in scene register XXXX.

**Commands 96 – 111:** YAAA AAA1 0110 XXXX "ADD TO GROUP"

The control gear shall be added to group XXXX.

**Commands 112 – 127:** YAAA AAA1 0111 XXXX "REMOVE FROM GROUP"

The control gear shall be removed from group XXXX.

Removing the control gear from group XXXX means storing "0" in the corresponding bit of the group register

**Command 128:** YAAA AAA1 1000 0000 "STORE DTR AS SHORT ADDRESS"

The value in the DTR shall be saved as a new short address.

The structure of the content of the DTR shall be: XXXX XXXX = 0AAA AAA1 or 1111 1111 ("MASK"). MASK shall remove the short address.

NOTE If the values are invalid, the command will be ignored.

**Command 129:** YAAA AAA1 1000 0001 "ENABLE WRITE MEMORY"

The command shall enable subsequent writes to memory. The write enabled state shall be cancelled by reception of any other command than "WRITE MEMORY LOCATION" or "ENABLE WRITE MEMORY" addressing the same control gear.

See 9.8 for detailed information.

**Commands 130 – 131:** YAAA AAA1 1000 001X

Reserved for future needs. The control gear shall not react in any way.

**Commands 132 – 135:** YAAA AAA1 1000 01XX

Reserved for future needs. The control gear shall not react in any way.

**Commands 136 – 143:** YAAA AAA1 1000 1XXX

Reserved for future needs. The control gear shall not react in any way.

## 11.3 Query commands

### 11.3.1 Queries related to status information

If the parameters listed in Table 6 have their reset values, the control gear shall be in the "RESET STATE".

**Command 144:** YAAA AAA1 1001 0000 "QUERY STATUS"

The answer shall be the following "STATUS INFORMATION" byte:

bit 0	Status of control gear;	"0" = OK
bit 1	Lamp failure;	"0" = OK
bit 2	Lamp arc power on;	"0" = OFF
bit 3	Query: Limit Error;	"0" = Last requested arc power level is between MIN and MAX LEVEL or OFF
bit 4	Fade running;	"0" = fade is ready; "1" = fade is running
bit 5	Query: "RESET STATE"?	"0" = "No"
bit 6	Query: Missing short address?	"0" = "No"
bit 7	Query: "POWER FAILURE"?	"0" = "No"; "RESET" or an arc power control command has been received since last power-on.

The "STATUS INFORMATION" shall be available in the RAM of the control gear and shall be updated regularly by the control gear according to the actual situation.

**Command 145: YAAA AAA1 1001 0001 "QUERY CONTROL GEAR"**

Ask if there is a control gear with the given address that is able to communicate. The answer shall be "Yes" or "No".

**Command 146: YAAA AAA1 1001 0010 "QUERY LAMP FAILURE"**

Ask if there is a lamp problem at the given address. The answer shall be "Yes" or "No".

**Command 147: YAAA AAA1 1001 0011 "QUERY LAMP POWER ON"**

Ask if there is a lamp operating at the given address. The answer shall be "Yes" or "No".

**Command 148: YAAA AAA1 1001 0100 "QUERY LIMIT ERROR"**

Ask if the last requested arc power level at the given address could not be met, because it is above the MAX LEVEL or below the MIN LEVEL. The answer shall be "Yes" or "No".

**Command 149: YAAA AAA1 1001 0101 "QUERY RESET STATE"**

Ask if the control gear is in "RESET STATE". The answer shall be "Yes" or "No".

**Command 150: YAAA AAA1 1001 0110 "QUERY MISSING SHORT ADDRESS"**

Ask if the control gear has no short address. The answer shall be "Yes" or "No".

The answer shall be "Yes" if the control gear has no short address.

**Command 151: YAAA AAA1 1001 0111 "QUERY VERSION NUMBER"**

The answer shall be 1.

**Command 152: YAAA AAA1 1001 1000 "QUERY CONTENT DTR"**

The answer shall be the content of the DTR as an 8-bit number.

**Command 153: YAAA AAA1 1001 1001 "QUERY DEVICE TYPE"**

The answer shall be the device type as an 8-bit number. If the control gear supports more than one device type the answer shall be 255 ("MASK").

The coding of the device types shall be as given in Annex B of this standard.

**Command 154: YAAA AAA1 1001 1010 "QUERY PHYSICAL MINIMUM LEVEL"**

The answer shall be the "PHYSICAL MINIMUM LEVEL" as an 8-bit number.

**Command 155: YAAA AAA1 1001 1011 "QUERY POWER FAILURE"**

The answer shall be "YES" if the control gear has not received a "RESET" or one of the following arc power control commands since the last power-on: "DIRECT ARC POWER CONTROL", "OFF", "RECALL MAX LEVEL", "RECALL MIN LEVEL", "STEP DOWN AND OFF", "ON AND STEP UP", "GO TO SCENE"

**Command 156: YAAA AAA1 1001 1100 "QUERY CONTENT DTR1"**

Answer shall be the content of the DTR1 as an 8-bit number.

**Command 157: YAAA AAA1 1001 1101 "QUERY CONTENT DTR2"**

The answer shall be the content of the DTR2 as an 8-bit number.

**Commands 158 – 159: YAAA AAA1 1001 111X**

Reserved for future needs. The control gear shall not react in any way.

### 11.3.2 Queries related to arc power parameter settings

**Command 160: YAAA AAA1 1010 0000 "QUERY ACTUAL LEVEL"**

The answer shall be the actual arc power level. During preheating and whenever there is a lamp error the answer shall be "MASK".

**Command 161: YAAA AAA1 1010 0001 "QUERY MAX LEVEL"**

The answer shall be this level as an 8-bit number.

**Command 162: YAAA AAA1 1010 0010 "QUERY MIN LEVEL"**

The answer shall be this level as an 8-bit number.

**Command 163: YAAA AAA1 1010 0011 "QUERY POWER ON LEVEL"**

The answer shall be this level as an 8-bit number.

**Command 164: YAAA AAA1 1010 0100 "QUERY SYSTEM FAILURE LEVEL"**

The answer shall be this level as an 8-bit number.

**Command 165: YAAA AAA1 1010 0101 "QUERY FADE TIME/FADE RATE"**

The answer shall be XXXX YYYY, where XXXX is the fade time and YYYY is the fade rate.

**Commands 166 – 167: YAAA AAA1 1010 011X**

Reserved for future needs. The control gear shall not react in any way.

**Commands 168 – 175: YAAA AAA1 1010 1XXX**

Reserved for future needs. The control gear shall not react in any way.

### 11.3.3 Queries related to system parameter settings

**Commands 176 – 191: YAAA AAA1 1011 XXXX "QUERY SCENE LEVEL (SCENES 0- 15)"**

The answer shall be the arc power level of scene XXXX as an 8-bit number.

**Command 192: YAAA AAA1 1100 0000 "QUERY GROUPS 0-7"**

The answer shall be the membership of groups 0-7 as an 8-bit value.

There shall be one bit for each group.

LSB = group 0.

"0" = not belonging to group. "1" = belonging to group.

**Command 193: YAAA AAA1 1100 0001 "QUERY GROUPS 8-15"**

The answer shall be the membership of groups 8-15 as an 8-bit value.

There shall be one bit for each group.

LSB = group 8.

"0" = not belonging to group. "1" = belonging to group.

**Command 194:**            **YAAA AAA1 1100 0010**    **"QUERY RANDOM ADDRESS (H)"**

The answer shall be the 8 high bits of the random address.

**Command 195:**            **YAAA AAA1 1100 0011**    **"QUERY RANDOM ADDRESS (M)"**

The answer shall be the 8 mid bits of the random address.

**Command 196:**            **YAAA AAA1 1100 0100**    **"QUERY RANDOM ADDRESS (L)"**

The answer shall be the 8 low bits of the random address.

**Command 197:**            **YAAA AAA1 1100 0101**    **"READ MEMORY LOCATION"**

The answer shall be the 8-bit content of a memory location. The memory bank shall be selected by the content of DTR1 and the address shall be given by the content of DTR.

The content of the following memory location, if inside the valid address range, shall be automatically transferred to the DTR2.

After the content of the memory location is read, the content of DTR shall be incremented. Reading from the last accessible memory location shall cause the internal address to point to an invalid memory location.

If the address points to an invalid memory location or the selected memory bank is not implemented the command shall be ignored.

See Clause 9.8 for detailed information.

**Commands 198 – 199:**    **YAAA AAA1 1100 011X**

Reserved for future needs. The control gear shall not react in any way.

**Commands 200 – 207:**    **YAAA AAA1 1100 1XXX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 208 – 223:**    **YAAA AAA1 1101 XXXX**

Reserved for future needs. The control gear shall not react in any way.

#### 11.3.4 Application extended commands

The command 272 shall be sent before an application extended command. For further requirements, see command 272.

**Commands 224 – 254:**    **YAAA AAA1 111X XXXX**

Commands 224 to 254 shall be defined in each of the parts 2XX of this standard.

**Command 255:**            **YAAA AAA1 1111 1111**    **"QUERY    EXTENDED    VERSION  
NUMBER"**

The answer shall be the version number of parts 2XX of this standard for the corresponding device type as an 8-bit number.

### 11.4 Special Commands

#### 11.4.1 Terminate special processes

**Command 256:**            **1010 0001 0000 0000**    **"TERMINATE"**

Special mode processes shall be terminated.

#### 11.4.2 Download information to the DTR

**Command 257:**            **1010 0011 XXXX XXXX**    **"DATA TRANSFER REGISTER (DTR)"**

The 8-bit value XXXX XXXX shall be stored to DTR.

#### 11.4.3 Addressing commands

The address range shall be set to a maximum of 24-bits (3 bytes) which leads to 16 777 216 different addresses.

There are Addressing Commands where the control gear shall answer as if to a Query Command.

**Command 258:**            **1010 0101 XXXX XXXX**    **"INITIALISE"**

This command shall be received a second time within 100 ms (nominal) before it is executed in order to reduce the probability of incorrect reception. No other commands addressing the same control gear shall be sent between these two commands, otherwise the first such command and command 258 shall be ignored.

The command shall start or re-trigger a 15 minute timer; the addressing commands 259 to 270 shall only be processed whilst this timer is running. The other commands shall still be processed during this period.

This time period shall be aborted with the "TERMNATE" command.

The reaction of control gear receiving this command depends on the content of the 2<sup>nd</sup> byte:

XXXX XXXX = 0000 0000    All control gear shall react

XXXX XXXX = 0AAA AAA1    Control gear with the address AAAAAAb shall react

XXXX XXXX = 1111 1111    Control gear without short address shall react

**Command 259:**            **1010 0111 0000 0000**    **"RANDOMISE"**

This command shall be received a second time within 100 ms (nominal) before it is executed in order to reduce the probability of incorrect reception. No other commands addressing the same control gear shall be sent between these two commands; otherwise the first such command and command 259 shall be ignored.

The control gear shall generate a new random address on receipt of this command.

The new random address shall be available within a time period of 100 ms.

**Command 260:**            **1010 1001 0000 0000**    **"COMPARE"**

The control gear shall compare its random address with the combined search address stored in SEARCHADDRH, SEARCHADDRM and SEARCHADDRL. If its random address is less than or equal to the combined search address stored in SEARCHADDRH, SEARCHADDRM and SEARCHADDRL then the control gear shall answer "YES".

**Command 261:**            **1010 1011 0000 0000**    **"WITHDRAW"**

The control gear whose random address is equal to the combined search address stored in SEARCHADDRH, SEARCHADDRM and SEARCHADDRL shall be excluded from the compare process. This control gear shall not be excluded from the initialization process.

**Commands 262 – 263:**    **1010 11X1 0000 0000**

Reserved for future needs. The control gear shall not react in any way.

**Command 264:**            **1011 0001 HHHH HHHH**    **"SEARCHADDRH"**

The 8 high bits of the search address.

**Command 265:**            **1011 0011 MMMM MMMM "SEARCHADDRM"**

The 8 mid bits of the search address.

**Command 266:**            **1011 0101 LLLL LLLL "SEARCHADDRL"**

The 8 low bits of the search address.

The combination of the three addresses from command 264 to 266 shall constitute the 24-bit search address HHHH HHHH MMMM MMMM LLLL LLLL.

**Command 267:**            **1011 0111 0AAA AAA1 "PROGRAM SHORT ADDRESS"**

The control gear shall store the received 6-bit address as its short address if it is selected.

"Selected" shall mean one of the following:

- The control gear's random address is equal to the combined search address stored in SEARCHADDRH, SEARCHADDRM and SEARCHADDRL.
- The control gear is physically selected. Physical selection shall be detected by the control gear if a lamp is electrically disconnected from the control gear after reception of Command 270.

The short address shall be deleted by receiving the following completion of command 267 in the following form:

1011 0111 1111 1111            meaning "delete the short address"

**Command 268:**            **1011 1001 0AAA AAA1 "VERIFY SHORT ADDRESS"**

The control gear shall answer "YES" if the received 6-bit short address is equal to its own short address.

**Command 269:**            **1011 1011 0000 0000 "QUERY SHORT ADDRESS"**

The control gear shall answer its short address if the random address is equal to the search address or the control gear is physically selected. The format of the answer shall be 0AAA AAA1 or MASK.

**Command 270:**            **1011 1101 0000 0000 "PHYSICAL SELECTION"**

If a control gear receives this command, it shall cancel its physical selection and shall set the control gear to "Physical Selection Mode". In this mode the compare of SEARCH and RANDOM ADDRESS shall be disabled.

**Command 271:**            **1011 1111 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

#### 11.4.4 Extended special commands

**Command 272:**            **1100 0001 XXXX XXXX "ENABLE DEVICE TYPE X"**

This command shall select the device type for which the next following application extended command (224 to 255) is valid. Receiving this command shall cancel any previous selection of a device type. The selection is only valid for the next following application extended command.

If a command addressed to the same control gear is received between command 272 and an application extended command, the application extended command shall not be executed and the selection shall be cancelled.

The valid range of X shall be 0 to 254.

This command shall be processed without the use of the INITIALISE command.

A control gear shall not react to a command which belongs to the application extended commands of a device type different from its own.

All control gear shall be able to respond in an appropriate way to the standard range of commands.

The device types shall be as listed in Annex B and coded as specified in the particular parts 2XX of IEC 62386.

NOTE Control devices should be able to identify individual devices and store the relationship between device's individual address and the device type in a persistent memory.

**Command 273:**            **1100 0011 XXXX XXXX**    **"DATA TRANSFER REGISTER 1 (DTR1)"**

The 8-bit value XXXX XXXX shall be stored to DTR1.

**Command 274:**            **1100 0101 XXXX XXXX**    **"DATA TRANSFER REGISTER 2 (DTR2)"**

The 8-bit value XXXX XXXX shall be stored to DTR2.

**Command 275:**            **1100 0111 XXXX XXXX**    **"WRITE MEMORY LOCATION"**

If memory is write enabled, the value given by XXXX XXXX shall be stored in a memory location. The memory bank shall be selected by the content of DTR1 and the address shall be given by the content of DTR.

After the execution of this command, the content of DTR shall be incremented. Writing to the last accessible memory location shall cancel the write enabled state after processing the command.

This command shall be ignored if the memory is not write enabled, if the address is outside of the valid range or if the selected memory bank is not implemented.

Writes to valid addresses which are designated as read-only by the manufacturer shall be ignored except that the content of DTR shall be incremented by 1.

If the memory location can be written to, the command shall cause a back-channel answer containing the value written.

See 9.8 for detailed information.

NOTE Simultaneous writes to several devices are likely to cause corruption of the back-channel answer.

**Commands 276 – 279:**    **1100 1XX1 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 280 – 287:**    **1101 XXX1 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 288 – 295:**    **1110 XXX1 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 296 – 299:**    **1111 0XX1 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

**Commands 300 – 301:**    **1111 10X1 XXXX XXXX**

Reserved for future needs. The control gear shall not react in any way.

**Command 302:** 1111 1101 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 303 – 318:** 101X XXX0 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 319 – 334:** 110X XXX0 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 335 – 342:** 1110 XXX0 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 343 – 346:** 1111 0XX0 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Commands 347 – 348:** 1111 10X0 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

**Command 349:** 1111 1100 XXXX XXXX

Reserved for future needs. The control gear shall not react in any way.

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

**11.5 Summary of the command set**

Table 7 gives a summary of the command set.

**Table 7 – Summary of the command set**

Command number	Command code	Command name
-	YAAA AAA0 XXXX XXXX	DIRECT ARC POWER CONTROL
0	YAAA AAA1 0000 0000	OFF
1	YAAA AAA1 0000 0001	UP
2	YAAA AAA1 0000 0010	DOWN
3	YAAA AAA1 0000 0011	STEP UP
4	YAAA AAA1 0000 0100	STEP DOWN
5	YAAA AAA1 0000 0101	RECALL MAX LEVEL
6	YAAA AAA1 0000 0110	RECALL MIN LEVEL
7	YAAA AAA1 0000 0111	STEP DOWN AND OFF
8	YAAA AAA1 0000 1000	ON AND STEP UP
9	YAAA AAA1 0000 1001	ENABLE DAPC SEQUENCE
10 – 11	YAAA AAA1 0000 101X	<sup>a</sup>
12 – 15	YAAA AAA1 0000 11XX	<sup>a</sup>
16 – 31	YAAA AAA1 0001 XXXX	GO TO SCENE
32	YAAA AAA1 0010 0000	RESET
33	YAAA AAA1 0010 0001	STORE ACTUAL LEVEL IN THE DTR
34 – 35	YAAA AAA1 0010 001X	<sup>a</sup>
36 – 39	YAAA AAA1 0010 01XX	<sup>a</sup>
40 – 41	YAAA AAA1 0010 100X	<sup>a</sup>
42	YAAA AAA1 0010 1010	STORE THE DTR AS MAX LEVEL
43	YAAA AAA1 0010 1011	STORE THE DTR AS MIN LEVEL
44	YAAA AAA1 0010 1100	STORE THE DTR AS SYSTEM FAILURE LEVEL
45	YAAA AAA1 0010 1101	STORE THE DTR AS POWER ON LEVEL
46	YAAA AAA1 0010 1110	STORE THE DTR AS FADE TIME
47	YAAA AAA1 0010 1111	STORE THE DTR AS FADE RATE
48 – 63	YAAA AAA1 0011 XXXX	<sup>a</sup>
64 – 79	YAAA AAA1 0100 XXXX	STORE THE DTR AS SCENE
80 – 95	YAAA AAA1 0101 XXXX	REMOVE FROM SCENE
96 – 111	YAAA AAA1 0110 XXXX	ADD TO GROUP
112 – 127	YAAA AAA1 0111 XXXX	REMOVE FROM GROUP
128	YAAA AAA1 1000 0000	STORE DTR AS SHORT ADDRESS
129	YAAA AAA1 1000 0001	ENABLE WRITE MEMORY
130 – 131	YAAA AAA1 1000 001X	<sup>a</sup>
132 – 135	YAAA AAA1 1000 01XX	<sup>a</sup>
136 – 143	YAAA AAA1 1000 1XXX	<sup>a</sup>
144	YAAA AAA1 1001 0000	QUERY STATUS
145	YAAA AAA1 1001 0001	QUERY CONTROL GEAR
146	YAAA AAA1 1001 0010	QUERY LAMP FAILURE
147	YAAA AAA1 1001 0011	QUERY LAMP POWER ON

Table 7 (continued)

Command number	Command code	Command name
148	YAAA AAA1 1001 0100	QUERY LIMIT ERROR
149	YAAA AAA1 1001 0101	QUERY RESET STATE
150	YAAA AAA1 1001 0110	QUERY MISSING SHORT ADDRESS
151	YAAA AAA1 1001 0111	QUERY VERSION NUMBER
152	YAAA AAA1 1001 1000	QUERY CONTENT DTR
153	YAAA AAA1 1001 1001	QUERY DEVICE TYPE
154	YAAA AAA1 1001 1010	QUERY PHYSICAL MINIMUM LEVEL
155	YAAA AAA1 1001 1011	QUERY POWER FAILURE
156	YAAA AAA1 1001 1100	QUERY CONTENT DTR1
157	YAAA AAA1 1001 1101	QUERY CONTENT DTR2
158 – 159	YAAA AAA1 1001 111X	<sup>a</sup>
160	YAAA AAA1 1010 0000	QUERY ACTUAL LEVEL
161	YAAA AAA1 1010 0001	QUERY MAX LEVEL
162	YAAA AAA1 1010 0010	QUERY MIN LEVEL
163	YAAA AAA1 1010 0011	QUERY POWER ON LEVEL
164	YAAA AAA1 1010 0100	QUERY SYSTEM FAILURE LEVEL
165	YAAA AAA1 1010 0101	QUERY FADE TIME/FADE RATE
166 – 167	YAAA AAA1 1010 011X	<sup>a</sup>
168 – 175	YAAA AAA1 1010 1XXX	<sup>a</sup>
176 – 191	YAAA AAA1 1011 XXXX	QUERY SCENE LEVEL (SCENES 0-15)
192	YAAA AAA1 1100 0000	QUERY GROUPS 0-7
193	YAAA AAA1 1100 0001	QUERY GROUPS 8-15
194	YAAA AAA1 1100 0010	QUERY RANDOM ADDRESS (H)
195	YAAA AAA1 1100 0011	QUERY RANDOM ADDRESS (M)
196	YAAA AAA1 1100 0100	QUERY RANDOM ADDRESS (L)
197	YAAA AAA1 1100 0101	READ MEMORY LOCATION
198 – 199	YAAA AAA1 1100 011X	<sup>a</sup>
199 – 207	YAAA AAA1 1100 1XXX	<sup>a</sup>
208 – 223	YAAA AAA1 1101 XXXX	<sup>a</sup>
224 – 254	YAAA AAA1 111X XXXX	See parts 2XX of this standard
255	YAAA AAA1 1111 1111	QUERY EXTENDED VERSION NUMBER
256	1010 0001 0000 0000	TERMINATE
257	1010 0011 XXXX XXXX	DATA TRANSFER REGISTER (DTR)
258	1010 0101 XXXX XXXX	INITIALISE
259	1010 0111 0000 0000	RANDOMISE
260	1010 1001 0000 0000	COMPARE
261	1010 1011 0000 0000	WITHDRAW
262 – 263	1010 11X1 0000 0000	<sup>a</sup>
264	1011 0001 HHHH HHHH	SEARCHADDRH
265	1011 0011 MMMM	SEARCHADDRM
266	1011 0101 LLLL LLLL	SEARCHADDRL
267	1011 0111 0AAA AAA1	PROGRAM SHORT ADDRESS

Table 7 (continued)

Command number	Command code	Command name
268	1011 1001 0AAA AAA1	VERIFY SHORT ADDRESS
269	1011 1011 0000 0000	QUERY SHORT ADDRESS
270	1011 1101 0000 0000	PHYSICAL SELECTION
271	1011 1111 XXXX XXXX	<sup>a</sup>
272	1100 0001 XXXX XXXX	ENABLE DEVICE TYPE X
273	1100 0011 XXXX XXXX	DATA TRANSFER REGISTER 1 (DTR1)
274	1100 0101 XXXX XXXX	DATA TRANSFER REGISTER 2 (DTR2)
275	1100 0111 XXXX XXXX	WRITE MEMORY LOCATION
276 – 279	1100 1XX1 XXXX XXXX	<sup>a</sup>
280 – 287	1101 XXX1 XXXX XXXX	<sup>a</sup>
288 – 295	1110 XXX1 XXXX XXXX	<sup>a</sup>
296 – 299	1111 0XX1 XXXX XXXX	<sup>a</sup>
300 – 301	1111 10X1 XXXX XXXX	<sup>a</sup>
302	1111 1101 XXXX XXXX	<sup>a</sup>
303 – 318	101X XXX0 XXXX XXXX	<sup>a</sup>
319 – 334	110X XXX0 XXXX XXXX	<sup>a</sup>
335 – 342	1110 XXX0 XXXX XXXX	<sup>a</sup>
343 – 346	1111 0XX0 XXXX XXXX	<sup>a</sup>
347 – 348	1111 10X0 XXXX XXXX	<sup>a</sup>
349	1111 1100 XXXX XXXX	<sup>a</sup>

<sup>a</sup> Reserved for future needs. The control gear shall not react in any way.

## 12 Test procedures

### 12.0 General

A control gear shall be built in such a way that it can be tested with the test procedures given in Clause 12 and in the relevant part of the IEC 62386-200 series.

The test set-up shall consist of a computer programmed according to the test procedure and a hardware adapter, which are connected to the control interface port of the device under test (DUT), as shown in Figure 12.

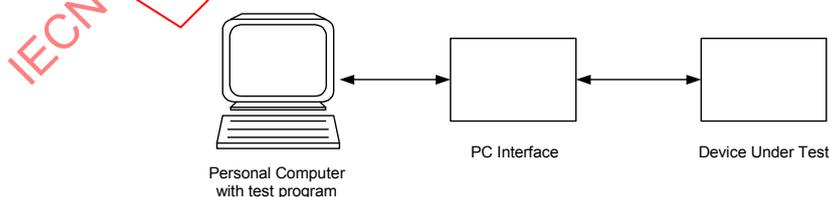
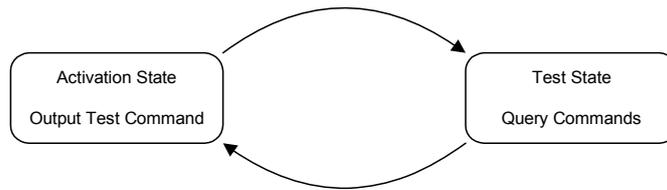


Figure 12 – General test structure

The test sequence shall consist principally of an activation phase (command output) and a validation phase. In the activation phase the command to be tested shall be sent to the DUT and in the validation phase the internal state of the DUT shall be checked by query commands. See Figure 13.



**Figure 13 – Activation state and test state**

The initial state of the DUT before test procedures shall be as follows:

- lamp(s) are connected;
- power is switched on ( $t_{on} \geq$  preheat time) ;
- special processes are terminated;
- DUT has no short address;
- DUT is in RESET STATE.

NOTE The test sequences can be used independently from each other.

If a specific test sequence is used separately it is essential that the DUT executes the 'RESET'-command correctly (see 12.2.1.1).

Note that error messages can be caused by different problems. For example a wrong answer to the command QUERY ACTUAL LEVEL can indicate that the query does not work correctly or that a previously sent Arc Power Control Command does not work. The order of the sequences should, therefore, be maintained..

Some of the test sequences use a parameter Preheat Time, which shall be entered into the test program in order to achieve correct test results.

SDL (specification and description language) shall be used for the description of the test sequences. See ITU-T: Z.100 CCITT.

**Data transmission:**

At every command the used addressing mode and the name of the command shall be mentioned.

```
SEND
GROUP 5
RECALL MAXLEVEL
```

As every configuration command has to be received two times subsequently within a time interval of 100 ms, the subroutine SEND TWICE shall be defined for use in the activation phase.

The following graphical representation of the subroutine SEND TWICE is introduced:

```
SEND TWICE
Short Address 3
RECALL MAXLEVEL
```

As every application extended command has to be preceded by command 272 'ENABLE DEVICE TYPE 1' the subroutine SEND TO DEVICE TYPE X shall be defined for use in the activation phase as indicated in the following graphical representation, where, the figure at the left side represents the DEVICE TYPE NUMBER:

```
1 SEND TO DEVICE TYPE
BROADCAST
QUERY FAILURE STATUS
```

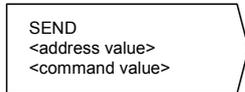
As every application extended configuration command has to be preceded first by command 272 'ENABLE DEVICE TYPE 1' and then has to be received two times subsequently within a time interval of 100 ms the subroutine SEND TWICE TO DEVICE TYPE X shall be defined for use in the activation phase as indicated in the following graphical representation, where, the figure at the left side represents the DEVICE TYPE NUMBER:



At the RESERVED COMMANDS (e. g. command 9) of the command set, the command number shall be printed instead of the command name:



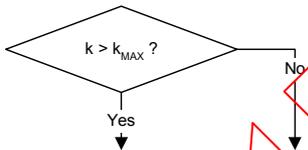
In some sequences of the RESERVED COMMANDS the values of both bytes of the command code shall be given:



A mixture of the last two ways of descriptions is also possible.

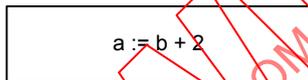
**Branches:**

The test sequence shall branch according to the tested parameter.



**Assignments:**

A parameter shall be set to the specified value.



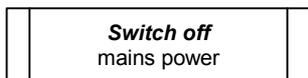
**Wait:**

The test sequence shall be halted for the specified time.



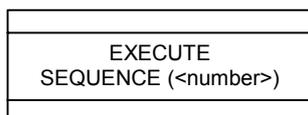
**External procedure:**

An external procedure shall be described, such as switching, connecting or disconnecting wires, external measurements, etc.

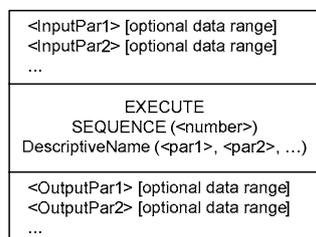


**Subsequence:**

A defined test sequence can be used as subsequence in other test sequences.



If parameters are passed to or / and from a subsequence it shall be depicted in the following way:



The input and output parameters with their optional data range shall reflect the allowed input and returned output.

The 'DescriptiveName' part shall reflect a description for the functionality provided by the sequence. The parameters <par1>, <par2>, ... shall reflect the actual input parameters passed to the sequence.

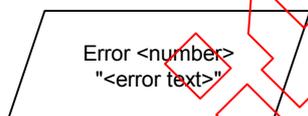
All output given by the sequence (<output par1>, <output par1>, ...) shall persist after the sequence has finished.

Variables (static / non-volatile) used inside a sequence need to be reflected in the sequence definition by means of a reference-list

The sequence that holds these static variables shall set these variables back to their defaults when the test (12.x) has finished.

#### Message:

Messages like errors or test results shall be shown in the message box.



At certain commands parameters are necessary. Downloading a value of 200 to the DTR shall be printed as in the following example: DTR (200)

If the parameter is a variable the printing shall be: DTR (<variable>)

At all test sequences it shall be assumed that the communication with the DUT is functioning properly, i.e. there are no communication errors due to distortions on the interface line while testing is in progress.

It shall be assumed that the result of each test sequence is recorded. Error messages shall show on which step the DUT failed.

The voltage levels on the interface shall be the nominal values ( $V_{HIGH} = 16,0 V$ ;  $V_{LOW} = 0,0 V$ ;  $t_{RISE} = t_{FALL} = 50 \mu s$ ) unless otherwise specified.

In the test procedures the following abbreviations are used:

- **MC** = Master controller
- **IPS** = Interface power supply
- **DTR** = DATA TRANSFER REGISTER
- **PHM** = PHYSICAL MIN LEVEL

- **ST. ACT LEV. DTR** = STORE ACTUAL LEVEL IN THE DTR
- **SYS. FAIL. LEV.** = SYSTEM FAILURE LEVEL
- **POW. ON LEVEL** = POWER ON LEVEL
- **STORE DTR AS SHORT ADDR.** = STORE THE DTR AS SHORT ADDRESS
- **DAPC** = DIRECT ARC POWER CONTROL

**The test parameters shall be as follows:**

- Temperature in accordance with A.1.1 of IEC 60929
- Power supply: nominal mains voltage
- Interface power supply: linear voltage-current-characteristic between the fixed values (see annotation below)
- voltage level;  $t_{\text{rise}} = t_{\text{fall}} = 50 \mu\text{s}$
- Command 145 'QUERY CONTROL GEAR' shall be used to check the command reception and the correct back channel format of the DUT. (Correct answer: Yes)
- Voltages and currents shall be measured at the control gear input terminals

**The accuracy of measurements shall be as follows:**

- DC current measurement: precision class 1 or better (multimeter  $R_S \leq 10 \Omega$ );
- Otherwise: precision class 5 or better (oscilloscope  $R_i \geq 1 \text{ M}\Omega$ ,  $C_i \leq 20 \text{ pF}$ ,  $f_B \geq 10 \text{ MHz}$ )

**The annotation shall be as follows:**

"Master controller" (MC): should react to the bus in the same way as a control gear ( $I_{\text{max}} = 2 \text{ mA}$ )

"Interface power supply" (IPS): Designed for  $n$  control gear plus 1 MC.

Voltage level  $V_{\text{IPS}}$ :  $11,5 \text{ V} \leq V_{\text{IPS}} \leq 22,5 \text{ V}$  because of transmitting unit min. / max. level  $15 \text{ V} \leq V_{\text{IPS}} \leq 17 \text{ V}$  prescribed

$I_{\text{IPS}} - V_{\text{IPS}}$  - characteristics:  $V_{\text{IPS}} \geq 11,5 \text{ V}$  at  $I_{\text{IPS}} \leq (n+1)*2 \text{ mA}$  high level at maximum static current

$V_{\text{IPS}} \leq 4,5 \text{ V}$  at  $I_{\text{IPS}} \geq 2*0,9*(n+1)*2 \text{ mA}$  low level at double maximum static current; reduced by 10 % tolerance

Response time of the current limiter circuit  $< 10 \mu\text{s}$

**12.1 Test sequences 'Physical operational parameters'**

**12.1.1 Test sequences 'Waveform'**

**12.1.1.1 Test sequence 'Current rating'**

The IPS shall be programmed to  $V_{\text{IPS}} = 22,5 \text{ V}$ . The MC shall be not active (no communication with the DUT). See Figure 14.

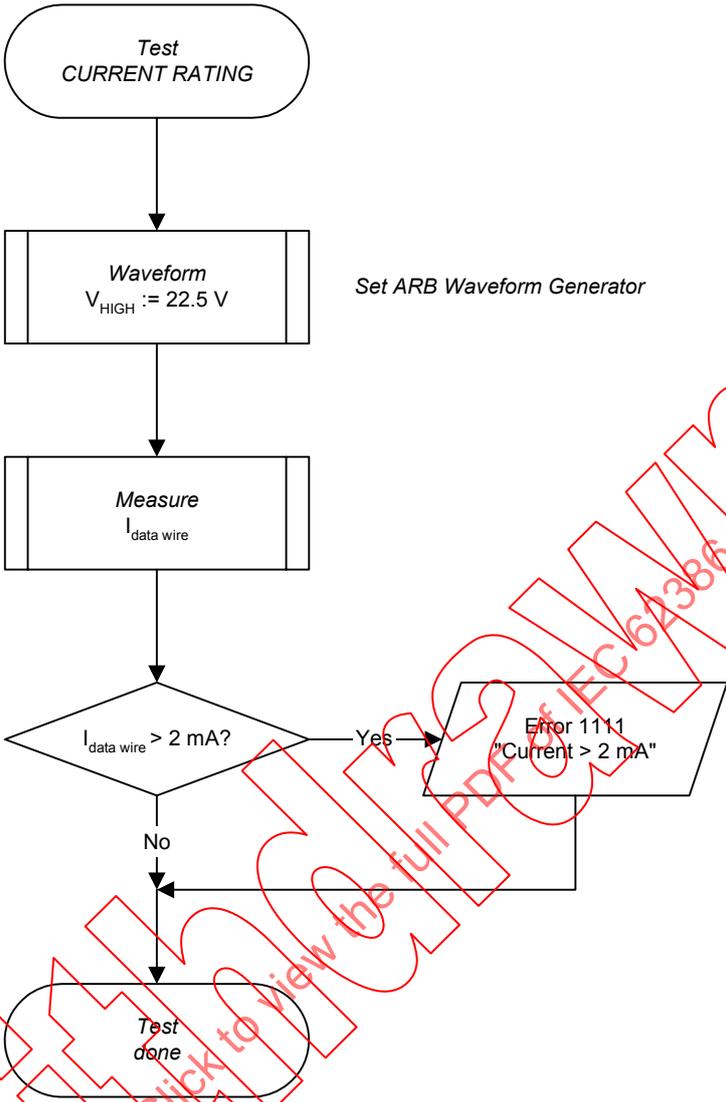


Figure 14 – Test sequence 'Current rating'

### 12.1.1.2 Test sequence 'Voltage rating'

The communication with the DUT is tested at three different combinations of  $V_{HIGH}$  and  $V_{LOW}$  and  $t_{RISE}$  /  $t_{FALL}$ :

- $V_{HIGH} = 22,5\text{ V}$ ;  $V_{LOW} = -6,5\text{ V}$ ;  $t_{RISE} = t_{FALL} = 10\ \mu\text{s}$
- $V_{HIGH} = 9,5\text{ V}$ ;  $V_{LOW} = 6,5\text{ V}$ ;  $t_{RISE} = t_{FALL} = 10\ \mu\text{s}$
- $V_{HIGH} = 9,5\text{ V}$ ;  $V_{LOW} = 6,5\text{ V}$ ;  $t_{RISE} = t_{FALL} = 100\ \mu\text{s}$

For the test command 145 "QUERY CONTROL GEAR" shall be used. The correct answer shall be 'Yes' (0xFF). See Figure 15.

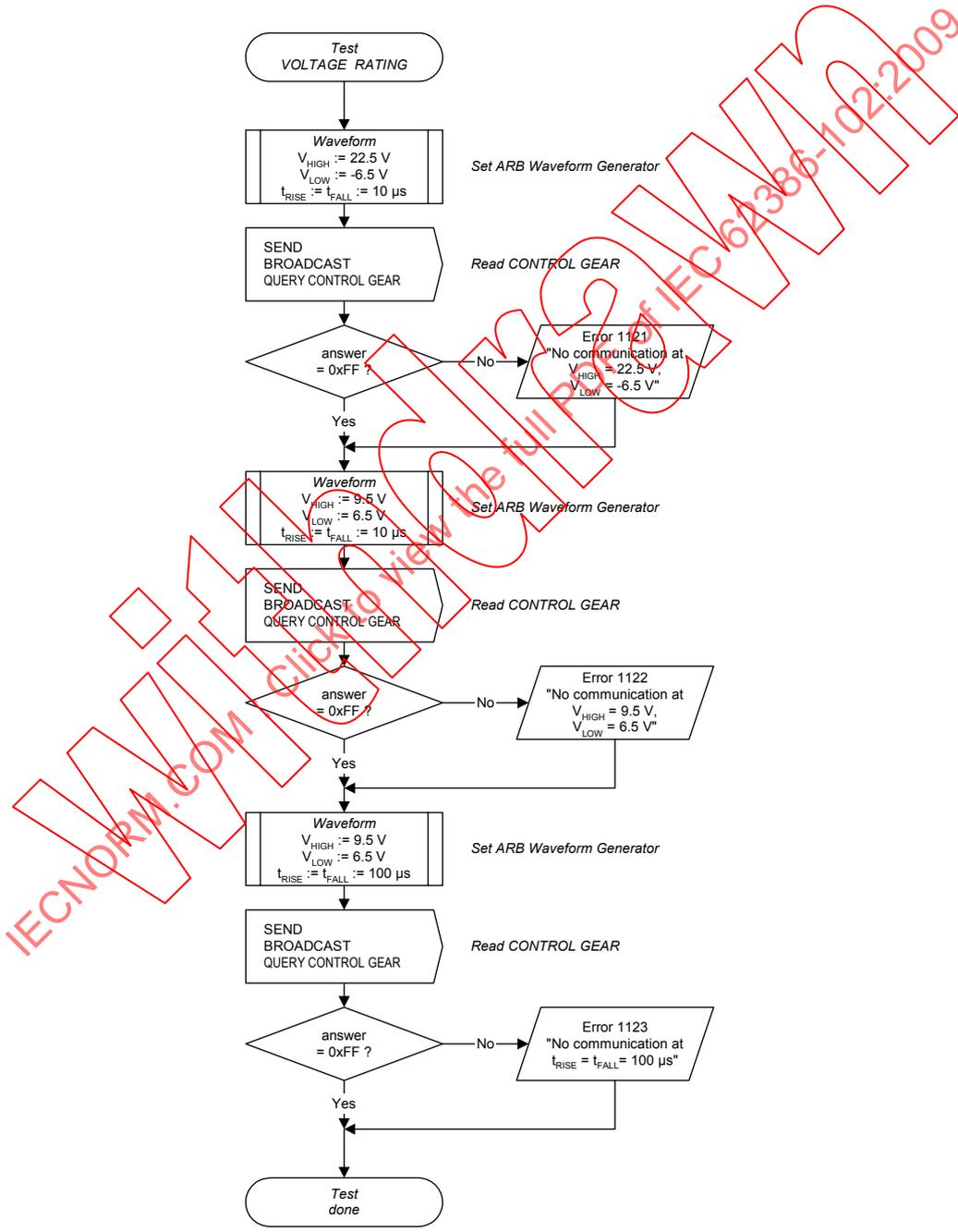


Figure 15 – Test sequence 'Voltage rating'

### 12.1.1.3 Test sequence 'Back channel rise time / fall time'

The communication with the DUT shall be tested with two different combinations of  $V_{IPS}$  and  $I_{IPS}$ :

- $V_{HIGH} = 17,0 \text{ V}$ ;  $V_{LOW} = 0,0 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 50 \text{ } \mu\text{s}$ ;  $I_{IPS} = 250 \text{ mA (max)}$
- $V_{HIGH} = 15,0 \text{ V}$ ;  $V_{LOW} = 0,0 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 50 \text{ } \mu\text{s}$ ;  $I_{IPS} = 8 \text{ mA (max)}$

In both cases, the physical parameters of the back channel answer of the DUT shall be checked:

- $V_{HIGH} > 11,5 \text{ V}$ ;  $V_{LOW} < 4,5 \text{ V}$ ;  $10 \text{ } \mu\text{s} < t_{rise} < 100 \text{ } \mu\text{s}$ ;  $10 \text{ } \mu\text{s} < t_{fall} < 100 \text{ } \mu\text{s}$

For the test command 145 "QUERY CONTROL GEAR" shall be used. The correct answer shall be 'Yes' (0xFF). See Figure 16.

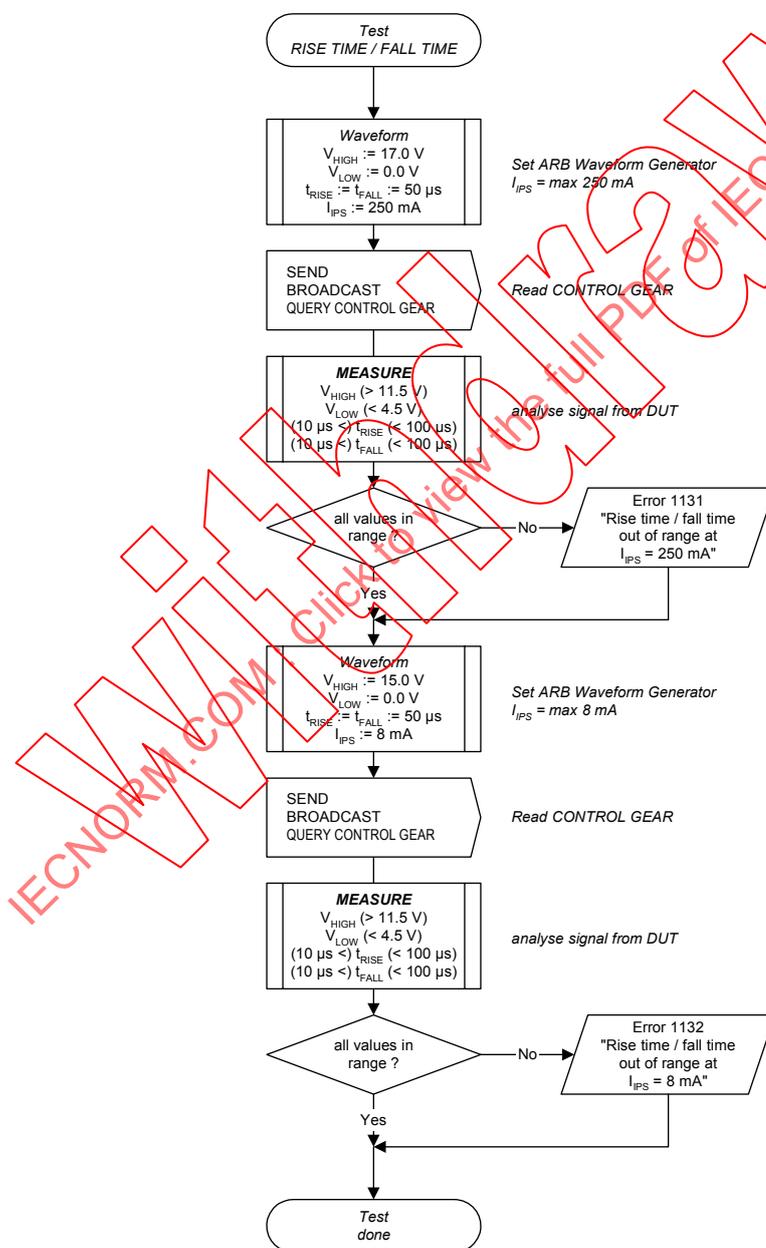


Figure 16 – Test sequence 'Back channel rise time / fall time'

12.1.1.4 Test sequence 'Transmission rate'

The test sequence shown in Figure 17 shall test the communication with the DUT at minimum and at maximum transmission rate (1 200 Hz ± 10 %).

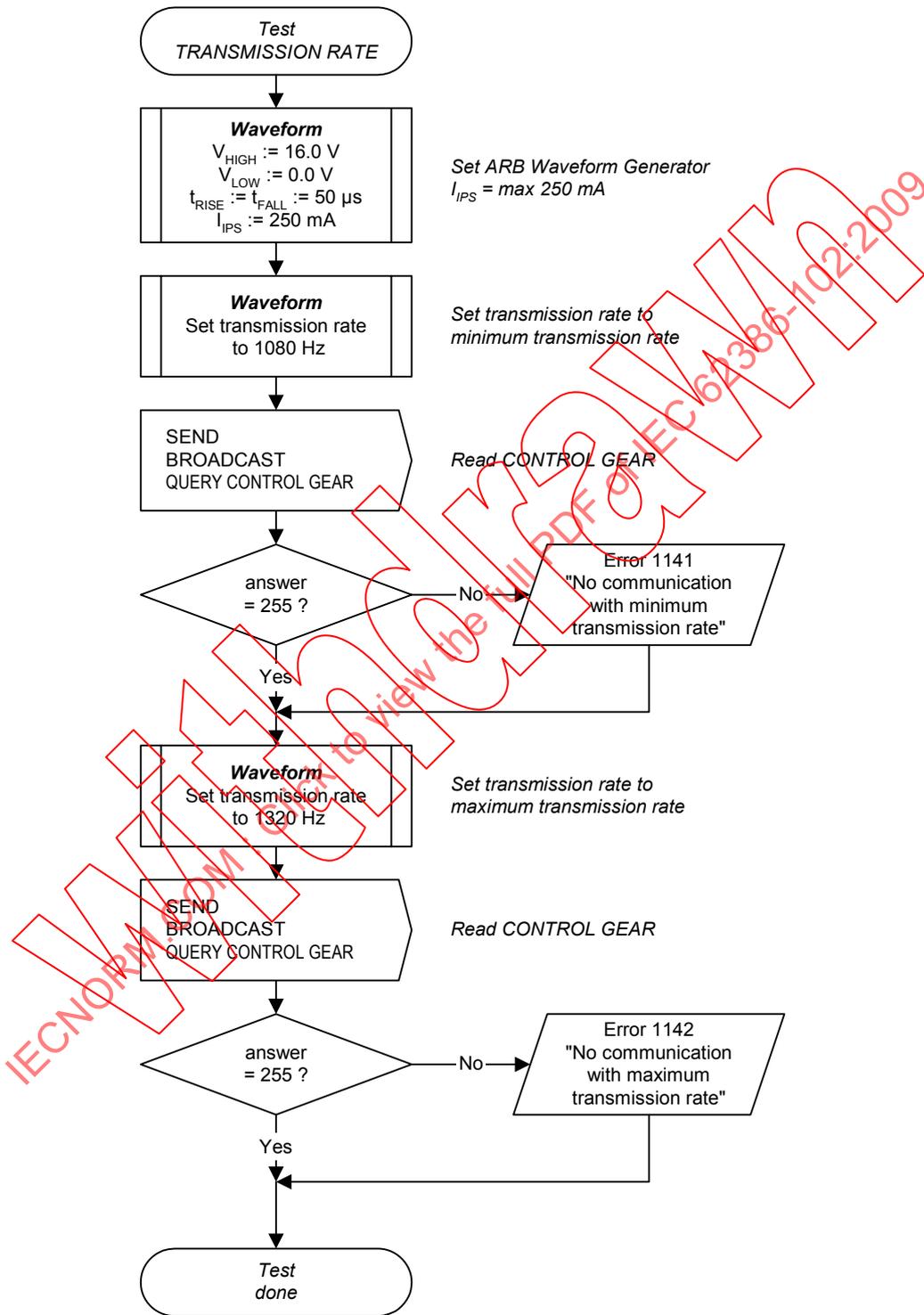


Figure 17 – Test sequence 'Transmission rate'

### 12.1.1.5 Test sequence 'Pulse width'

The sequence shown in Figure 18 shall test the communication with pulse width tolerances in the forward frame. The half-bits of the forward frame are sent with different timing tolerances. The timing combinations are shown in Table 8.

- Bit cell A: start bit  
 Bit cell B to I: address bits (0xFF = 11111111b)  
 Bit cell K to S: command bits 0x91 = 10010001b  
 Bit cell T, U: stop bits

**Table 8 – Timing combinations for test sequence 'Pulse width'**

$T_e - 10\%$ 375,0 $\mu$ s	$T_e + 10\%$ 458,3 $\mu$ s	$2 \cdot T_e - 10\%$ 750,0 $\mu$ s	$2 \cdot T_e \pm 0\%$ 833,3 $\mu$ s	$2 \cdot T_e + 10\%$ 916,7 $\mu$ s
	A1			A1 + A2
	B1			B1 + B2
C1			C1 + C2	
	D1			D1 + D2
	E1		E1 + E2	
F1		F1 + F2		
G1			G1 + G2	
H1		H1 + H2		
I1		I1 + I2		
	K1		K1 + K2	
L1			L1 + L2	
M1			M1 + M2	
	N1			N1 + N2
	O1		O1 + O2	
	P1		P1 + P2	
R1		R1 + R2		
S1			S1 + S2	
			T1 + T2	
			U1 + U2	

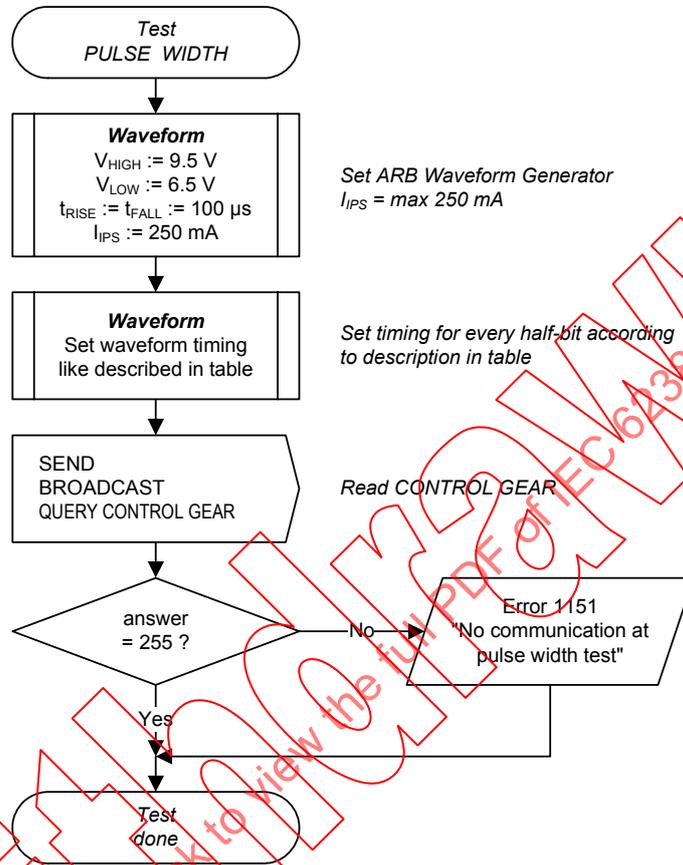
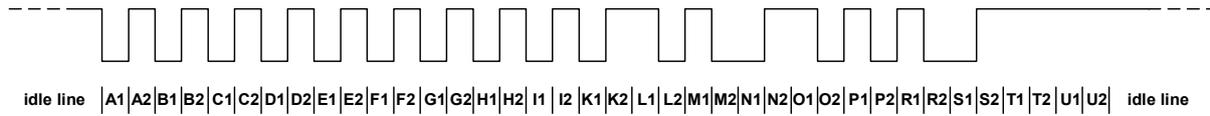
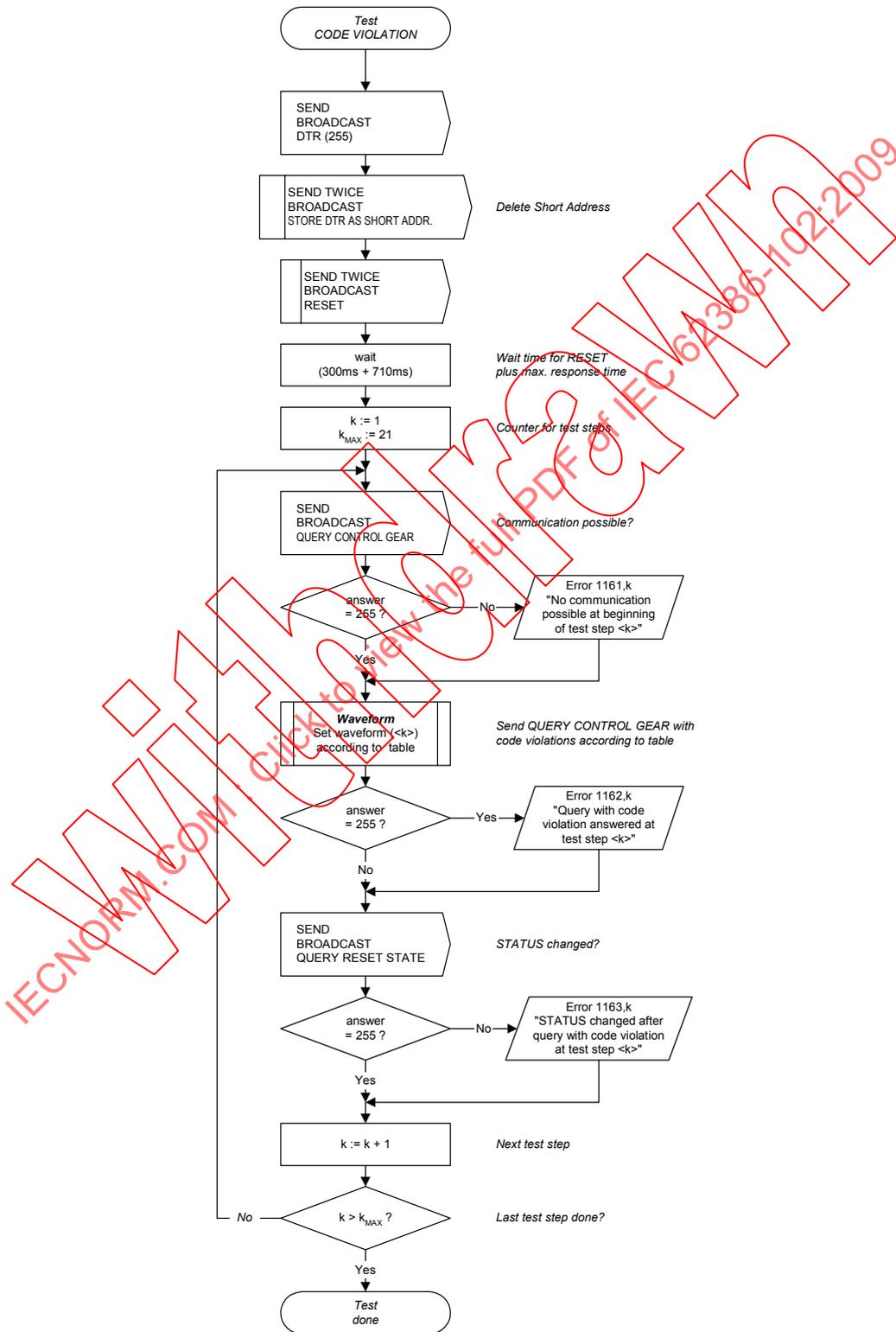


Figure 18 – Test sequence 'Pulse width'

**12.1.1.6 Test sequence 'Code violation'**

Received commands with a code violation shall be ignored by the DUT. The command QUERY CONTROL GEAR shall be used for the test. In every test step another bit shall be disturbed. The DUT shall not answer the query or change its status. The test sequence is shown in Figure 19 and the waveforms (bit patterns) in Figure 20.



**Figure 19 – 'Code violation'**

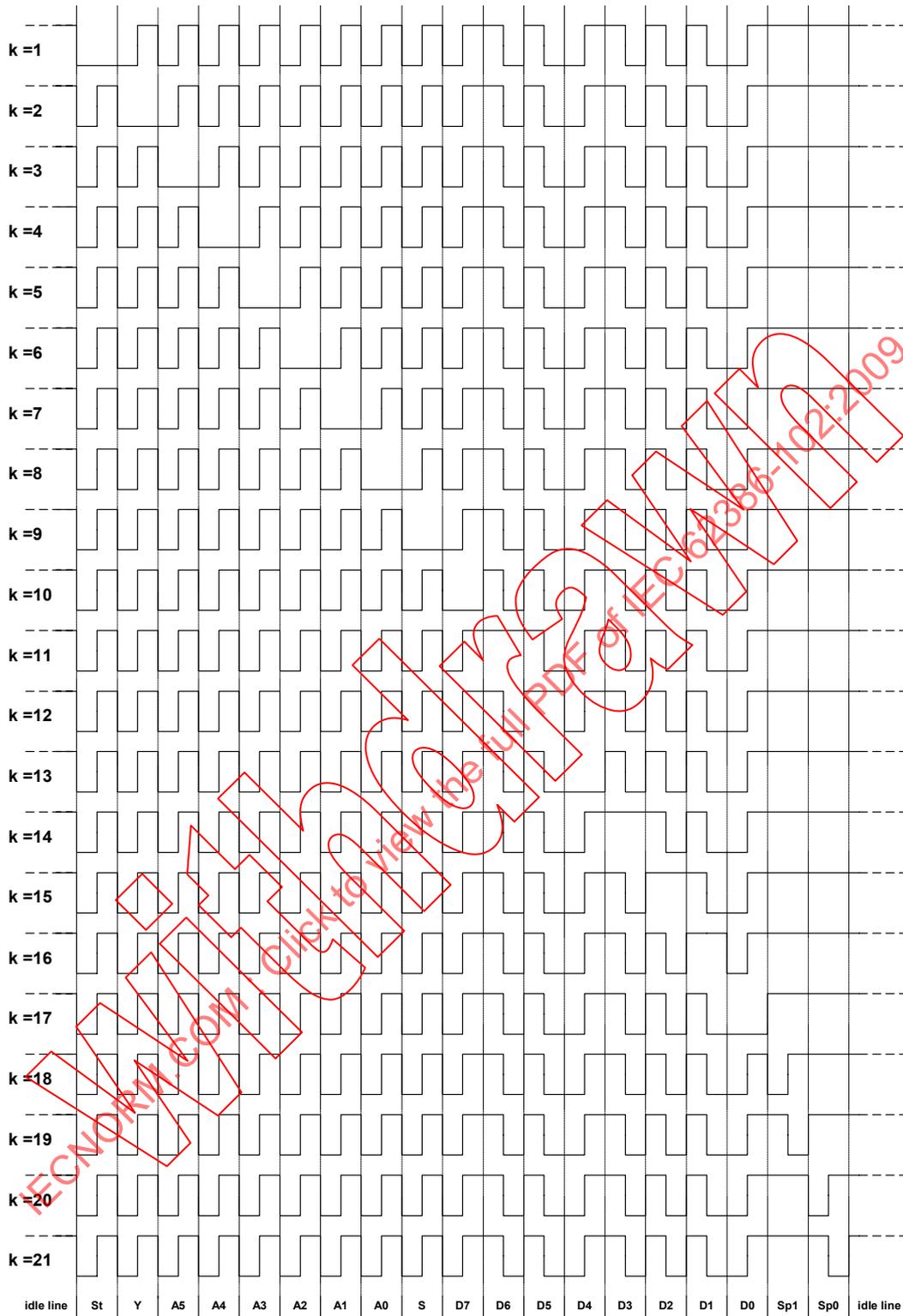
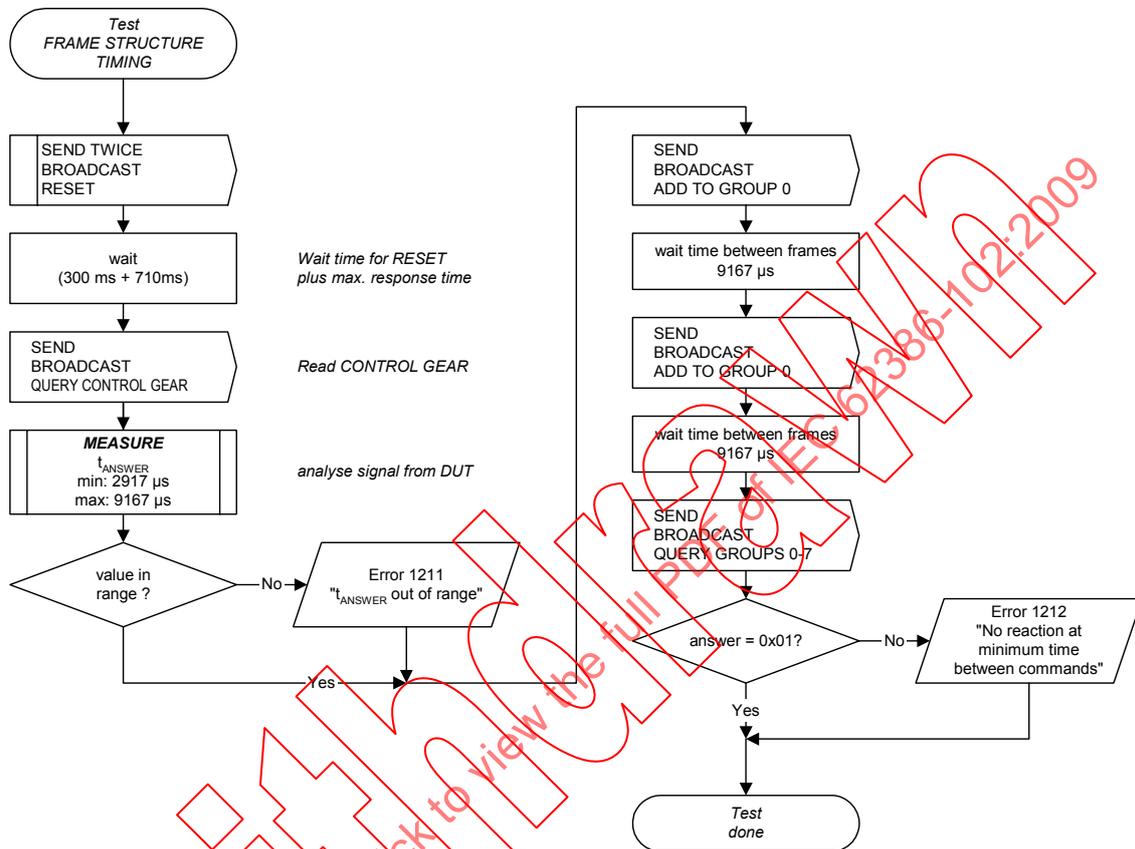


Figure 20 – Waveforms for test 'Code violation':

**12.1.2 Test sequence 'Frame structure timing'**

In the first part of the test sequence shown in Figure 21, the timing of the backward channel shall be tested. The measured settling time shall be  $3\,340\ \mu\text{s} < t_{\text{ANSWER}} < 9\,590\ \mu\text{s}$ . In the second part the reaction of the DUT at the minimum time between two forward frames shall be tested.



**Figure 21 – Test sequence 'Frame structure timing'**

### 12.1.3 Insulation test

Test according to 15.5 of IEC 61347-2-3 (basis insulation):

- Test the insulation of the control terminals towards
- a) shorted power and lamp terminals
  - b) earth potential

### 12.1.4 Optional test sequences

#### 12.1.4.1 Test sequence 'Polarity'

The communication with the DUT shall be tested for both polarities of the data wires. For the test, command 145 "QUERY CONTROL GEAR" shall be used. The correct answer is 'Yes' (0xFF). See Figure 22.

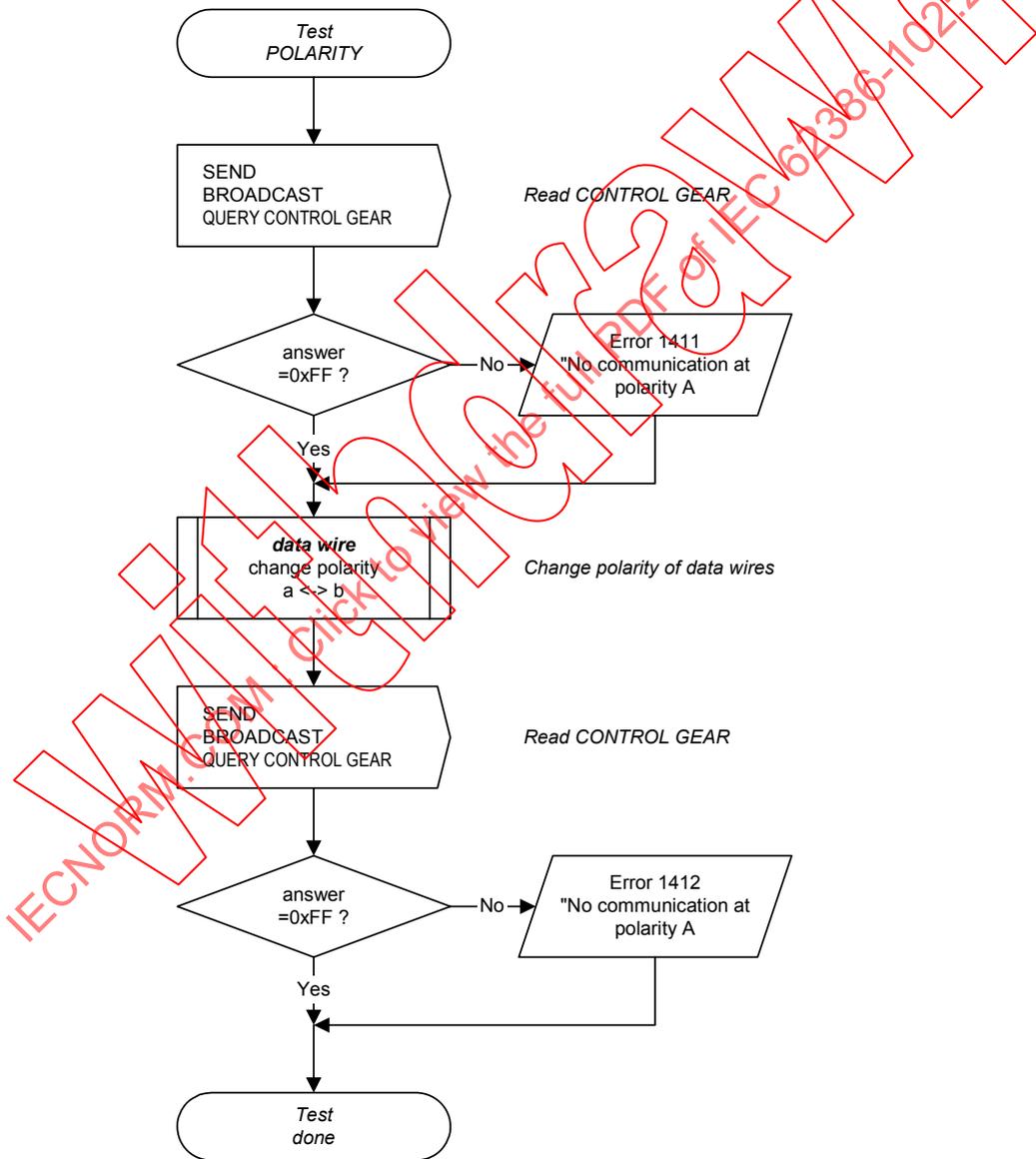
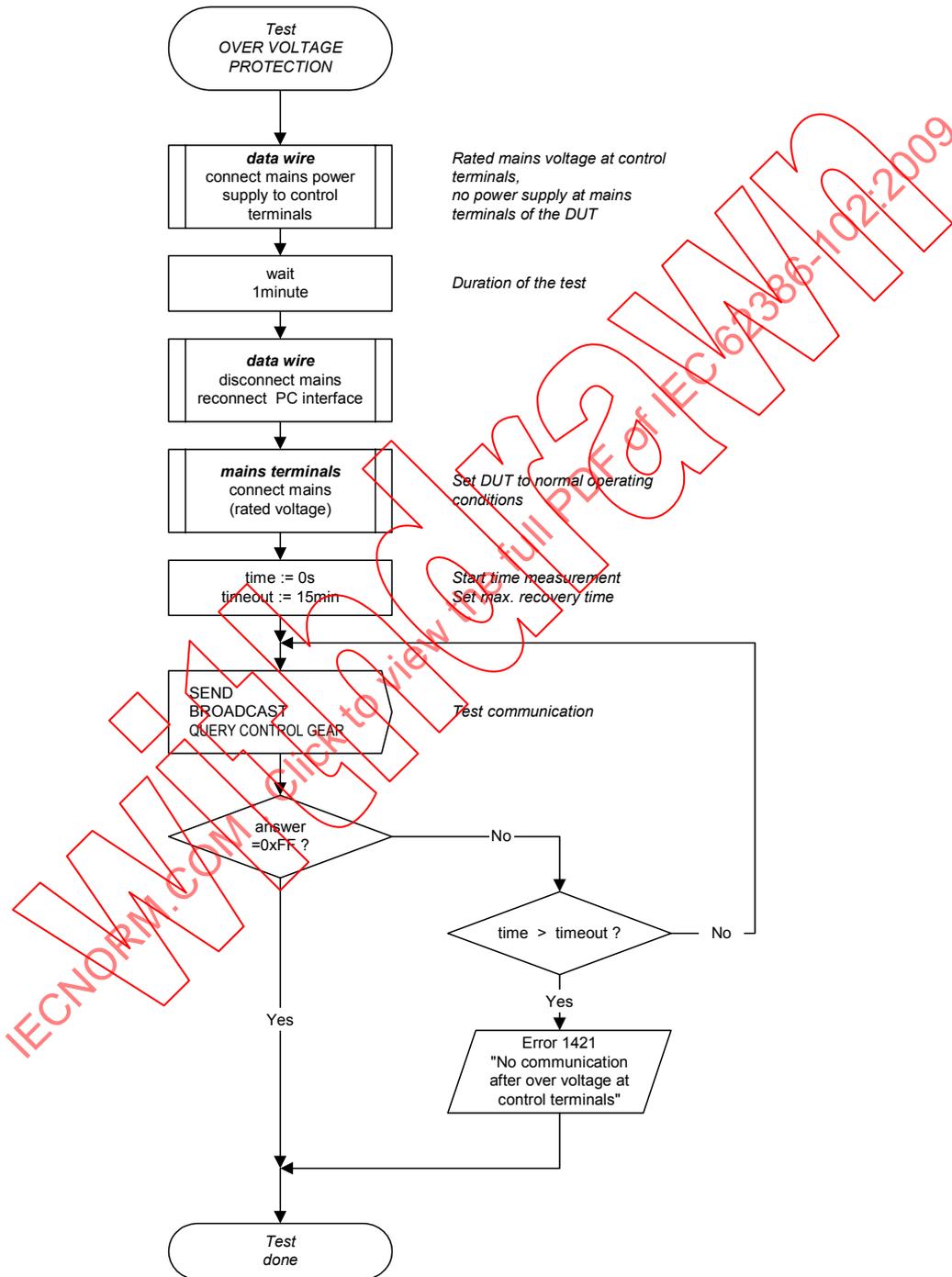


Figure 22 – Test sequence 'Polarity'

**12.1.4.2 Test sequence 'Overvoltage protection'**

At this test no mains shall be connected to the power supply terminals of the DUT. The control terminals of the DUT shall be connected to a voltage source providing the rated mains voltage of the DUT for 1 min. After a recovery time of 15 min. the communication with the DUT shall be tested by using command 145 "QUERY CONTROL GEAR". The correct answer is 'Yes' (0xFF). See Figure 23.



**Figure 23 – Test sequence 'Overvoltage protection'**

### 12.1.5 Test sequence 'Response time'

The response time is defined as the time for changing the light output from MAX LEVEL to MIN LEVEL at a programmed FADE TIME of 0. This time is important for other test sequences also.

The measurement shall be done using an oscilloscope connected to the analogue output of a photometer. The test sequence is shown in Figure 24.

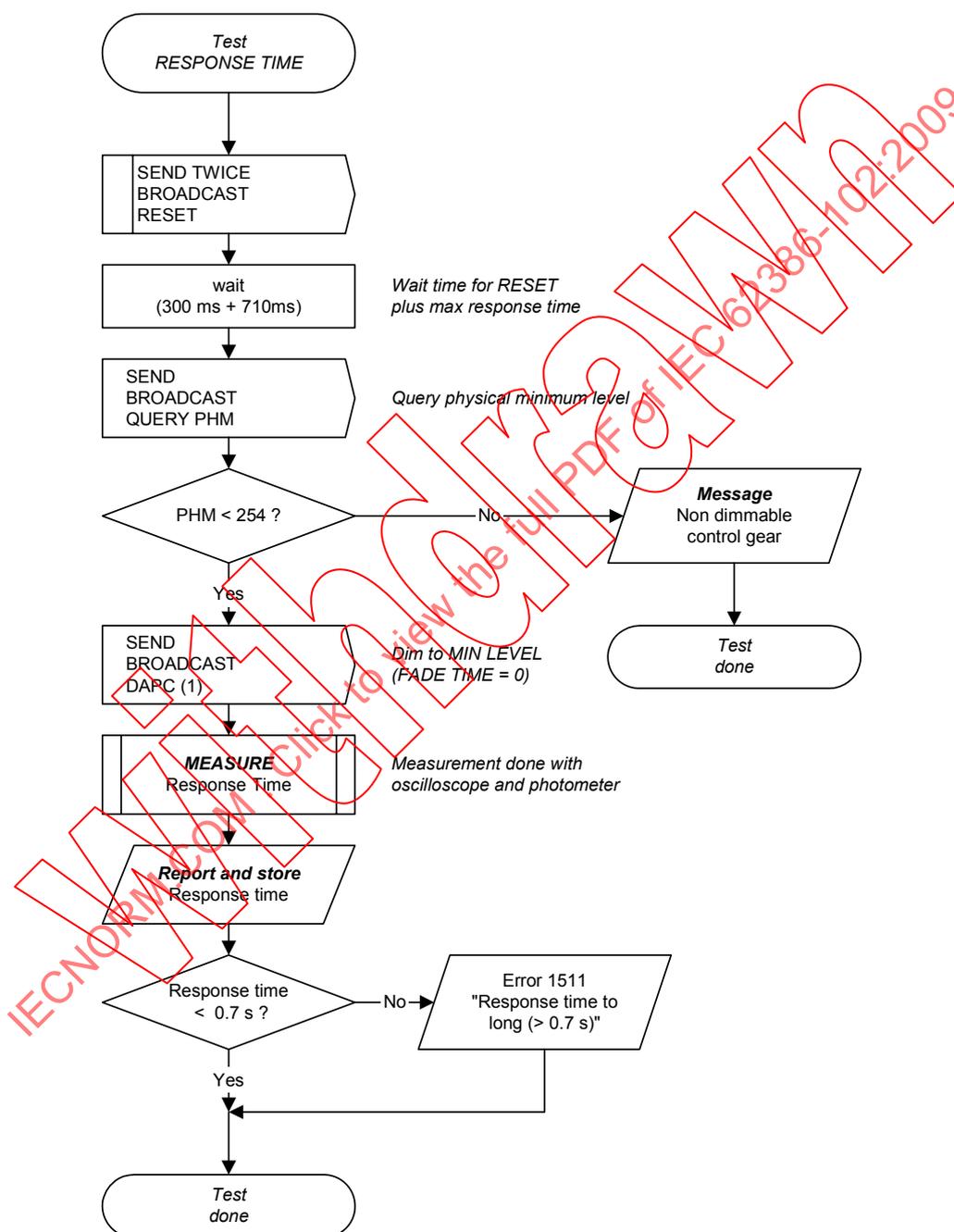


Figure 24 – Test sequence 'Response time'

12.2 Test sequences 'Configuration commands'

12.2.1 Test sequences 'General configuration commands'

12.2.1.1 Test sequence 'RESET'

To ensure correct results from the test procedures the command 'RESET' shall be tested first.

In the test sequence shown in Figure 25 all user programmable parameters of the DUT are set to non-reset values. After sending a RESET command, the parameters shall be checked for their reset values. The reset value of the RANDOM ADDRESS shall be tested with sequence 12.5.2.1 and the reset value of the SEARCH ADDRESS shall be checked with test sequence 12.5.4.4. The parameters for this test sequence are given in Table 9.

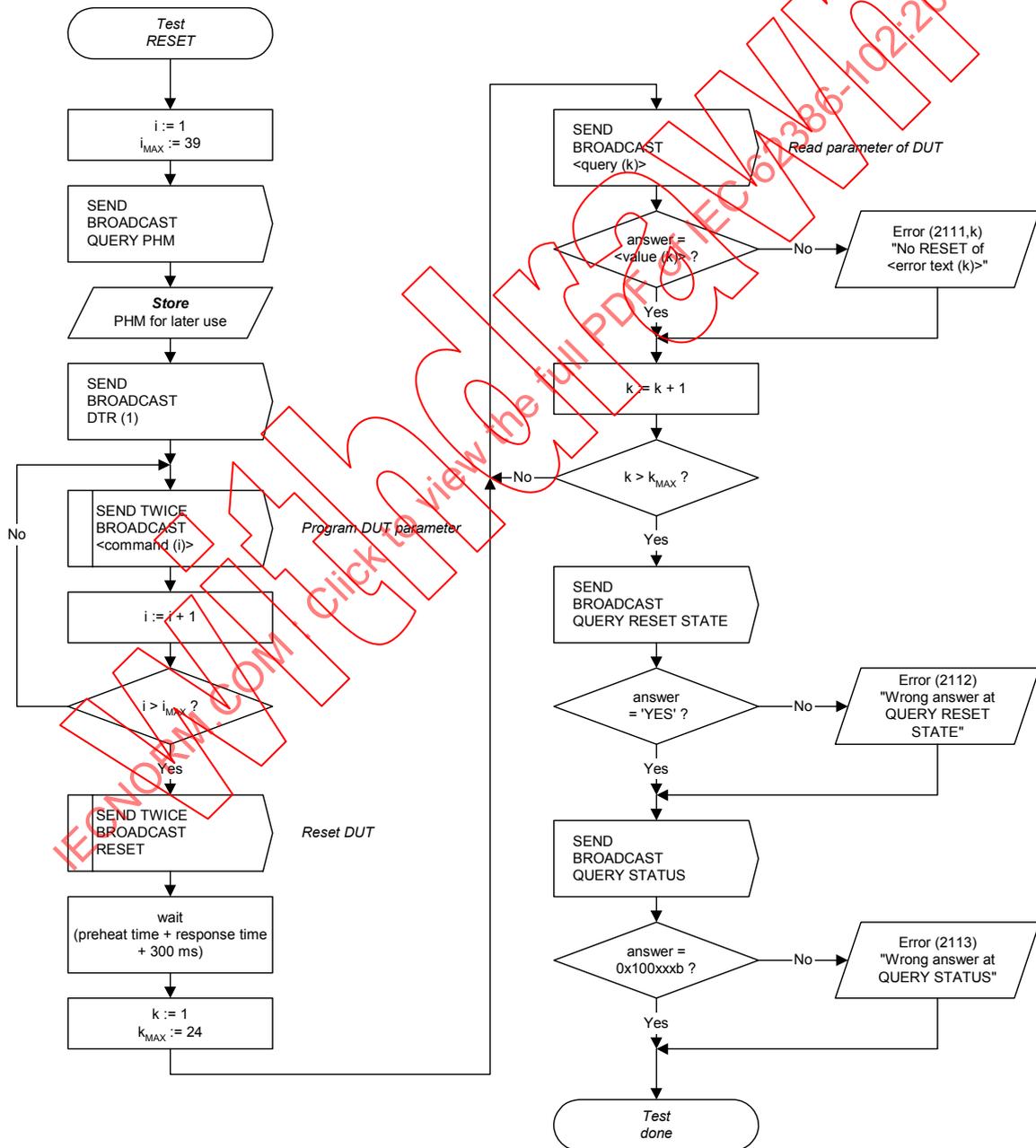


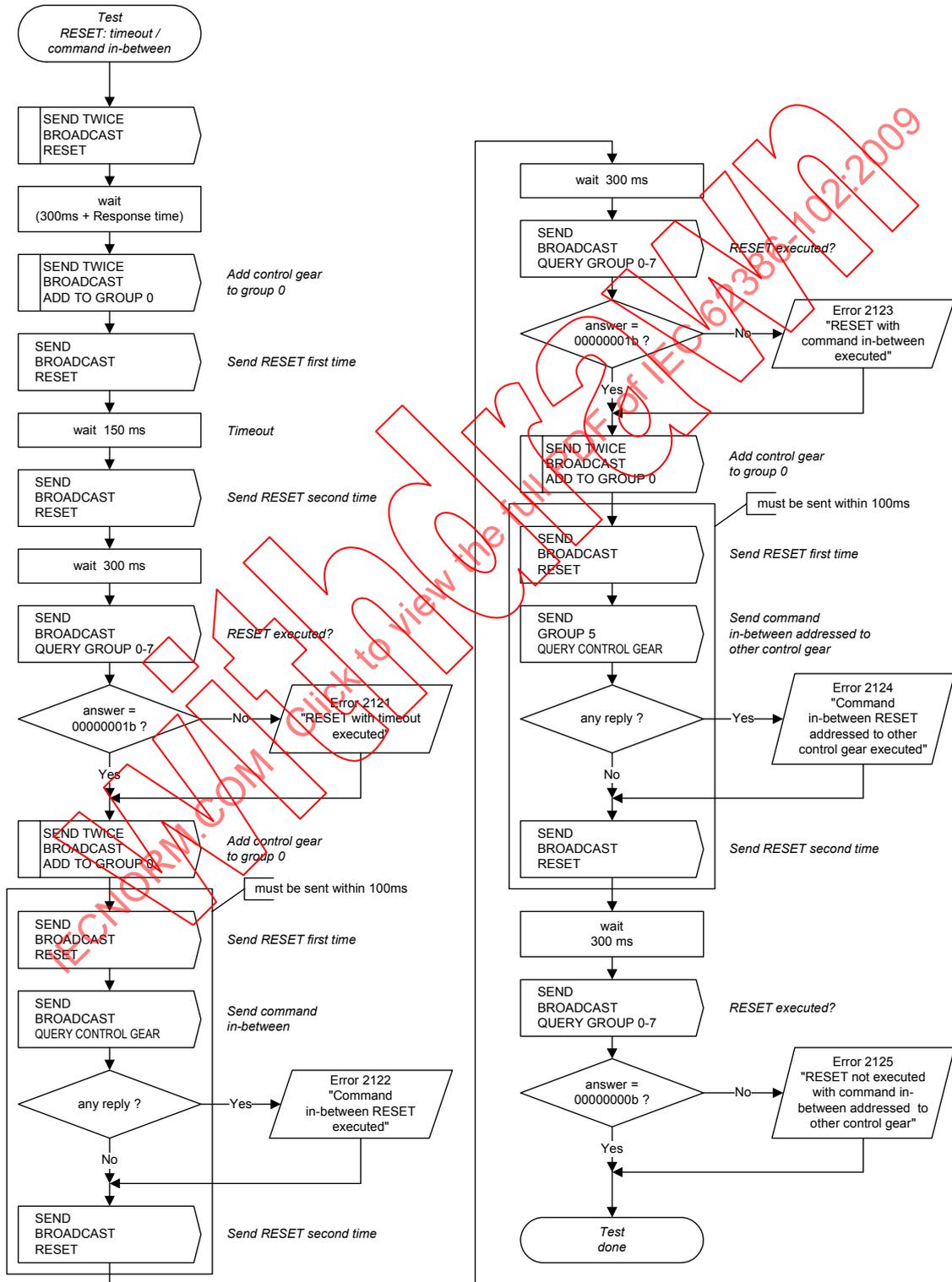
Figure 25 – Test sequence 'RESET'

**Table 9 – Parameters for test sequence 'RESET'**

i	<command (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	1	QUERY GROUP 0-7	0x00	GROUP 0-7
2	ADD TO GROUP 1	2	QUERY GROUP 8-15	0x00	GROUP 8-15
3	ADD TO GROUP 2	3	QUERY SCENE LEVEL 0	255	SCENE 0
4	ADD TO GROUP 3	4	QUERY SCENE LEVEL 1	255	SCENE 1
5	ADD TO GROUP 4	5	QUERY SCENE LEVEL 2	255	SCENE 2
6	ADD TO GROUP 5	6	QUERY SCENE LEVEL 3	255	SCENE 3
7	ADD TO GROUP 6	7	QUERY SCENE LEVEL 4	255	SCENE 4
8	ADD TO GROUP 7	8	QUERY SCENE LEVEL 5	255	SCENE 5
9	ADD TO GROUP 8	9	QUERY SCENE LEVEL 6	255	SCENE 6
10	ADD TO GROUP 9	10	QUERY SCENE LEVEL 7	255	SCENE 7
11	ADD TO GROUP 10	11	QUERY SCENE LEVEL 8	255	SCENE 8
12	ADD TO GROUP 11	12	QUERY SCENE LEVEL 9	255	SCENE 9
13	ADD TO GROUP 12	13	QUERY SCENE LEVEL 10	255	SCENE 10
14	ADD TO GROUP 13	14	QUERY SCENE LEVEL 11	255	SCENE 11
15	ADD TO GROUP 14	15	QUERY SCENE LEVEL 12	255	SCENE 12
16	ADD TO GROUP 15	16	QUERY SCENE LEVEL 13	255	SCENE 13
17	STORE DTR AS SCENE 0	17	QUERY SCENE LEVEL 14	255	SCENE 14
18	STORE DTR AS SCENE 1	18	QUERY SCENE LEVEL 15	255	SCENE 15
19	STORE DTR AS SCENE 2	19	QUERY MAX LEVEL	254	MAX LEVEL
20	STORE DTR AS SCENE 3	20	QUERY MIN LEVEL	PHM	MIN LEVEL
21	STORE DTR AS SCENE 4	21	QUERY SYSTEM FAILURE LEVEL	254	SYSTEM FAILURE LEVEL
22	STORE DTR AS SCENE 5	22	QUERY POWER ON LEVEL	254	POWER ON LEVEL
23	STORE DTR AS SCENE 6	23	QUERY FADE TIME / FADE RATE	0x07	FADE TIME / FADE RATE
24	STORE DTR AS SCENE 7	24	QUERY ACTUAL LEVEL	254	ACTUAL LEVEL
25	STORE DTR AS SCENE 8				
26	STORE DTR AS SCENE 9				
27	STORE DTR AS SCENE 10				
28	STORE DTR AS SCENE 11				
29	STORE DTR AS SCENE 12				
30	STORE DTR AS SCENE 13				
31	STORE DTR AS SCENE 14				
32	STORE DTR AS SCENE 15				
33	STORE DTR AS MAX LEVEL				
34	STORE DTR AS MIN LEVEL				
35	STORE DTR AS SYSTEM FAILURE LEVEL				
36	STORE DTR AS POWER ON LEVEL				
37	STORE DTR AS FADE TIME				
38	STORE DTR AS FADE RATE				
39	OFF				

**12.2.1.2 Test sequence 'RESET: timeout / command in-between'**

The command RESET shall be executed only if it is received twice within 100 ms. No other command addressed to the same control gear shall be received in-between the two RESET commands, otherwise both the RESET commands and the other command shall be ignored. The three commands are to be sent within a time period of 100 ms. The test sequence is shown in Figure 26.



**Figure 26 – Test sequence 'RESET: timeout / command in-between'**

### 12.2.1.3 Test sequence '100 ms-timeout'

In the test sequence shown in Figure 27, an attempt is made to set all user programmable parameters of the DUT to non-reset values using configuration commands with a timeout of 150 ms. No changes of the parameters shall appear due to the timeout. The parameters for the test sequence are given in Table 10.

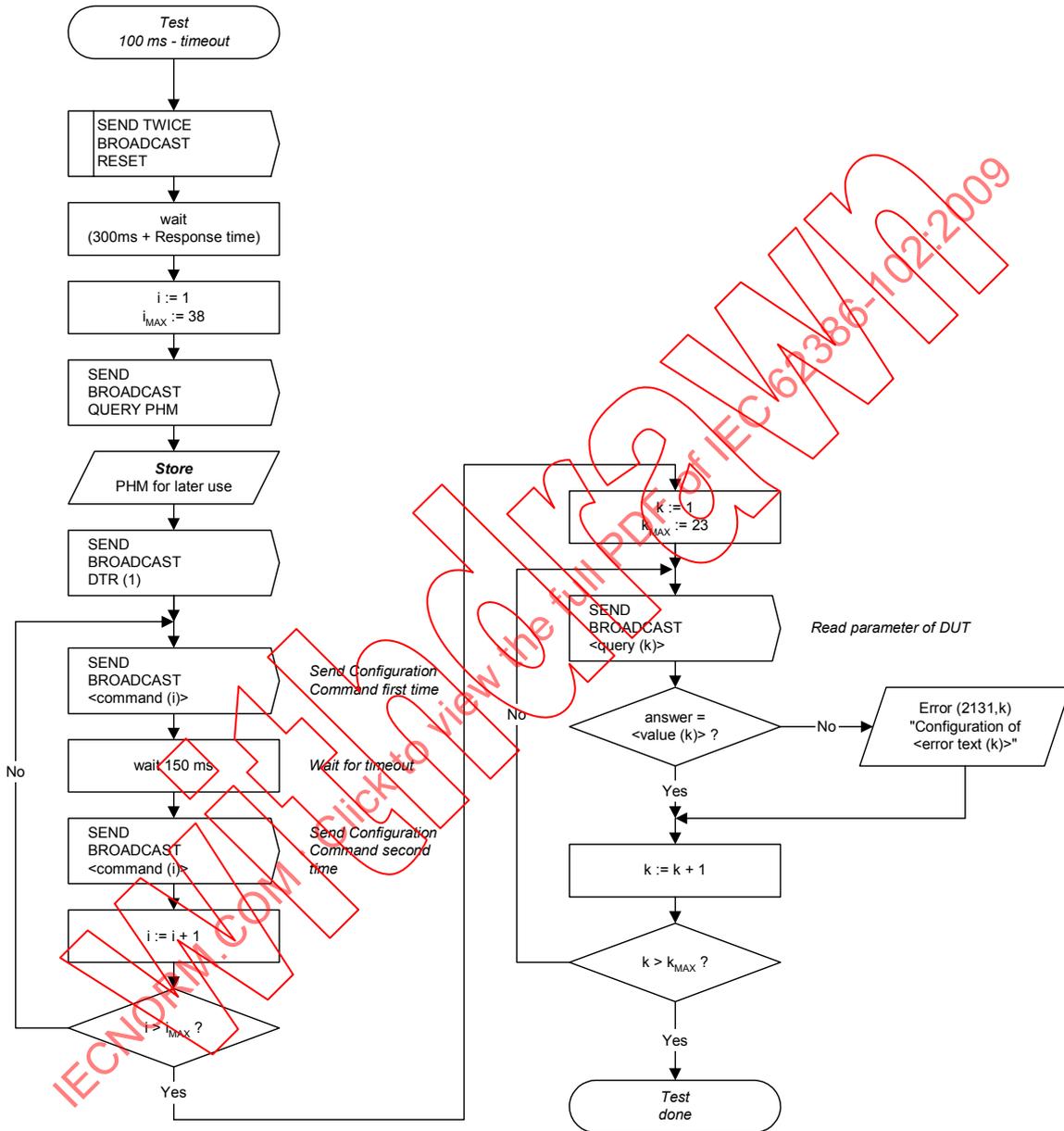


Figure 27 – Test sequence '100 ms-timeout'

Table 10 – Parameters for test sequence '100 ms-timeout'

i	<command (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	1	QUERY GROUP 0-7	0x00	GROUP 0-7
2	ADD TO GROUP 1	2	QUERY GROUP 8-15	0x00	GROUP 8-15
3	ADD TO GROUP 2	3	QUERY SCENE LEVEL 0	255	SCENE 0
4	ADD TO GROUP 3	4	QUERY SCENE LEVEL 1	255	SCENE 1
5	ADD TO GROUP 4	5	QUERY SCENE LEVEL 2	255	SCENE 2
6	ADD TO GROUP 5	6	QUERY SCENE LEVEL 3	255	SCENE 3
7	ADD TO GROUP 6	7	QUERY SCENE LEVEL 4	255	SCENE 4
8	ADD TO GROUP 7	8	QUERY SCENE LEVEL 5	255	SCENE 5
9	ADD TO GROUP 8	9	QUERY SCENE LEVEL 6	255	SCENE 6
10	ADD TO GROUP 9	10	QUERY SCENE LEVEL 7	255	SCENE 7
11	ADD TO GROUP 10	11	QUERY SCENE LEVEL 8	255	SCENE 8
12	ADD TO GROUP 11	12	QUERY SCENE LEVEL 9	255	SCENE 9
13	ADD TO GROUP 12	13	QUERY SCENE LEVEL 10	255	SCENE 10
14	ADD TO GROUP 13	14	QUERY SCENE LEVEL 11	255	SCENE 11
15	ADD TO GROUP 14	15	QUERY SCENE LEVEL 12	255	SCENE 12
16	ADD TO GROUP 15	16	QUERY SCENE LEVEL 13	255	SCENE 13
17	STORE DTR AS SCENE 0	17	QUERY SCENE LEVEL 14	255	SCENE 14
18	STORE DTR AS SCENE 1	18	QUERY SCENE LEVEL 15	255	SCENE 15
19	STORE DTR AS SCENE 2	19	QUERY MAX LEVEL	254	MAX LEVEL
20	STORE DTR AS SCENE 3	20	QUERY MIN LEVEL	PHM	MIN LEVEL
21	STORE DTR AS SCENE 4	21	QUERY SYSTEM FAILURE LEVEL	254	SYSTEM FAILURE LEVEL
22	STORE DTR AS SCENE 5	22	QUERY POWER ON LEVEL	254	POWER ON LEVEL
23	STORE DTR AS SCENE 6	23	QUERY FADE TIME / FADE RATE	0x07	FADE TIME / FADE RATE
24	STORE DTR AS SCENE 7				
25	STORE DTR AS SCENE 8				
26	STORE DTR AS SCENE 9				
27	STORE DTR AS SCENE 10				
28	STORE DTR AS SCENE 11				
29	STORE DTR AS SCENE 12				
30	STORE DTR AS SCENE 13				
31	STORE DTR AS SCENE 14				
32	STORE DTR AS SCENE 15				
33	STORE DTR AS MAX LEVEL				
34	STORE DTR AS MIN LEVEL				
35	STORE DTR AS SYSTEM FAILURE LEVEL				
36	STORE DTR AS POWER ON LEVEL				
37	STORE DTR AS FADE TIME				
38	STORE DTR AS FADE RATE				

12.2.1.4 Test sequence 'Commands in-between'

In the test sequence shown in Figure 28 an attempt is made to change all user programmable parameters of the DUT using the configuration commands. In between the two configuration commands STEP DOWN is sent. These three commands are to be sent within 100 ms. No changes of the parameters shall appear due to the command in-between. The actual light level at the end of the test has to be 254 because the command in-between has also to be ignored by the DUT. If the command in-between is addressed to another DUT, the configuration command has to be executed. The parameters for the test sequence are given in Table 11.

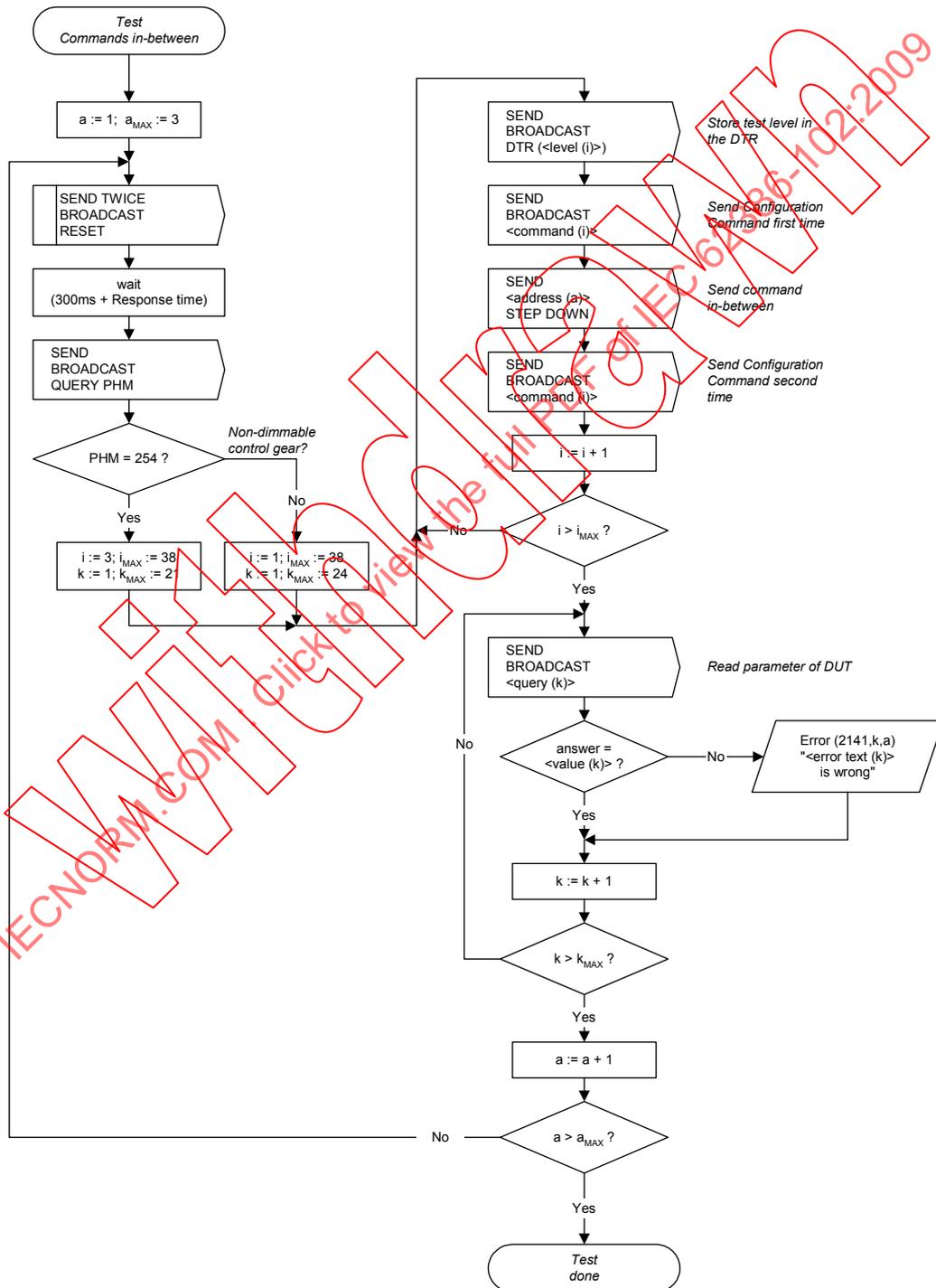


Figure 28 – Test sequence 'Commands in-between'

Table 11 – Parameters for test sequence 'Commands in-between'

i	<command (i)>	<level (i)>	k	<query (k)>	<value (k)>		<error text (k)>
					a = 1	a ≠ 1	
1	STORE DTR AS MAX LEVEL	PHM + 1	1	QUERY GROUP 0-7	0x00	0xFF	GROUP 0-7
2	STORE DTR AS MIN LEVEL	PHM + 1	2	QUERY GROUP 8-15	0x00	0xFF	GROUP 8-15
3	STORE DTR AS SCENE 0	10	3	QUERY SCENE LEVEL 0	255	10	SCENE 0
4	STORE DTR AS SCENE 1	10	4	QUERY SCENE LEVEL 1	255	10	SCENE 1
5	STORE DTR AS SCENE 2	10	5	QUERY SCENE LEVEL 2	255	10	SCENE 2
6	STORE DTR AS SCENE 3	10	6	QUERY SCENE LEVEL 3	255	10	SCENE 3
7	STORE DTR AS SCENE 4	10	7	QUERY SCENE LEVEL 4	255	10	SCENE 4
8	STORE DTR AS SCENE 5	10	8	QUERY SCENE LEVEL 5	255	10	SCENE 5
9	STORE DTR AS SCENE 6	10	9	QUERY SCENE LEVEL 6	255	10	SCENE 6
10	STORE DTR AS SCENE 7	10	10	QUERY SCENE LEVEL 7	255	10	SCENE 7
11	STORE DTR AS SCENE 8	10	11	QUERY SCENE LEVEL 8	255	10	SCENE 8
12	STORE DTR AS SCENE 9	10	12	QUERY SCENE LEVEL 9	255	10	SCENE 9
13	STORE DTR AS SCENE 10	10	13	QUERY SCENE LEVEL 10	255	10	SCENE 10
14	STORE DTR AS SCENE 11	10	14	QUERY SCENE LEVEL 11	255	10	SCENE 11
15	STORE DTR AS SCENE 12	10	15	QUERY SCENE LEVEL 12	255	10	SCENE 12
16	STORE DTR AS SCENE 13	10	16	QUERY SCENE LEVEL 13	255	10	SCENE 13
17	STORE DTR AS SCENE 14	10	17	QUERY SCENE LEVEL 14	255	10	SCENE 14
18	STORE DTR AS SCENE 15	10	18	QUERY SCENE LEVEL 15	255	10	SCENE 15
19	STORE DTR AS SYSTEM FAILURE LEVEL	10	19	QUERY FADE TIME / FADE RATE	0x07	0xAA	FADE TIME / FADE RATE
20	STORE DTR AS POWER ON LEVEL	10	20	QUERY POWER ON LEVEL	254	10	POWER ON LEVEL
21	STORE DTR AS FADE TIME	10	21	QUERY SYSTEM FAILURE LEVEL	254	10	SYSTEM FAILURE LEVEL
22	STORE DTR AS FADE RATE	10	22	QUERY MIN LEVEL	PHM	PHM+1	MIN LEVEL
23	ADD TO GROUP 0	10	23	QUERY MAX LEVEL	254	PHM+1	MAX LEVEL
24	ADD TO GROUP 1	10	24	QUERY ACTUAL LEVEL	254	PHM+1	ACTUAL LEVEL
25	ADD TO GROUP 2	10					
26	ADD TO GROUP 3	10					
27	ADD TO GROUP 4	10					
28	ADD TO GROUP 5	10					
29	ADD TO GROUP 6	10					
30	ADD TO GROUP 7	10					
31	ADD TO GROUP 8	10					
32	ADD TO GROUP 9	10					
33	ADD TO GROUP 10	10					
34	ADD TO GROUP 11	10					
35	ADD TO GROUP 12	10					
36	ADD TO GROUP 13	10					
37	ADD TO GROUP 14	10					
38	ADD TO GROUP 15	10					

a	<address (a)>
1	BROADCAST
2	Short Address 5
3	GROUP 15

### 12.2.1.5 Test sequence 'QUERY VERSION NUMBER'

The version number of the DUT shall be read. The test sequence is shown in Figure 29.

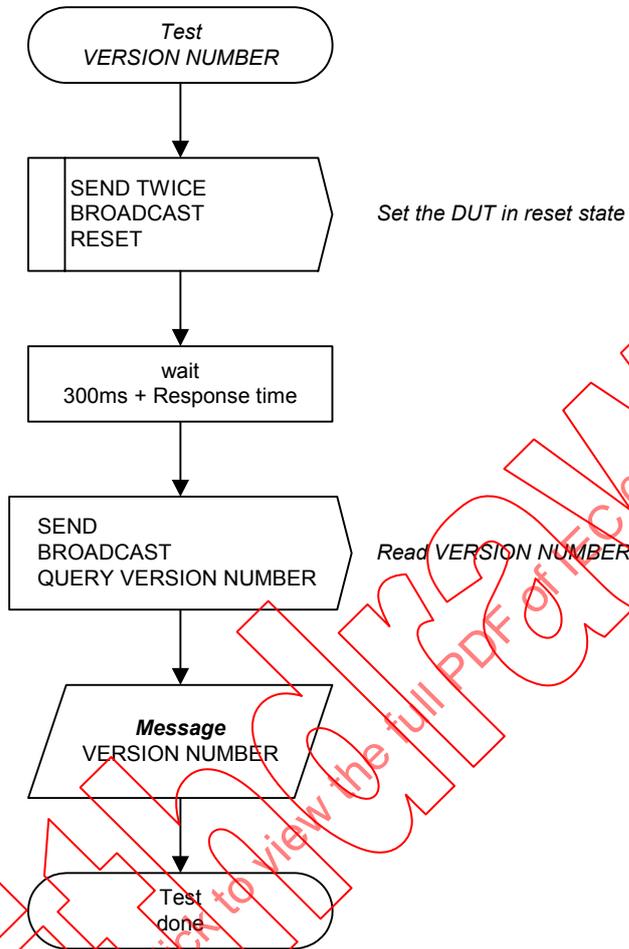
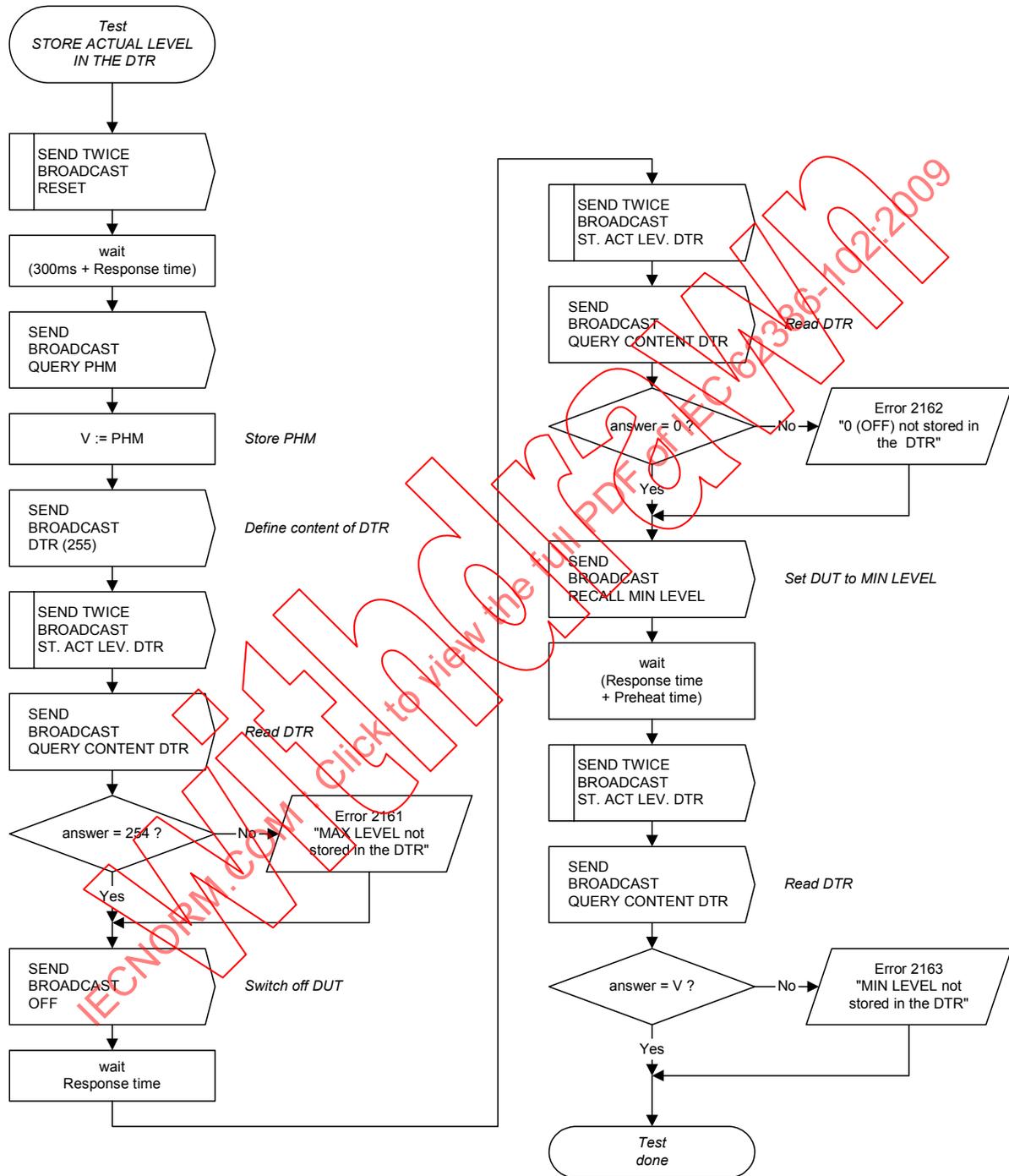


Figure 29 – Test sequence 'QUERY VERSION NUMBER'

**12.2.1.6 Test sequence 'STORE ACTUAL LEVEL IN THE DTR'**

The test sequence shown in Figure 30 shall be used to test command 33 'STORE ACTUAL LEVEL IN THE DTR' at three different states of the DUT: MAX LEVEL, MIN LEVEL and OFF. See Figure 30.



**Figure 30 – Test sequence 'STORE ACTUAL LEVEL IN THE DTR'**

12.2.1.7 Test sequence 'Persistent memory'

In the test sequence shown in Figure 31 the persistent memory of the DUT is tested. All programmable parameters are changed (inclusive the short address). The mains power shall interrupted for 5 s before the parameters are checked. The RESET command shall not remove the short address. The parameters for the test sequence are given in Table 12.

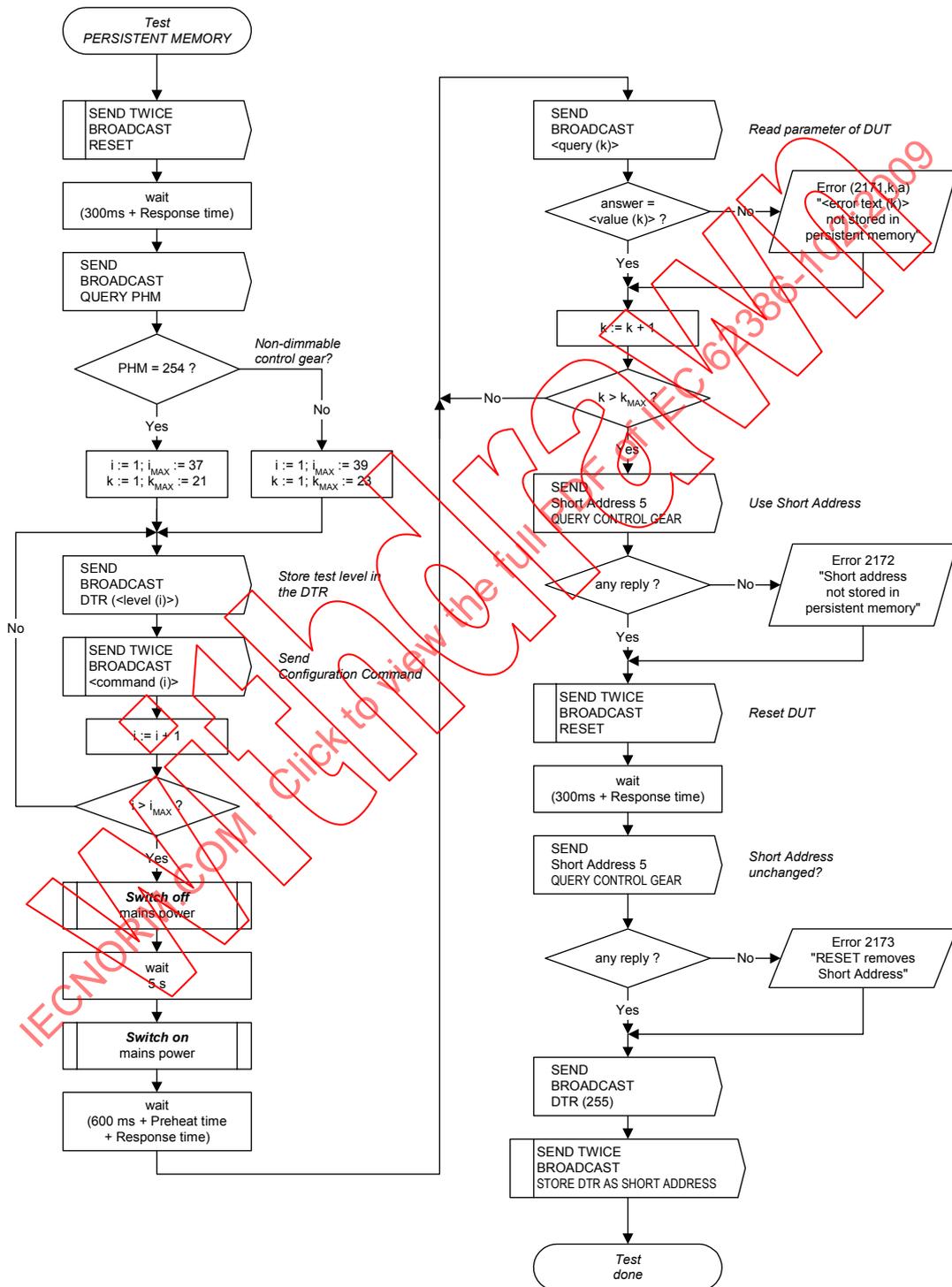


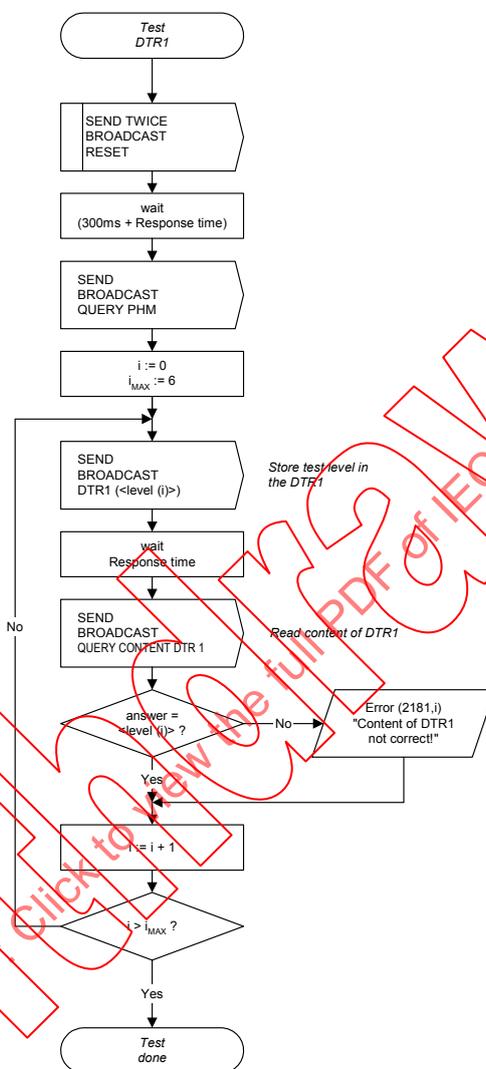
Figure 31 – Test sequence 'Persistent memory'

Table 12 – Parameters for test sequence 'Persistent memory'

i	<command (i)>	<level (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	10	1	QUERY GROUP 0-7	0xFF	GROUP 0-7
2	ADD TO GROUP 1	10	2	QUERY GROUP 8-15	0xFF	GROUP 8-15
3	ADD TO GROUP 2	10	3	QUERY SCENE LEVEL 0	10	SCENE 0
4	ADD TO GROUP 3	10	4	QUERY SCENE LEVEL 1	10	SCENE 1
5	ADD TO GROUP 4	10	5	QUERY SCENE LEVEL 2	10	SCENE 2
6	ADD TO GROUP 5	10	6	QUERY SCENE LEVEL 3	10	SCENE 3
7	ADD TO GROUP 6	10	7	QUERY SCENE LEVEL 4	10	SCENE 4
8	ADD TO GROUP 7	10	8	QUERY SCENE LEVEL 5	10	SCENE 5
9	ADD TO GROUP 8	10	9	QUERY SCENE LEVEL 6	10	SCENE 6
10	ADD TO GROUP 9	10	10	QUERY SCENE LEVEL 7	10	SCENE 7
11	ADD TO GROUP 10	10	11	QUERY SCENE LEVEL 8	10	SCENE 8
12	ADD TO GROUP 11	10	12	QUERY SCENE LEVEL 9	10	SCENE 9
13	ADD TO GROUP 12	10	13	QUERY SCENE LEVEL 10	10	SCENE 10
14	ADD TO GROUP 13	10	14	QUERY SCENE LEVEL 11	10	SCENE 11
15	ADD TO GROUP 14	10	15	QUERY SCENE LEVEL 12	10	SCENE 12
16	ADD TO GROUP 15	10	16	QUERY SCENE LEVEL 13	10	SCENE 13
17	STORE DTR AS SCENE 0	10	17	QUERY SCENE LEVEL 14	10	SCENE 14
18	STORE DTR AS SCENE 1	10	18	QUERY SCENE LEVEL 15	10	SCENE 15
19	STORE DTR AS SCENE 2	10	19	QUERY POWER ON LEVEL	10	POWER ON LEVEL
20	STORE DTR AS SCENE 3	10	20	QUERY SYSTEM FAILURE LEVEL	10	SYSTEM FAILURE LEVEL
21	STORE DTR AS SCENE 4	10	21	QUERY FADE TIME / FADE RATE	0xAA	FADE TIME / FADE RATE
22	STORE DTR AS SCENE 5	10	22	QUERY MAX LEVEL	PHM + 1	MAX LEVEL
23	STORE DTR AS SCENE 6	10	23	QUERY MIN LEVEL	PHM + 1	MIN LEVEL
24	STORE DTR AS SCENE 7	10				
25	STORE DTR AS SCENE 8	10				
26	STORE DTR AS SCENE 9	10				
27	STORE DTR AS SCENE 10	10				
28	STORE DTR AS SCENE 11	10				
29	STORE DTR AS SCENE 12	10				
30	STORE DTR AS SCENE 13	10				
31	STORE DTR AS SCENE 14	10				
32	STORE DTR AS SCENE 15	10				
33	STORE DTR AS FADE RATE	10				
34	STORE DTR AS SHORT ADDRESS	11				
35	STORE DTR AS SYSTEM FAILURE LEVEL	10				
36	STORE DTR AS POWER ON LEVEL	10				
37	STORE DTR AS FADE TIME	10				
38	STORE DTR AS MAX LEVEL	PHM + 1				
39	STORE DTR AS MIN LEVEL	PHM + 1				

**12.2.1.8 Test sequence 'DTR1'**

During the test, different values are downloaded by command 273 'DATA TRANSFER REGISTER 1' and checked by command 156 'QUERY CONTENT DTR 1'. The test sequence is shown in Figure 32 and the parameters in Table 13.



**Figure 32 – Test sequence 'DTR1'**

**Table 13 – Parameters for test sequence 'DTR1'**

Test step i	<level (i)>
0	0
1	1
2	PHM
3	$(PHM + 254) / 2$
4	254
5	255
6	0

### 12.2.1.9 Test sequence 'DTR2'

During the test different values are downloaded by command 274 'DATA TRANSFER REGISTER 2' and checked by command 157 'QUERY CONTENT DTR 2'. The test sequence is shown in Figure 33 and the parameters in Table 14.

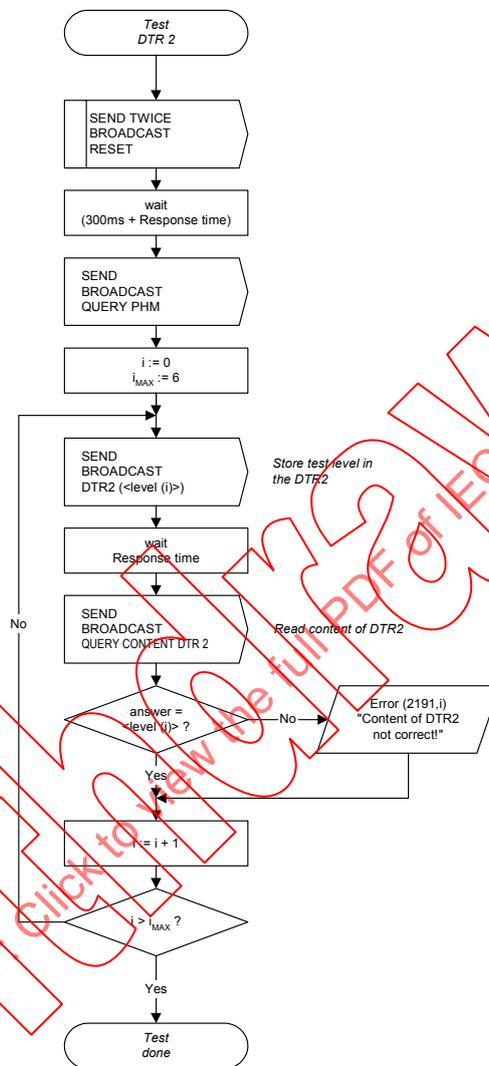


Figure 33 – Test sequence 'DTR2'

Table 14 – Parameters for test sequence 'DTR2'

Test step i	<level (i)>
0	0
1	1
2	PHM
3	$(PHM + 254) / 2$
4	254
5	255
6	0

**12.2.2 Test sequences 'Arc power parameter settings'**

**12.2.2.1 Test sequence 'STORE THE DTR AS MAX LEVEL'**

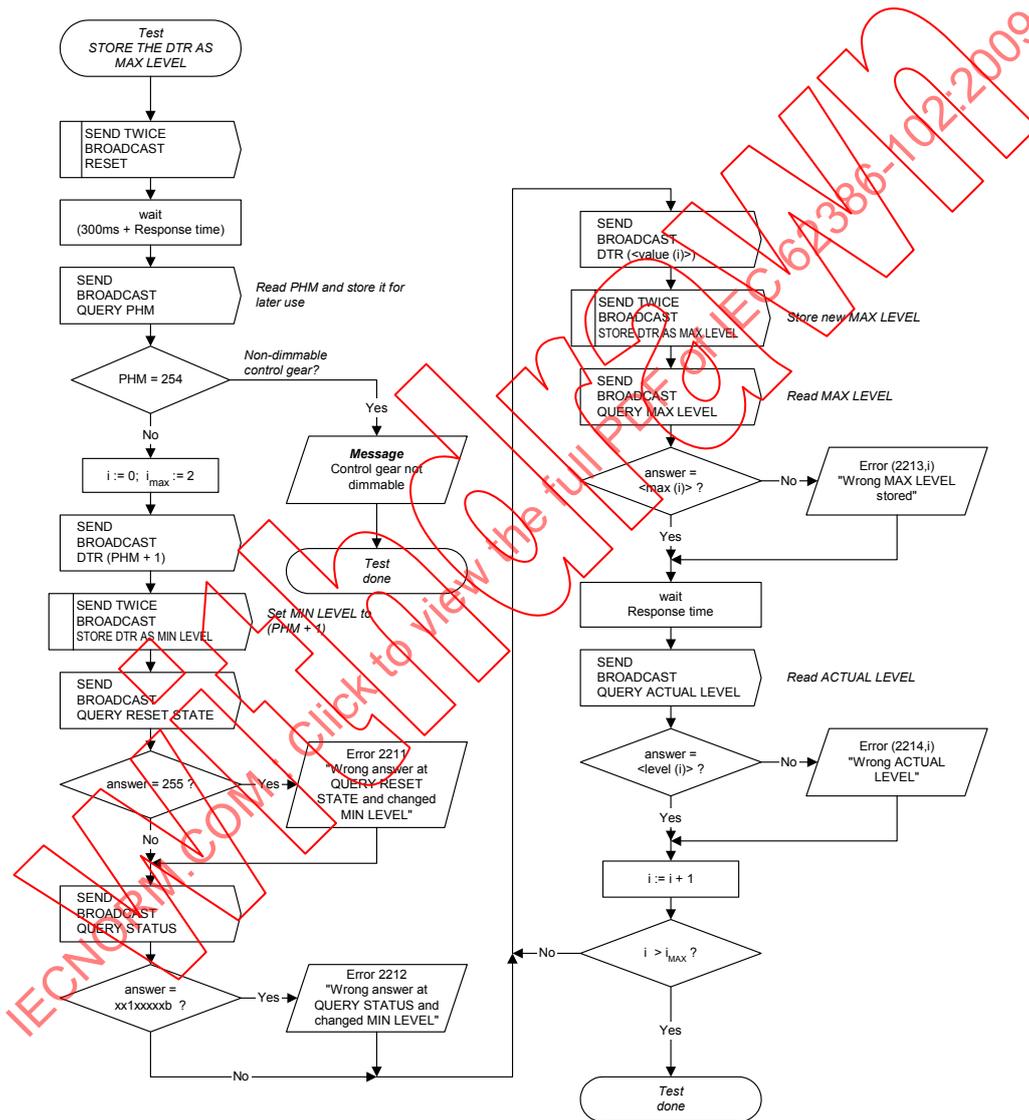
The test shown in Figure 34 shall be done with three test values:

Test step 0: test level > MAX LEVEL

Test step 1: test level < MIN LEVEL

Test step 2: MIN LEVEL < test level < MAX LEVEL

The parameters for the test sequence are given in Table 15.



**Figure 34 – Test sequence 'STORE THE DTR AS MAX LEVEL'**

**Table 15 – Parameters for test sequence 'STORE THE DTR AS MAX LEVEL'**

Test step i	<value (i)>	<max (i)>	<level (i)>
0	255	254	254
1	0	PHM + 1	PHM + 1
2	253	253	PHM + 1

**12.2.2.2 Test sequence 'STORE THE DTR AS MIN LEVEL'**

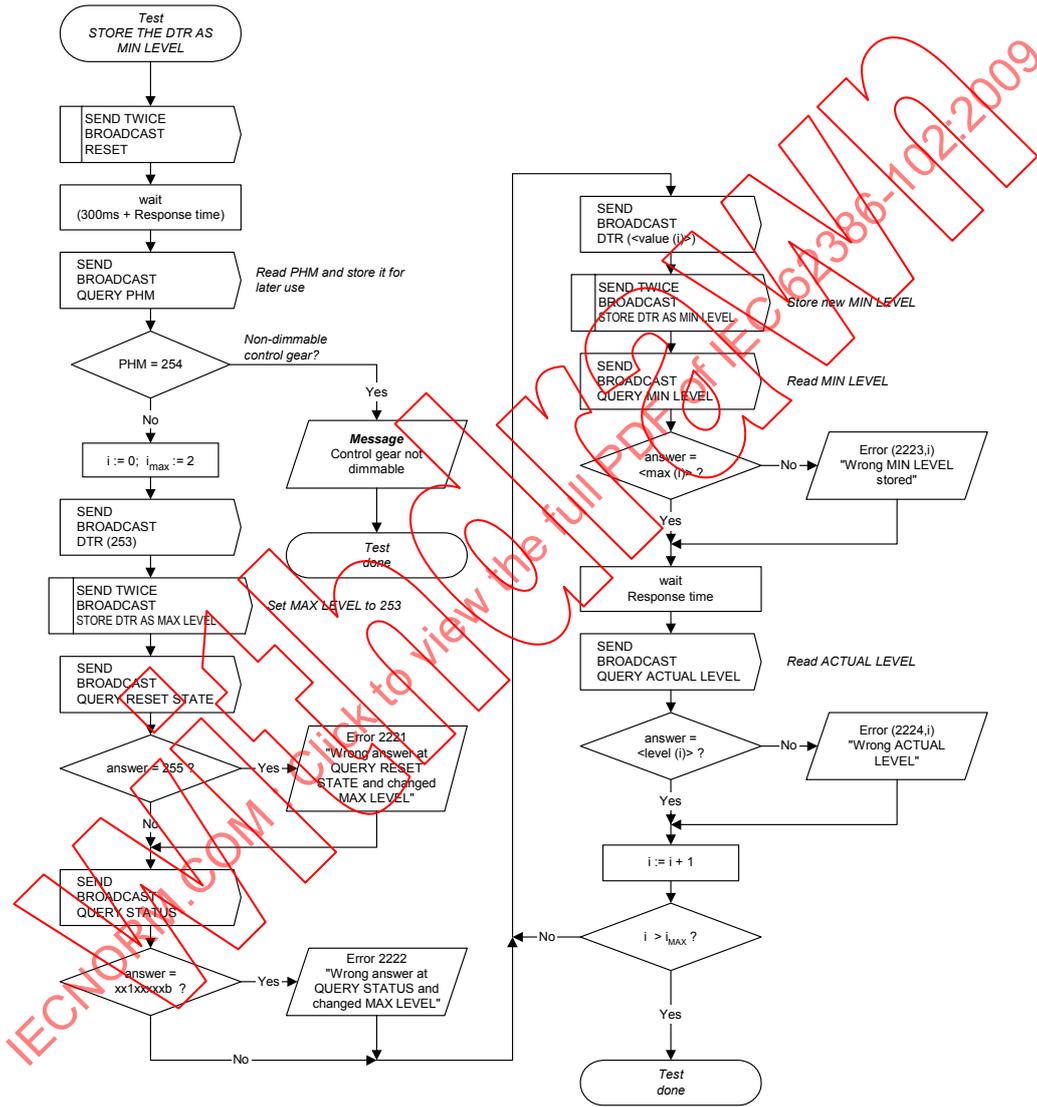
The test shown in Figure 35 shall be done with three test values:

Test step 0: PHYSICAL MIN LEVEL < test level < MAX LEVEL

Test step 1: test level > MAX LEVEL

Test step 2: test level < PHYSICAL MIN LEVEL

The parameters for the test sequence are given in Table 16.



**Figure 35 – Test sequence 'STORE THE DTR AS MIN LEVEL'**

**Table 16 – Parameters for test sequence 'STORE THE DTR AS MIN LEVEL'**

Test step i	<value (i)>	<min (i)>	<level (i)>
0	PHM + 1	PHM + 1	PHM + 1
1	254	253	253
2	0	PHM	253

**12.2.2.3 Test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'**

In the test sequence shown in Figure 36 programming the SYSTEM FAILURE LEVEL is tested. The correct operation of the DUT in case of a system failure is also checked.

The test shall be done with five test values:

Test step 0: MIN LEVEL < test level < MAX LEVEL

Test step 1: test level = MASK

Test step 2: test level > MAX LEVEL

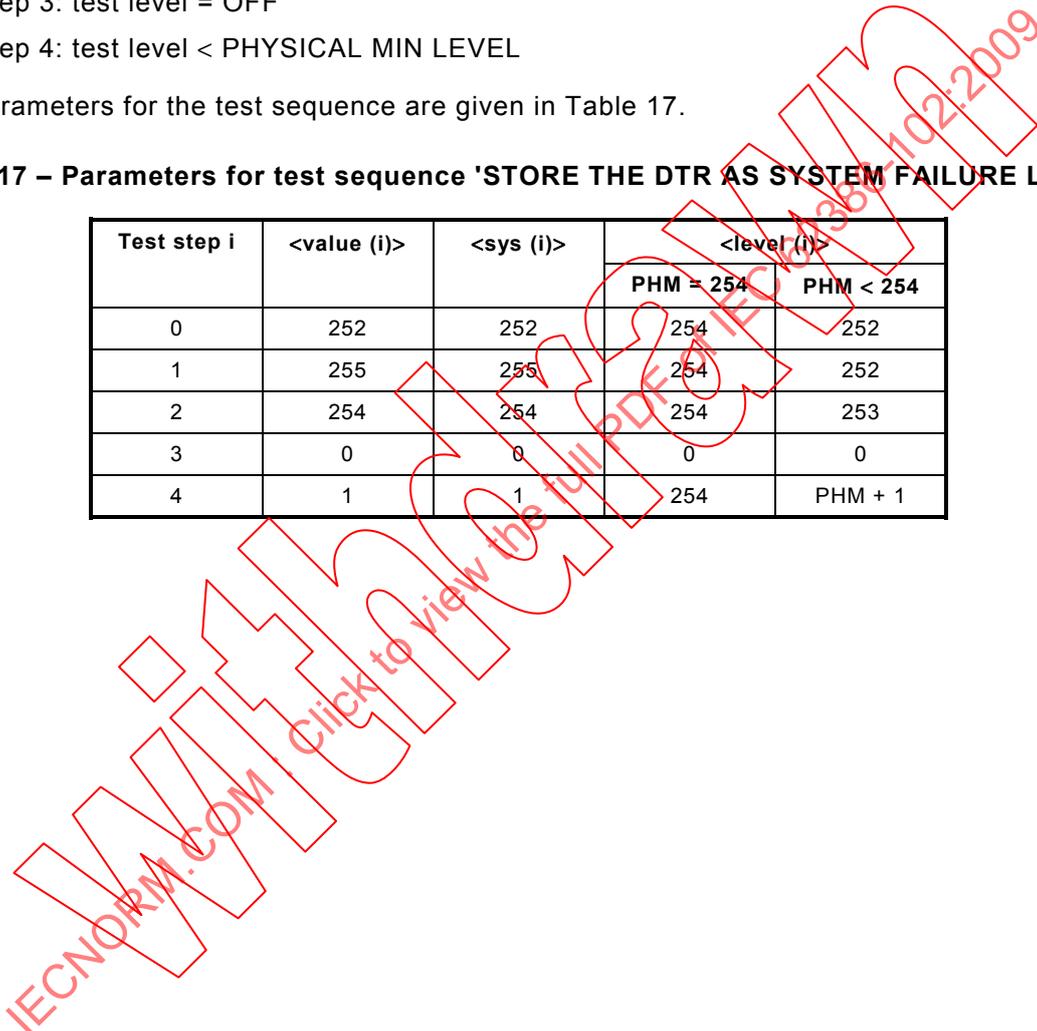
Test step 3: test level = OFF

Test step 4: test level < PHYSICAL MIN LEVEL

The parameters for the test sequence are given in Table 17.

**Table 17 – Parameters for test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'**

Test step i	<value (i)>	<sys (i)>	<level (i)>	
			PHM = 254	PHM < 254
0	252	252	254	252
1	255	255	254	252
2	254	254	254	253
3	0	0	0	0
4	1	1	254	PHM + 1



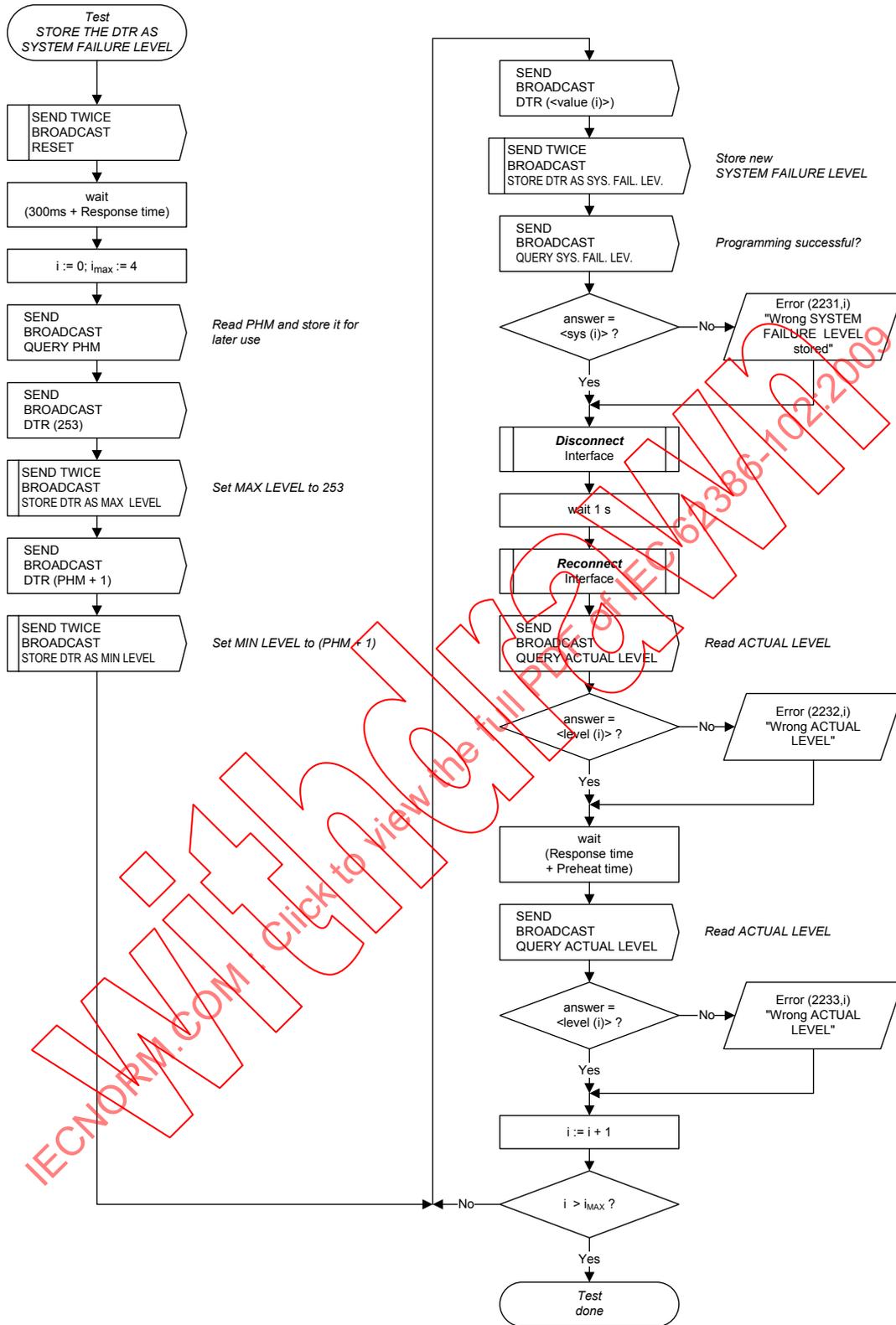


Figure 36 – Test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'

**12.2.2.4 Test sequence 'STORE THE DTR AS POWER ON LEVEL'**

In the test sequence shown in Figure 37 programming the POWER ON LEVEL is tested. The correct operation of the DUT in case of a power on is also checked.

The test shall be done with three test values:

Test step 0: test level = 0

Test step 1: test level =  $0.5 * (\text{PHYSICAL MIN LEVEL} + 254)$

Test step 2: test level = 255 (MASK)

The parameters for the test sequence are given in Table 18.

**Table 18 – Parameters for test sequence 'STORE THE DTR AS POWER ON LEVEL'**

Test step i	<value (i)>	<power (i)>	<level (i)>
0	0	0	0
1	$0.5 * (\text{PHM} + 254)$	$0.5 * (\text{PHM} + 254)$	$0.5 * (\text{PHM} + 254)$
2	255	255	PHM

IECNORM.COM  
Click to view the full PDF of IEC 62386-102:2009

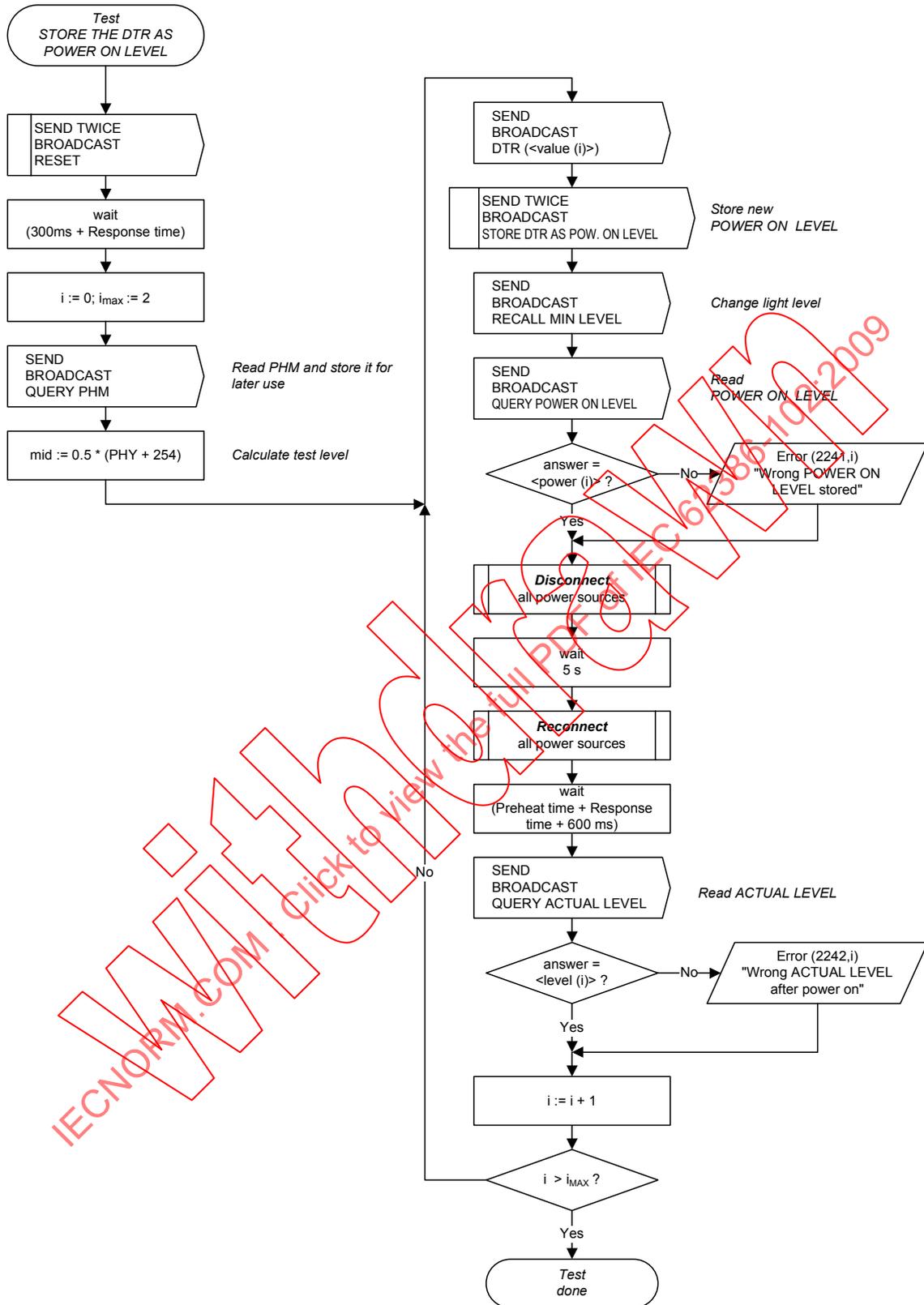


Figure 37 – Test sequence 'STORE THE DTR AS POWER ON LEVEL'

**12.2.2.5 Test sequence 'STORE THE DTR AS FADE TIME'**

In the test sequence shown in Figure 38 programming the FADE TIME is tested.

The test shall be done with four test values:

Test step 0: test value = 15

Test step 1: test value = 0

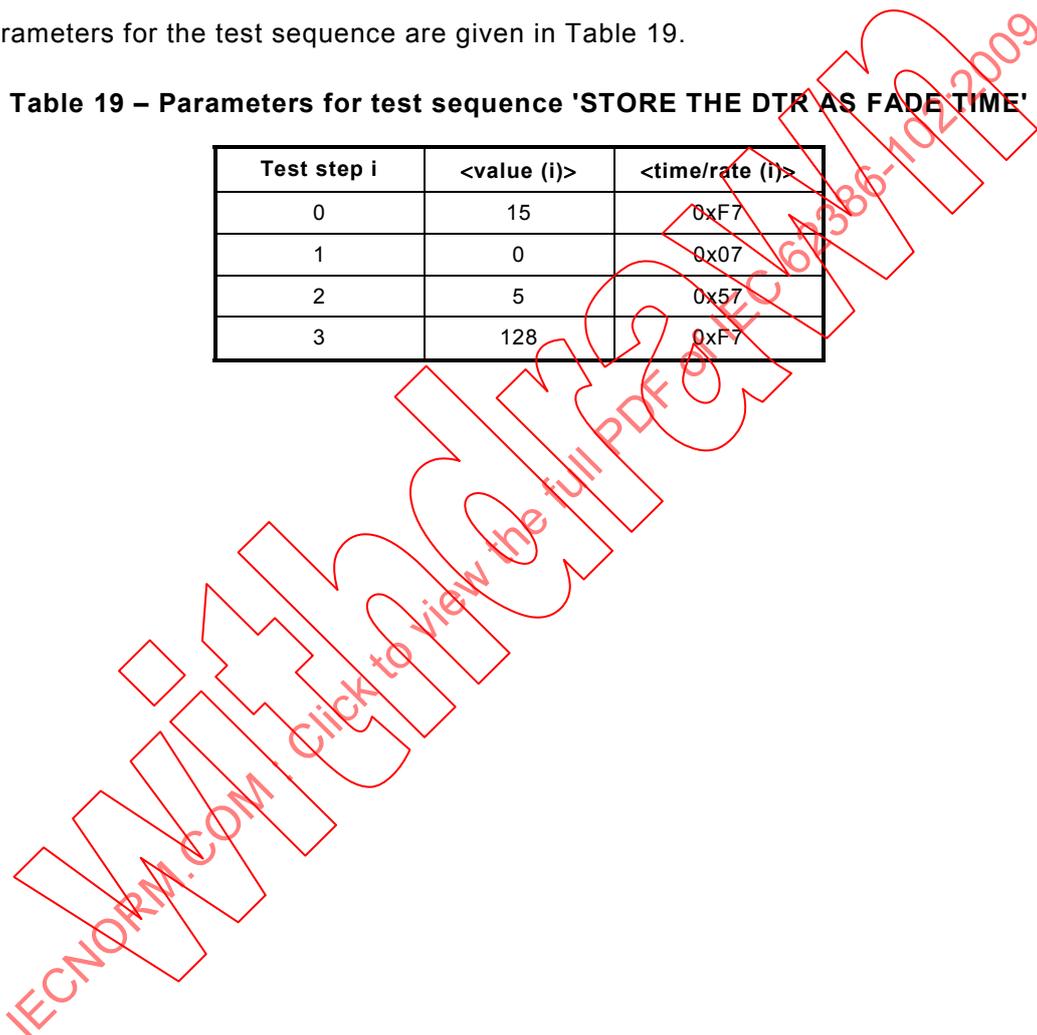
Test step 2: 0 < test value < 15

Test step 3: test value > 15

The parameters for the test sequence are given in Table 19.

**Table 19 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'**

Test step i	<value (i)>	<time/rate (i)>
0	15	0xF7
1	0	0x07
2	5	0x57
3	128	0xF7



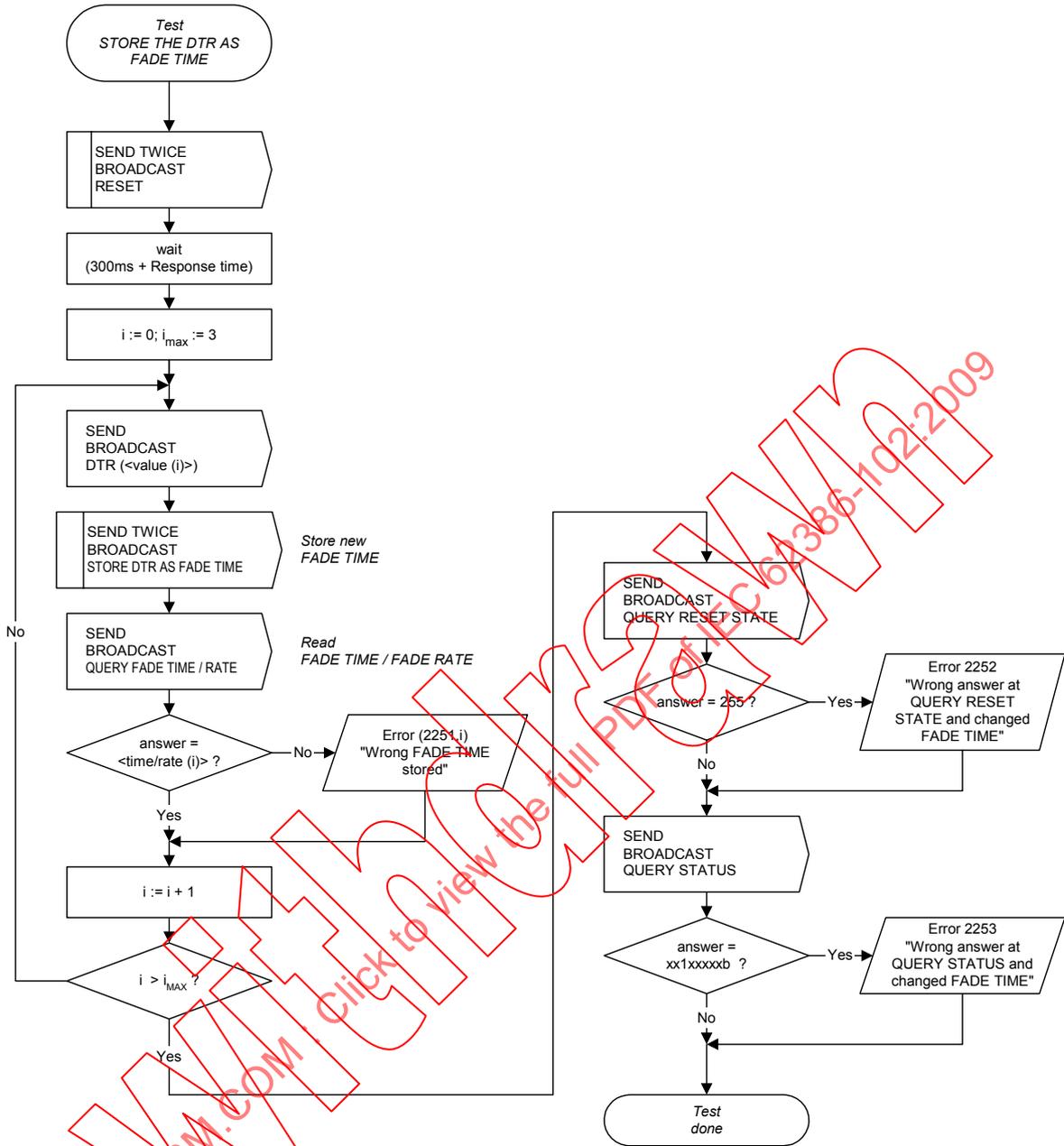


Figure 38 – Test sequence 'STORE THE DTR AS FADE TIME'

**12.2.2.6 Test sequence 'STORE THE DTR AS FADE RATE'**

In the test sequence shown in Figure 39 programming the FADE RATE is tested. The test shall be done with five test values:

Test step 0: test value = 15

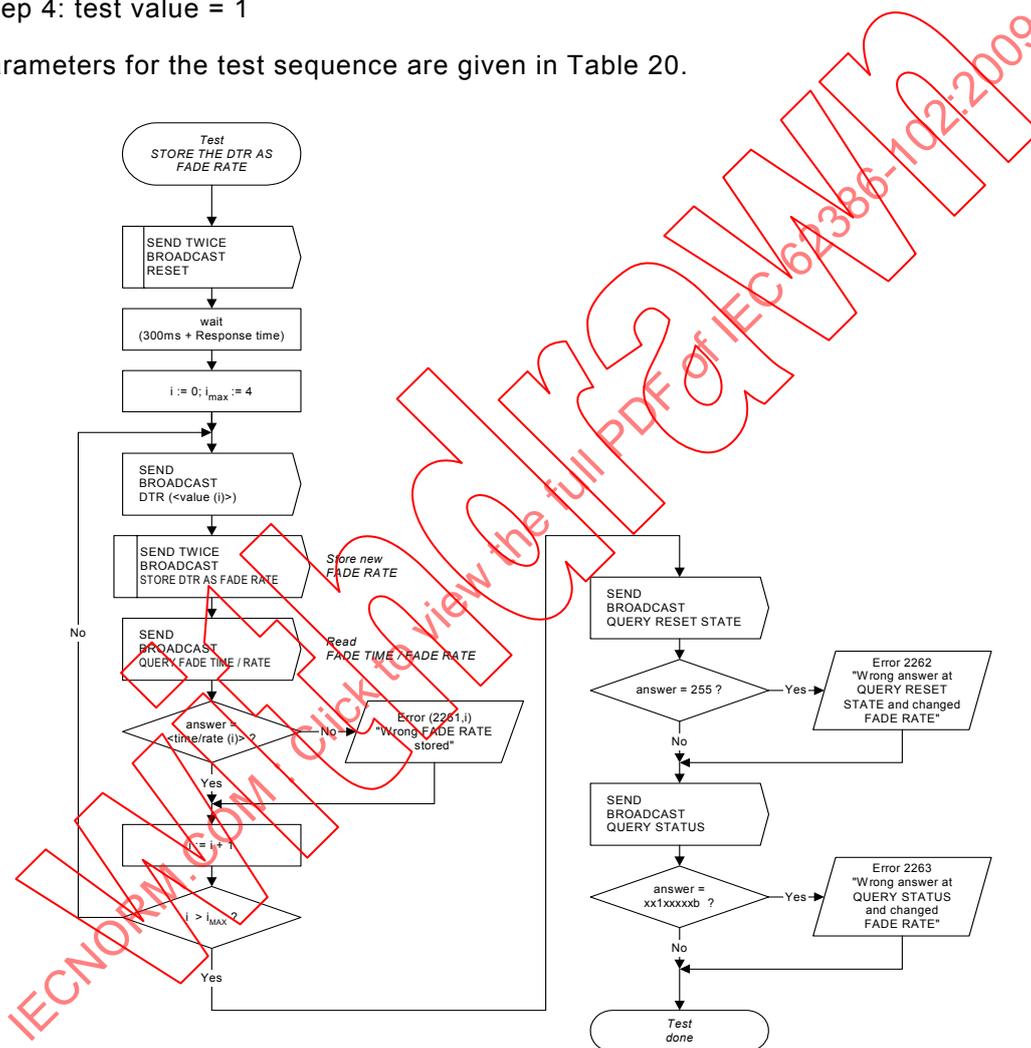
Test step 1: test value = 0

Test step 2: 1 < test value < 15

Test step 3: test value > 15

Test step 4: test value = 1

The parameters for the test sequence are given in Table 20.



**Figure 39 – Test sequence 'STORE THE DTR AS FADE RATE'**

**Table 20 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'**

Test step i	<value (i)>	<time/rate (i)>
0	15	0x0F
1	0	0x01
2	5	0x05
3	128	0x0F
4	1	0x01

12.2.2.7 Test sequence 'STORE THE DTR AS SCENE' / 'GO TO SCENE'

The test sequence shown in Figure 40 shall be used to check the scene storage and scene recall of the DUT. The parameters for the test are shown in Table 21.

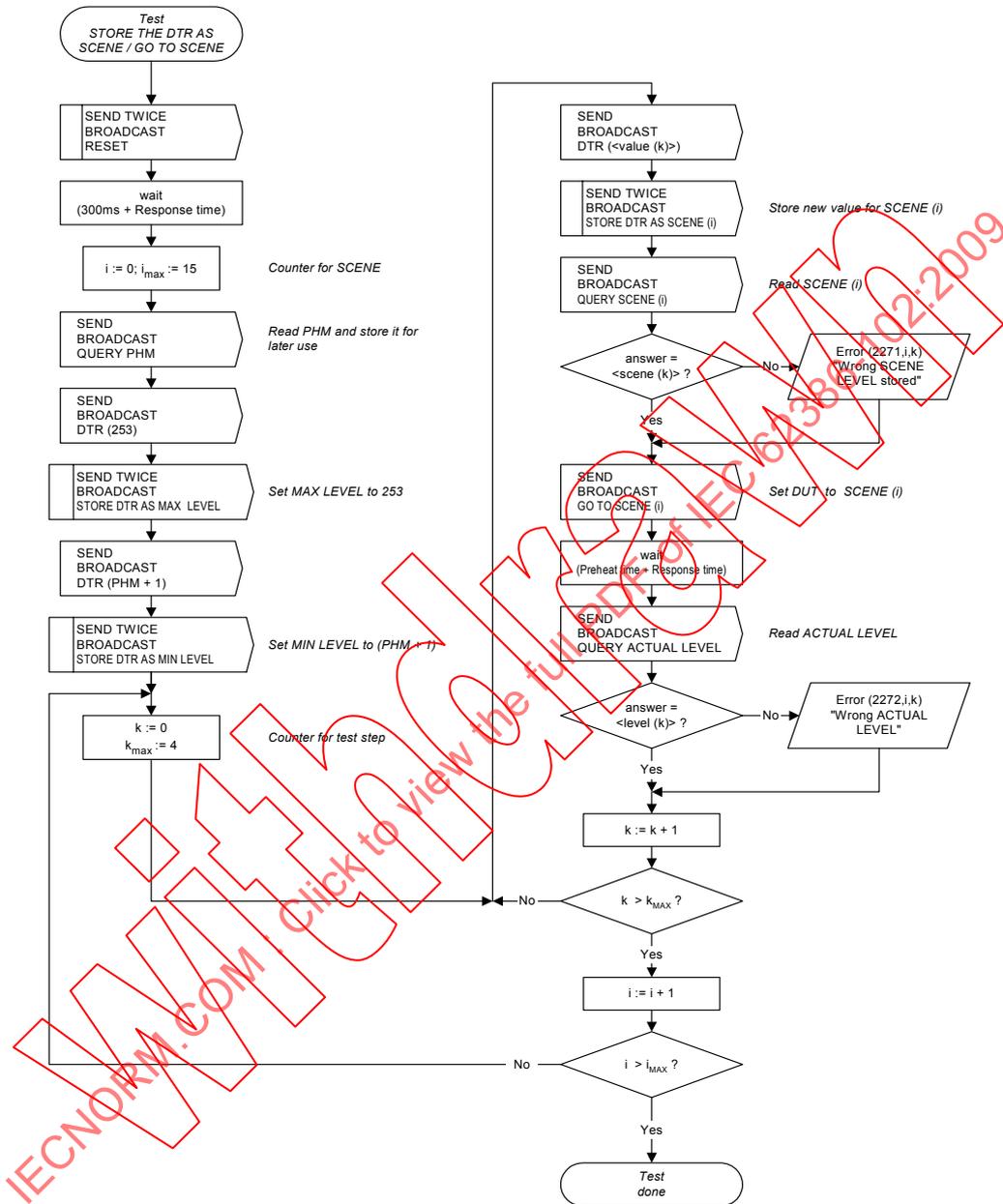


Figure 40 – Test sequence 'STORE THE DTR AS SCENE' / 'GO TO SCENE'

Table 21 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'

Test step k	<value (k)>	<scene (k)>	<level (k)>	
			PHM = 254	PHM < 254
0	1	1	254	PHM + 1
1	0	0	0	0
2	255	255	0	0
3	252	252	254	252
4	254	254	254	253

12.2.3 Test sequences 'System parameter settings'

12.2.3.1 Test sequence 'REMOVE FROM SCENE'

The test sequence shown in Figure 41 shall be used to check the commands 80 to 95 REMOVE FROM SCENE. The value 127 is stored to every scene register of the DUT. Then REMOVE FROM SCENE is sent. The correct answers to QUERY RESET STATE and QUERY STATUS are also tested.

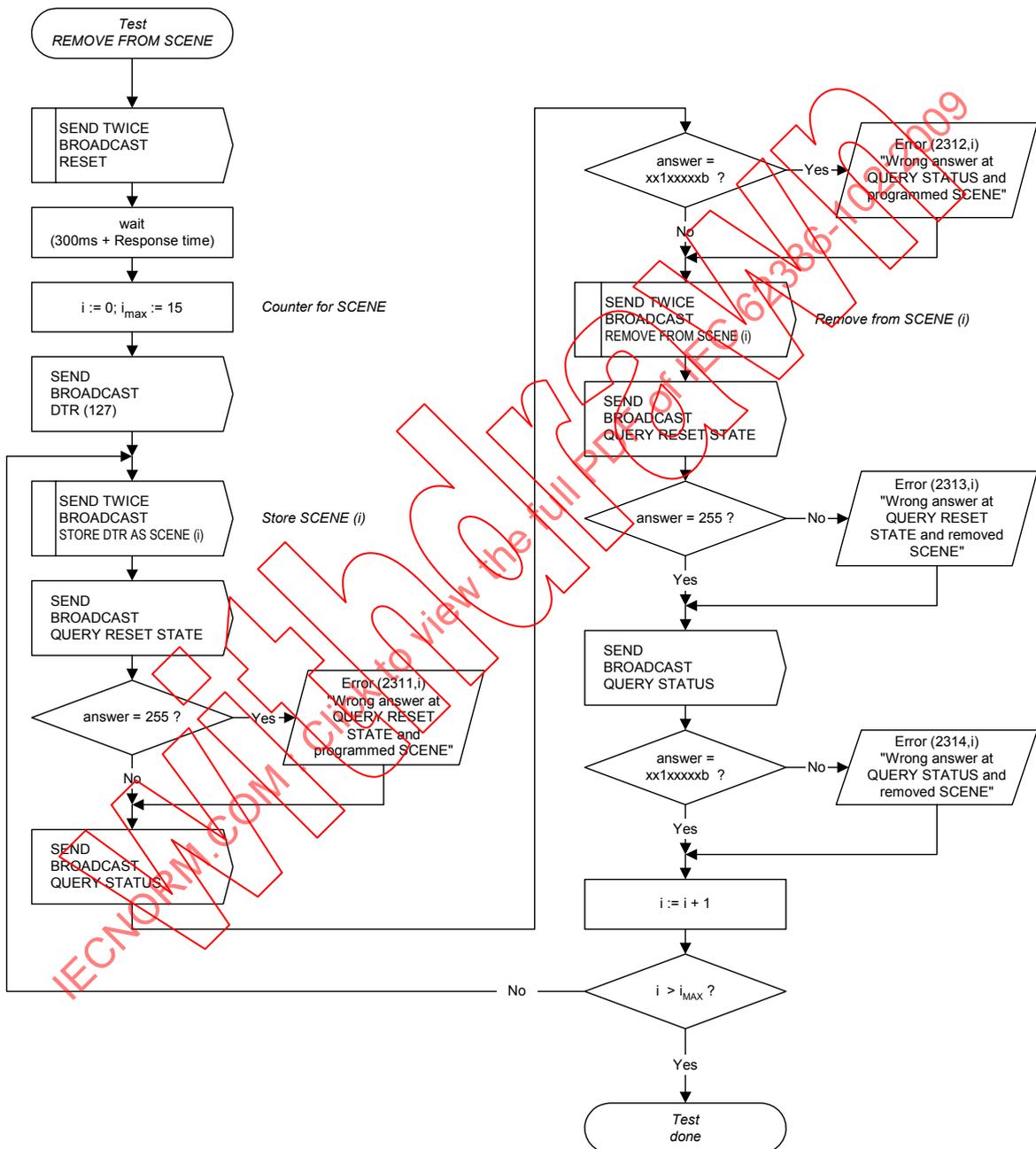


Figure 41 – Test sequence 'REMOVE FROM SCENE'

12.2.3.2 Test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP'

The test shall be done for every group. The control gear is added to the group. Then the correct function of QUERY RESET STATE and QUERY STATUS is tested. After that the control gear is removed from the group using the group address. The test sequence is shown in Figure 42 and the parameters are given in Table 22.

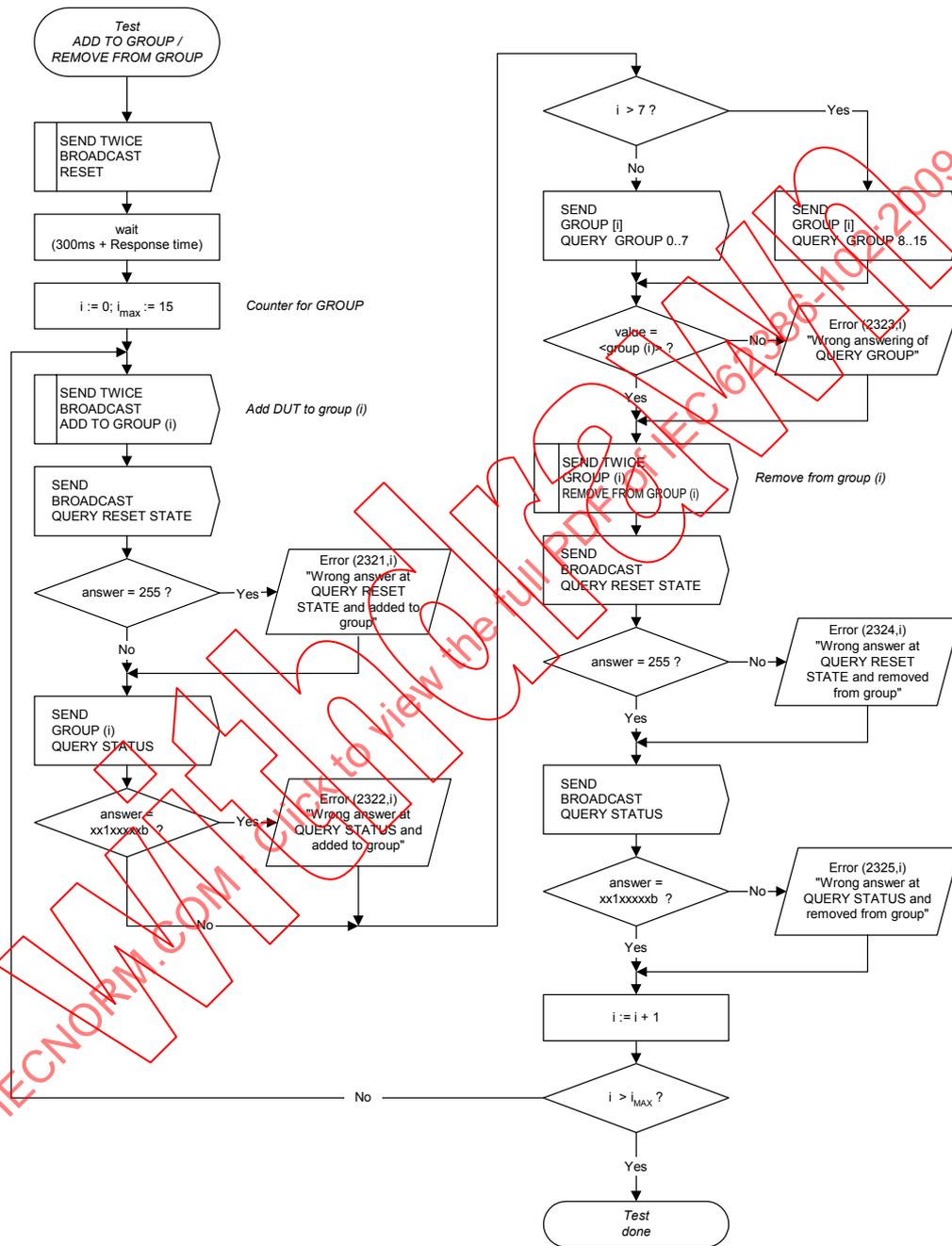


Figure 42 – Test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP'

Table 22 – Parameters for test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP'

Test step i	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
<group (i)>	1	2	4	8	16	32	64	128	1	2	4	8	16	32	64	128

**12.2.3.3 Test sequence 'STORE THE DTR AS SHORT ADDRESS'**

In the test sequence shown in Figure 43 different short addresses are programmed using the short address programmed in the step before. QUERY MISSING SHORT ADDRESS and the short address bit of the QUERY STATUS answer is also tested. The two commands STORE THE DTR AS SHORT ADDRESS and the command in-between are to be within 100 ms.

The parameters for the test are given in Table 23.

**Table 23 – Parameters for test sequence 'STORE THE DTR AS SHORT ADDRESS'**

Test step i	<value (i)>	<address 1 (i)>	<address 2 (i)>	<test 1 (i)>	<test 2 (i)>
0	3	broadcast	short address 1	No	x0xxxxxb
1	127	short address 1	short address 63	No	x0xxxxxb
2	31	short address 63	short address 15	No	x0xxxxxb
3	129	short address 15	short address 15	No	x0xxxxxb
4	30	short address 15	short address 15	No	x0xxxxxb
5	1	short address 15	short address 0	No	x0xxxxxb
6	255	short address 0	broadcast	Yes	x1xxxxxb

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

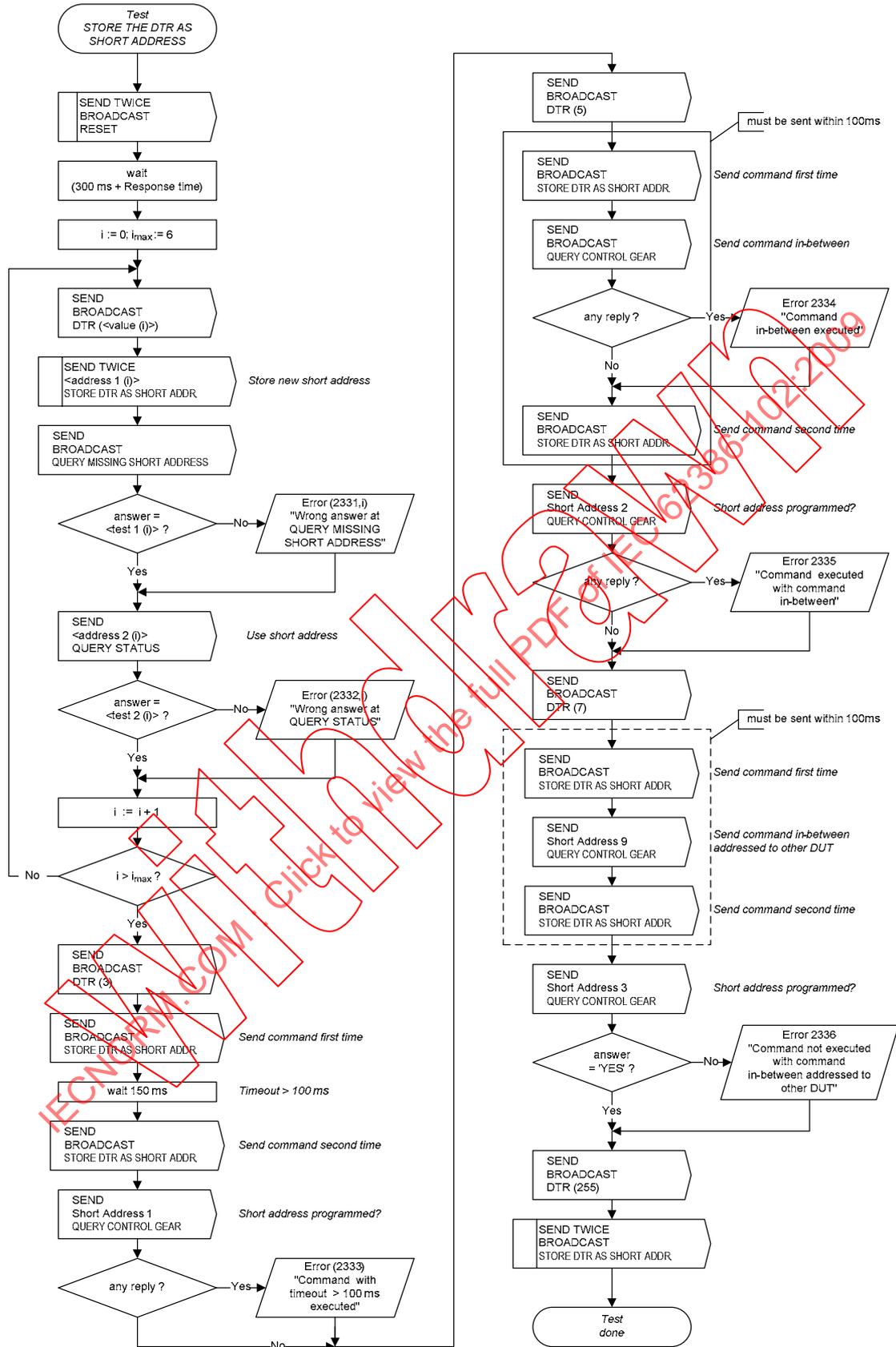


Figure 43 – Test sequence 'STORE THE DTR AS SHORT ADDRESS'

### 12.2.4 Test sequences 'Memory Access'

#### 12.2.4.1 Test sequence 'Memory Bank 0'

The test sequence shown in Figure 44 shall be used to test the access to memory locations of memory bank 0.

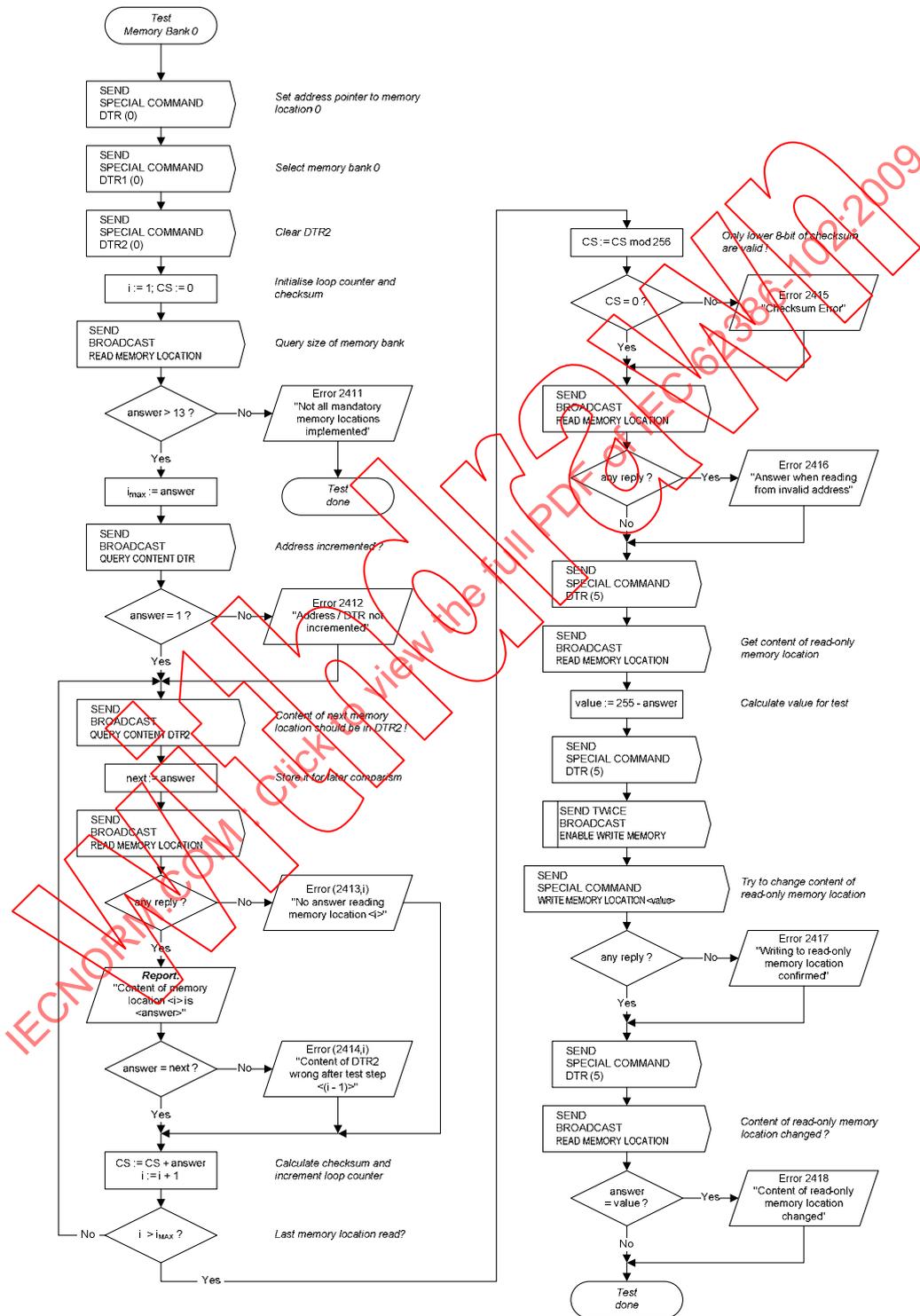


Figure 44 – Test sequence 'Memory Bank 0'

### 12.2.4.2 Test sequence 'Memory Bank 1'

The test sequence shown in Figure 45 shall be used to test the access to memory locations of memory bank 1.

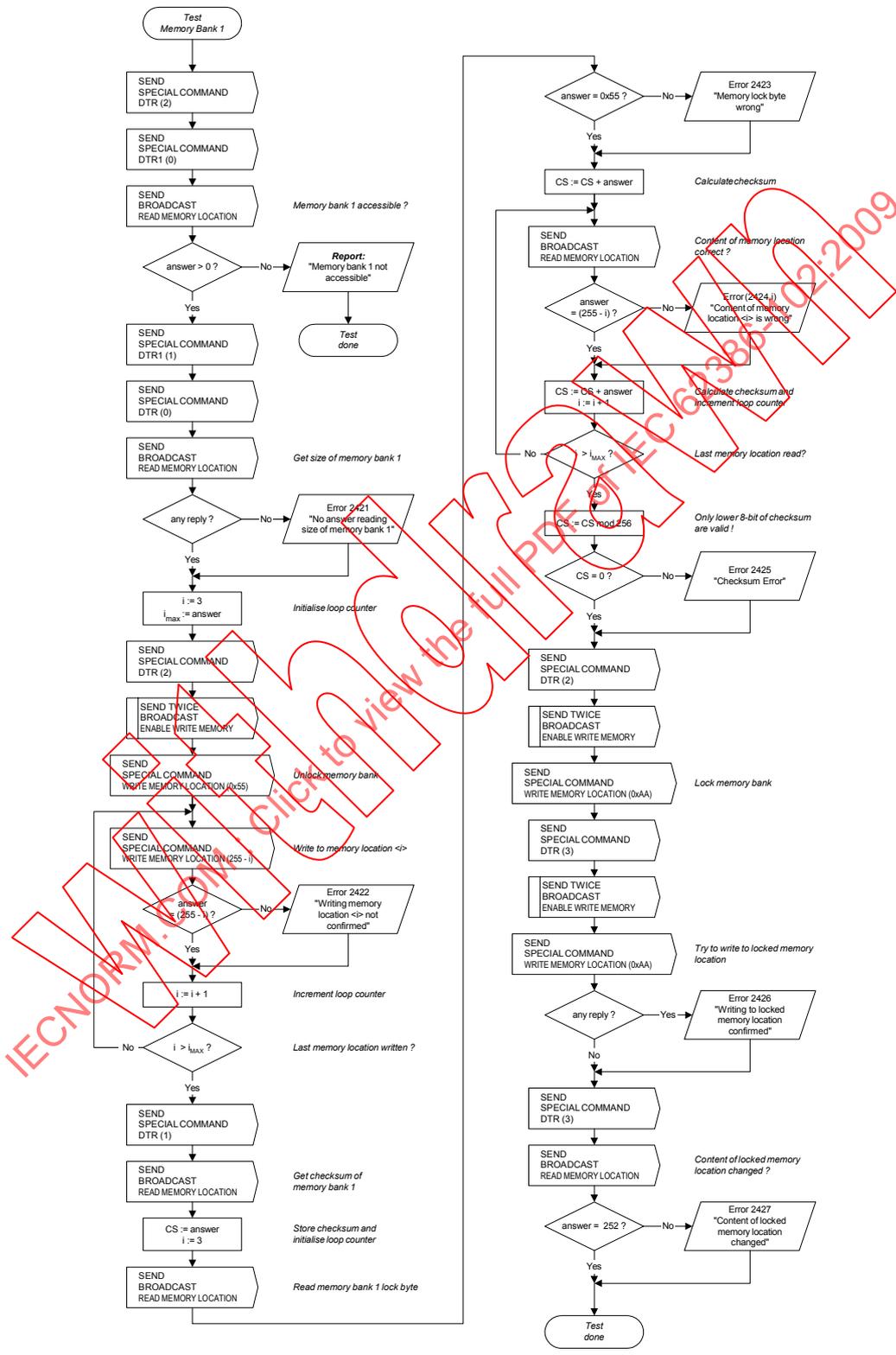


Figure 45 – Test sequence 'Memory Bank 1'

### 12.2.4.3 Test sequence 'Other Memory Banks'

The test sequence shown in Figure 46 shall be used to test the access to memory locations of other memory banks than bank 0 or bank 1.

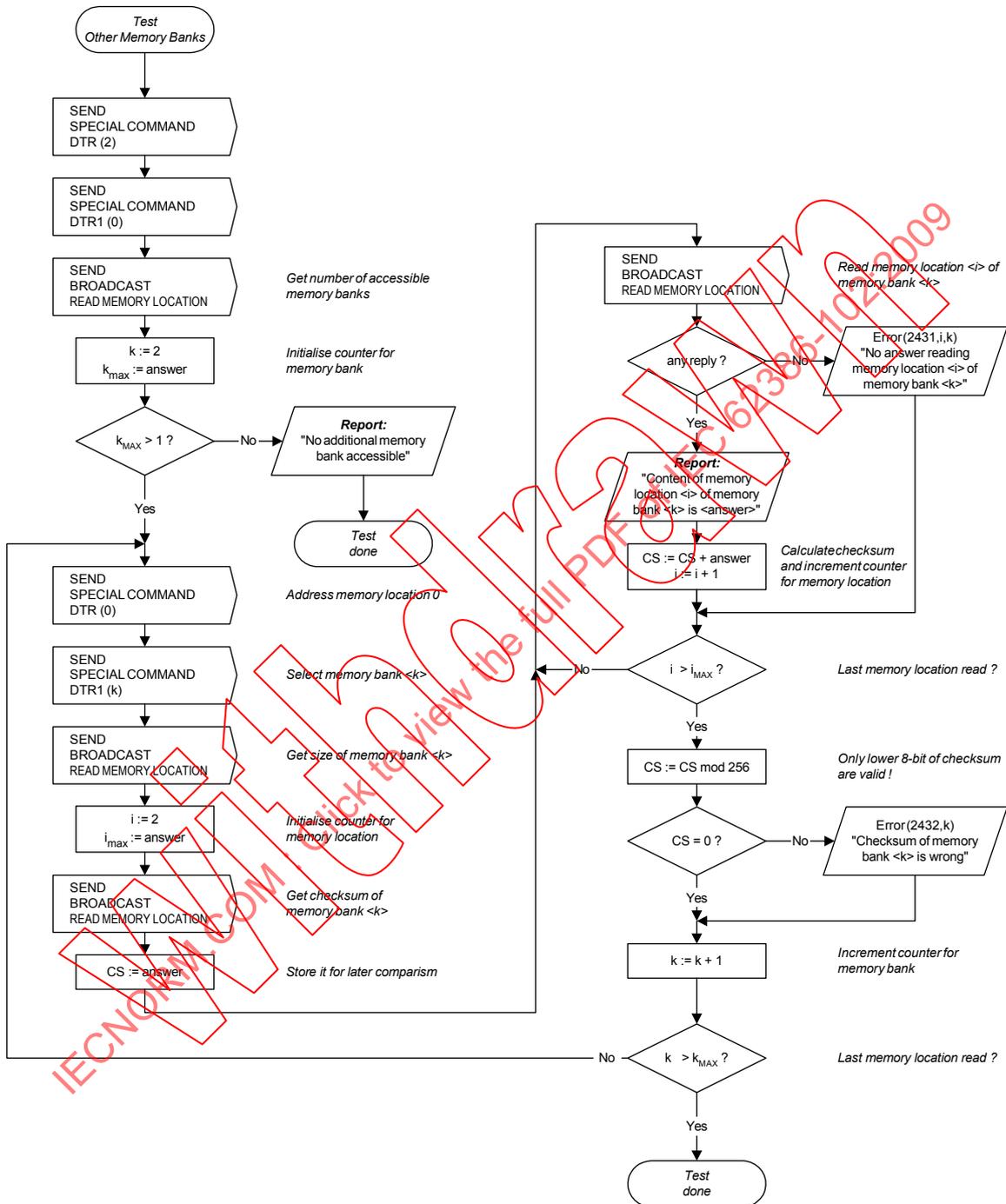


Figure 46 – Test sequence 'Other Memory Banks'

12.2.4.4 Test sequence 'ENABLE WRITE MEMORY'

The sequence shown in Figure 47 shall be used to test the correct functionality of command 129 'ENABLE WRITE MEMORY' with the command sent once, sent with command in-between and sent with time-out. The parameters for the test are given in Table 24.

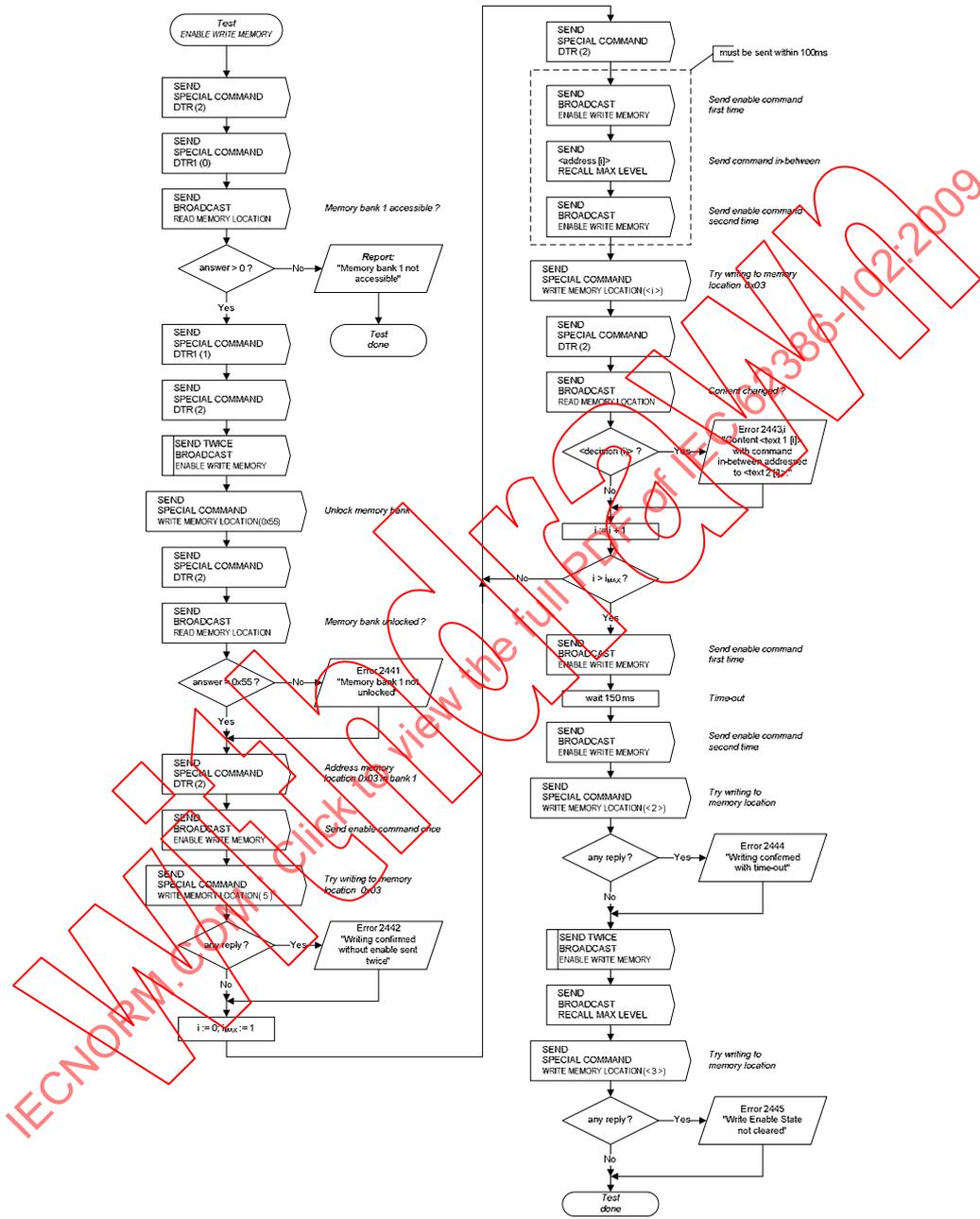


Figure 47 – Test sequence 'ENABLE WRITE MEMORY'

Table 24 – Parameters for test sequence 'ENABLE WRITE MEMORY'

Test step i	<address (i)>	<decision (i)>	<text 1 (i)>	<text 2 (i)>
0	broadcast	answer = 0	changed	same control gear
1	group address 0	answer ≠ 1	not changed	other control gear

12.3 Test sequences 'Arc power control commands'

12.3.1 Test sequences 'Timing'

12.3.1.1 Test sequence 'FADE TIME'

The test sequence shown in Figure 48 shall be used to check the correct processing of the FADE TIME. DIRECT ARC POWER CONTROL is used to dim to MIN LEVEL, to MAX LEVEL, to a level in the middle of the dimming range and back to MAX LEVEL again. At every fade task the time is measured. Bit 4 in the answer of QUERY STATUS is also checked. The parameters for the test sequence are shown in Table 25.

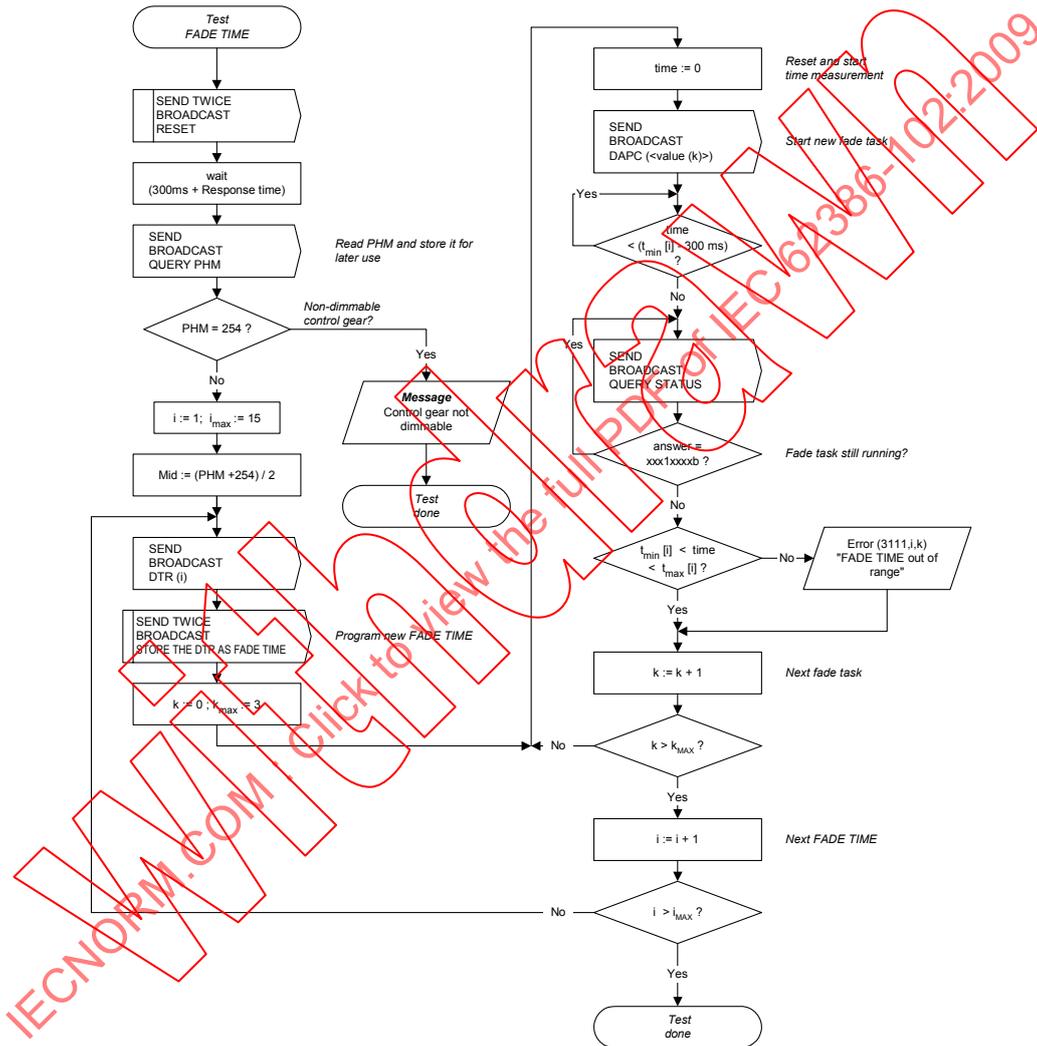


Figure 48 – Test sequence 'FADE TIME'

Table 25 – Parameters for test sequence 'FADE TIME'

i	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
t <sub>MIN</sub> (i) [s]	0,64	0,90	1,27	1,80	2,55	3,60	5,09	7,20	10,18	14,40	20,36	28,80	40,73	57,60	81,46
t <sub>MAX</sub> (i) [s]	0,78	1,10	1,56	2,20	3,11	4,40	6,22	8,80	12,45	17,60	24,89	35,20	49,78	70,40	99,56

Test step k	0	1	2	3
<value (k)>	1	254	Mid	254

12.3.1.2 Test sequence 'FADE RATE'

The test sequence shown in Figure 49 shall be used to check the correct processing of the FADE RATE. The command DOWN is repeated a certain number of times  $n(i)$ . The number of steps the DUT has faded is queried. The test is repeated with command UP. The parameters for the test sequence are shown in Table 26.

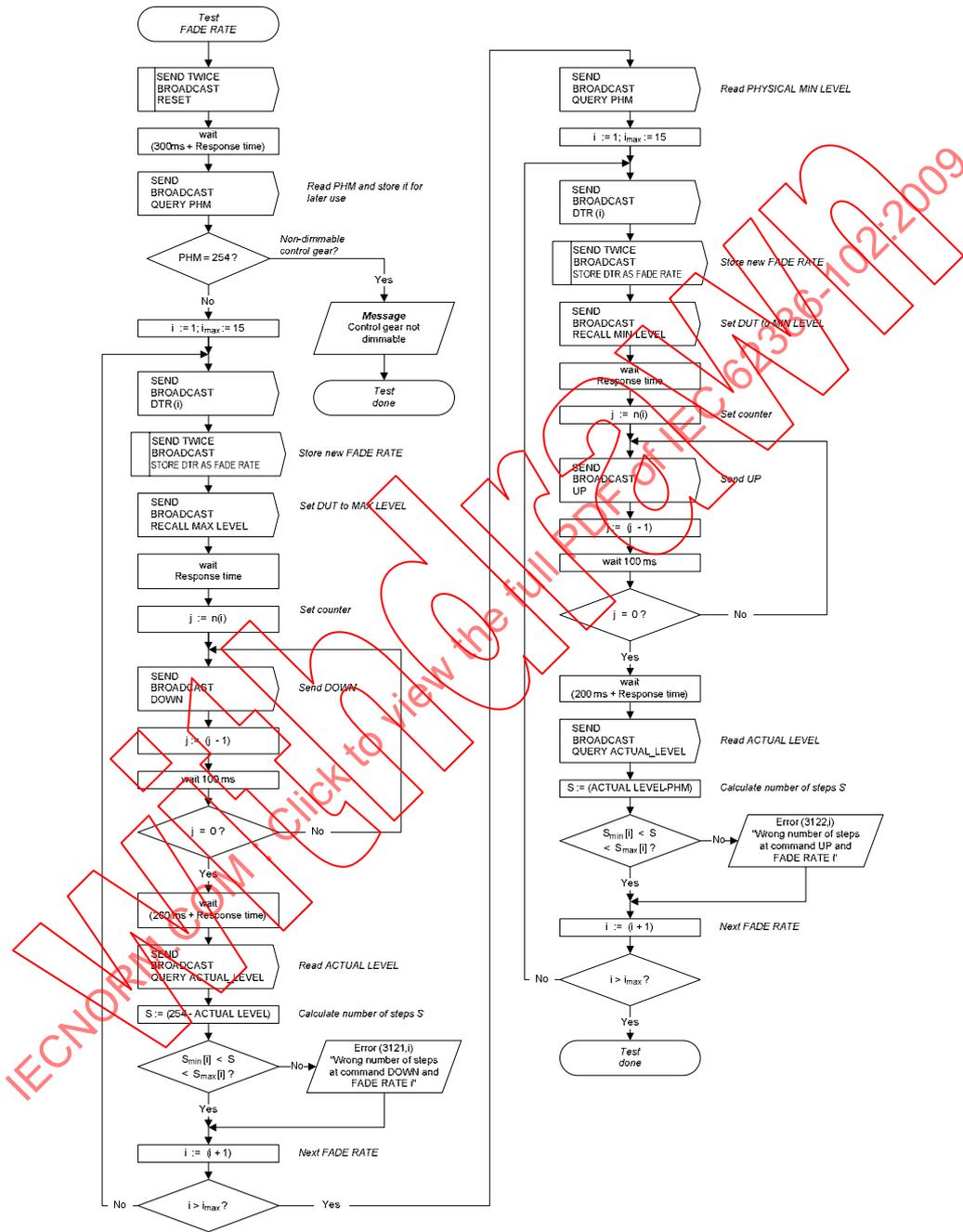


Figure 49 – Test sequence 'FADE RATE'

Table 26 – Parameters for test sequence 'FADE RATE'

<b>i</b>	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
<b>n(i)</b>	1	2	3	5	7	11	15	22	31	45	63	90	127	181	255
<b>S<sub>MIN</sub> (i)</b>	64	68	64	68	64	67	63	64	62	63	61	60	58	55	51
<b>S<sub>MAX</sub> (i)</b>	78	83	78	83	79	84	79	81	80	82	81	83	85	88	91

### 12.3.2 Test sequences 'Dimming curve'

#### 12.3.2.1 Test sequence 'Logarithmic dimming curve'

The test sequence shown in Figure 50 shall be used to check the light output at definite arc power levels. The measurement is done with a photometer. The measured value has to be within the given tolerances stated in Table 27.

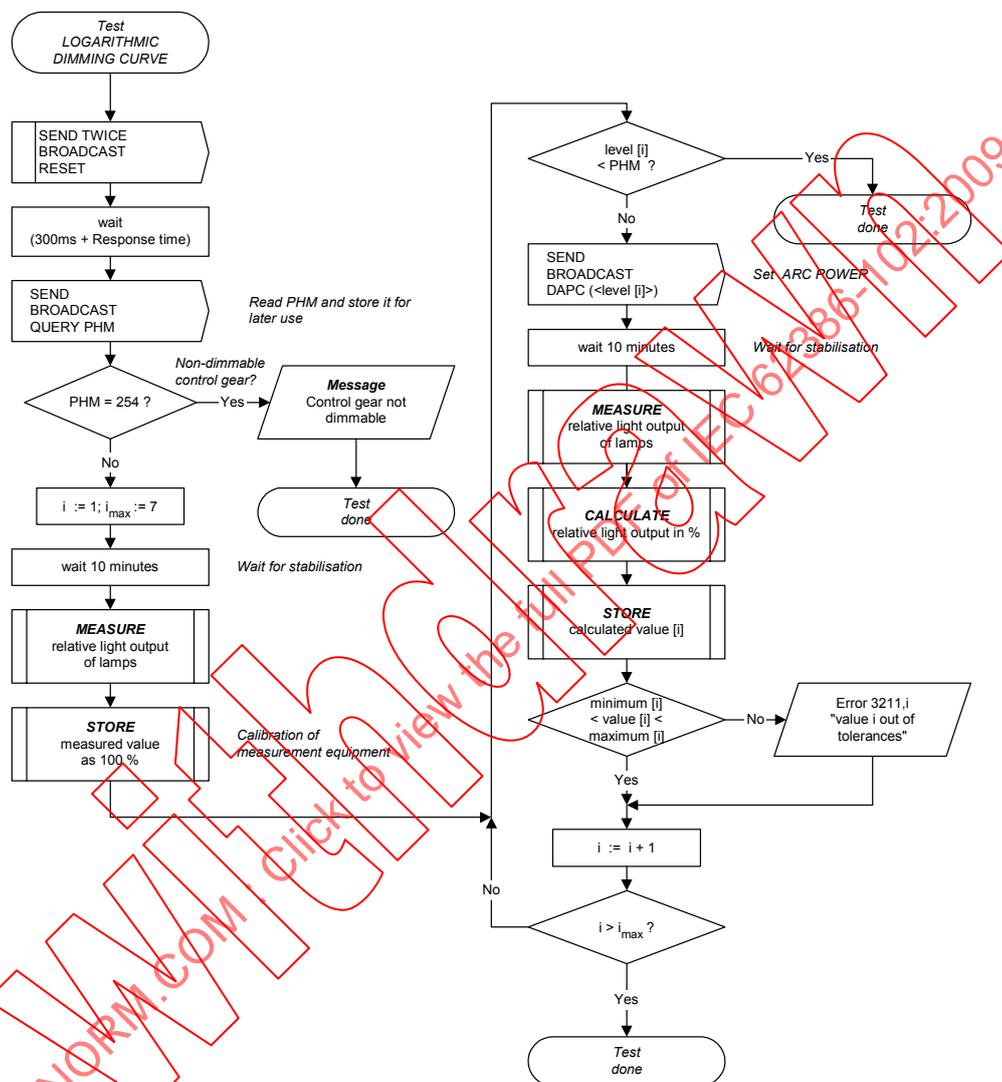


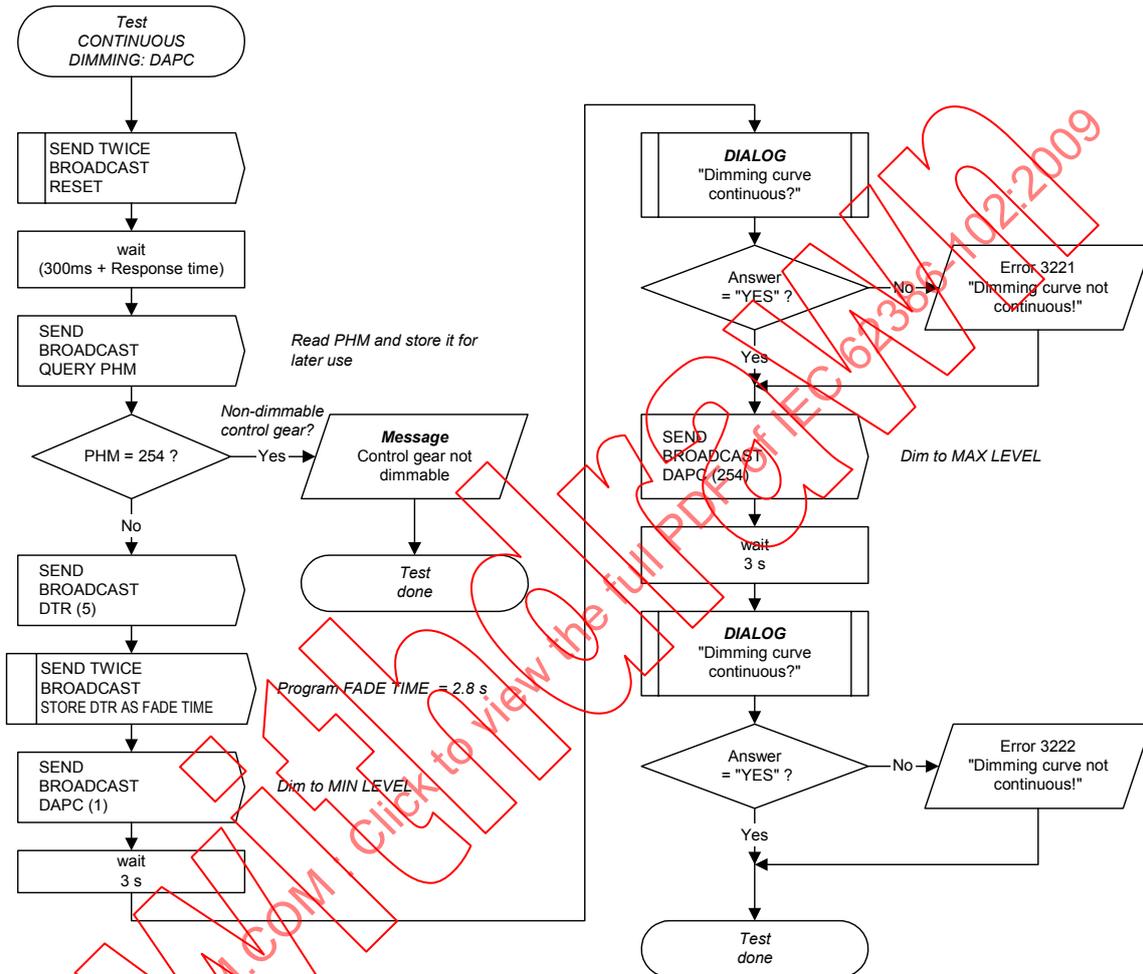
Figure 50 – Test sequence 'Logarithmic dimming curve'

Table 27 – Parameters for test sequence 'Logarithmic dimming curve'

test step i	level [i]	minimum [i]	nominal [i]	maximum [i]
1	229	40 %	50 %	71 %
2	195	15 %	20 %	30 %
3	170	7,0 %	10 %	15 %
4	126	2,0 %	3,0 %	4,5 %
5	85	0,5 %	1,0 %	2,0 %
6	60	0,25 %	0,5 %	1,0 %
7	1	> 0 %	0,1 %	0,2 %

**12.3.2.2 Test sequence 'Dimming curve: DIRECT ARC POWER CONTROL'**

The test sequence shown in Figure 51 shall be used to check the dimming curve at fade tasks with DIRECT ARC POWER CONTROL commands. The DUT is programmed with a FADE TIME of 2,8 s. The DUT is caused to dim to the MIN LEVEL and afterwards to the MAX LEVEL by sending DIRECT ARC POWER CONTROL commands. The dimming curve has to be continuous. The measurement is done with a photometer connected to a digital storage oscilloscope.



**Figure 51 – Test sequence 'Dimming curve: DIRECT ARC POWER CONTROL'**

### 12.3.2.3 Test sequence 'Dimming curve: UP / DOWN'

The test sequence shown in Figure 52 shall be used to check the dimming curve at fade tasks with UP and DOWN commands. The dimming curve has to be continuous. The measurement is done with a photometer connected to a digital storage oscilloscope.

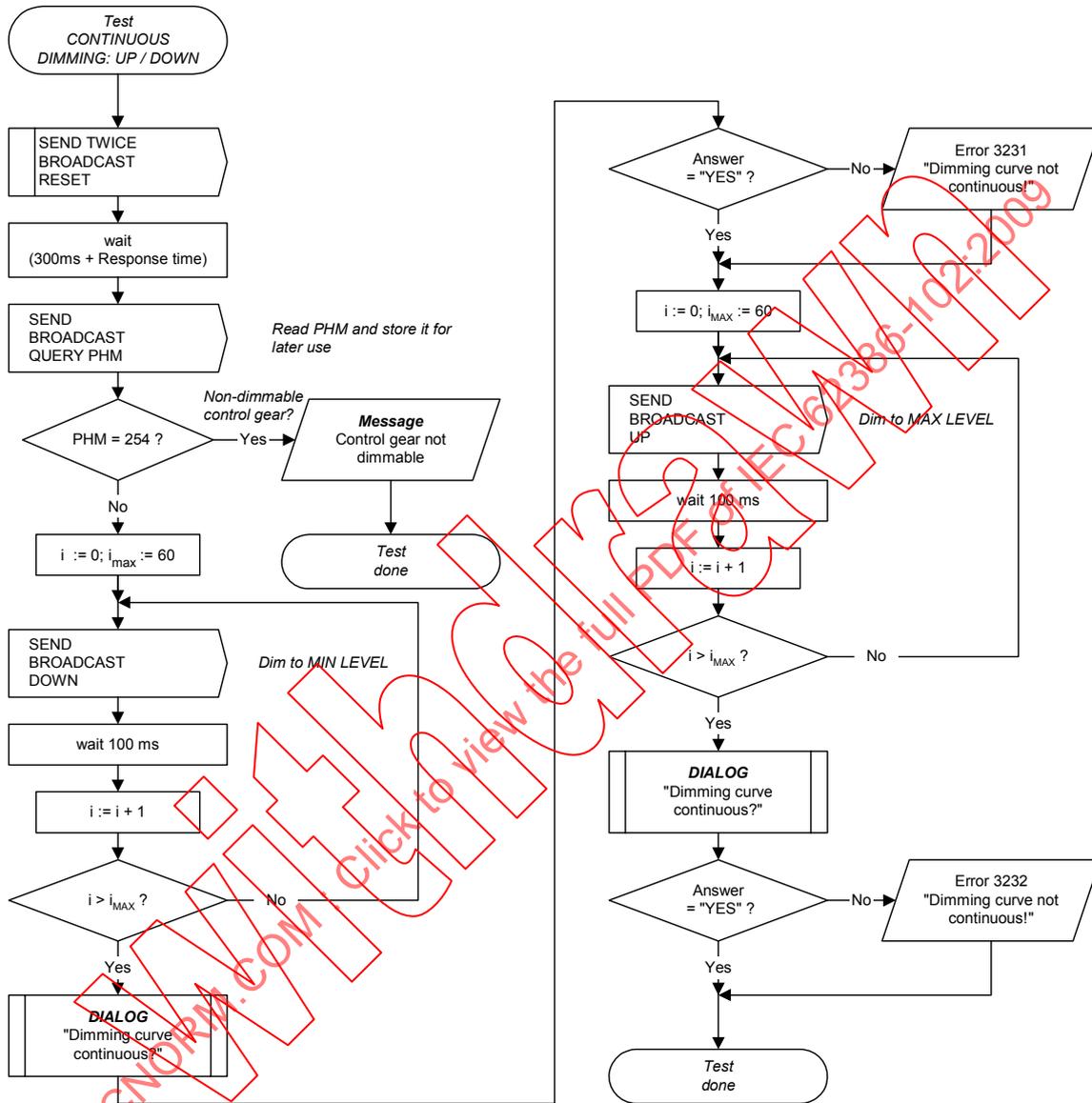


Figure 52 – Test sequence 'Dimming curve: UP / DOWN'

12.3.2.4 Test sequence 'Dimming curve: STEP UP / STEP DOWN'

The test sequence shown in Figure 53 shall be used to check the dimming curve at fade tasks with STEP UP and STEP DOWN commands. The dimming curve has to be continuous. The measurement is done with a photometer connected to a digital storage oscilloscope.

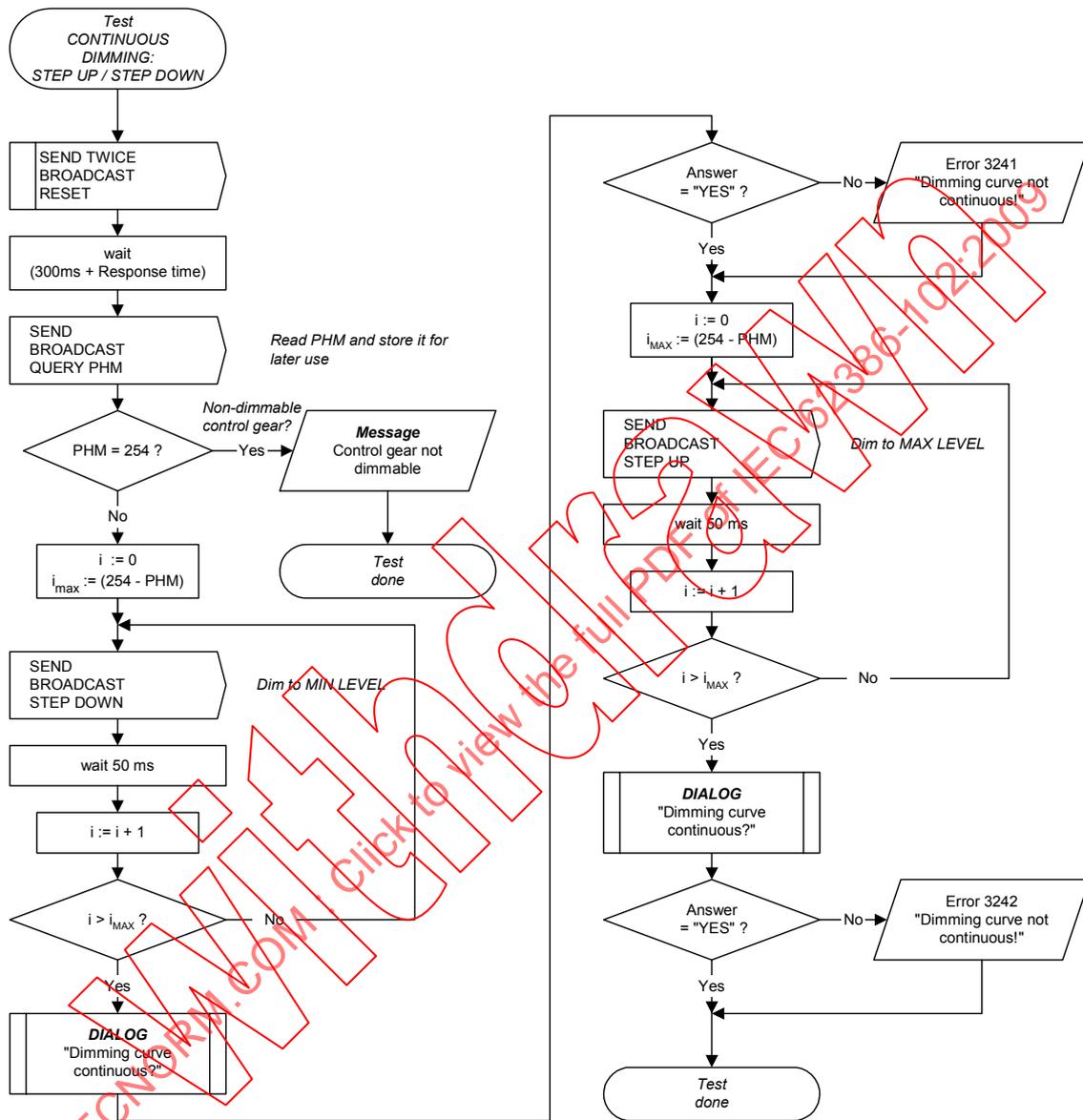


Figure 53 – Test sequence 'Dimming curve: STEP UP / STEP DOWN'

12.3.2.5 Test sequence 'Dimming curve: DAPC SEQUENCE'

The test sequence shown in Figure 54 shall be used to check the dimming curve at fade tasks with a sequence of direct arc power control commands. At the beginning of the sequence command "ENABLE DAPC SEQUENCE" is sent. The dimming curve has to be continuous. The measurement is done with a photometer connected to a digital storage oscilloscope. The parameters for the test sequence are given in Table 28.

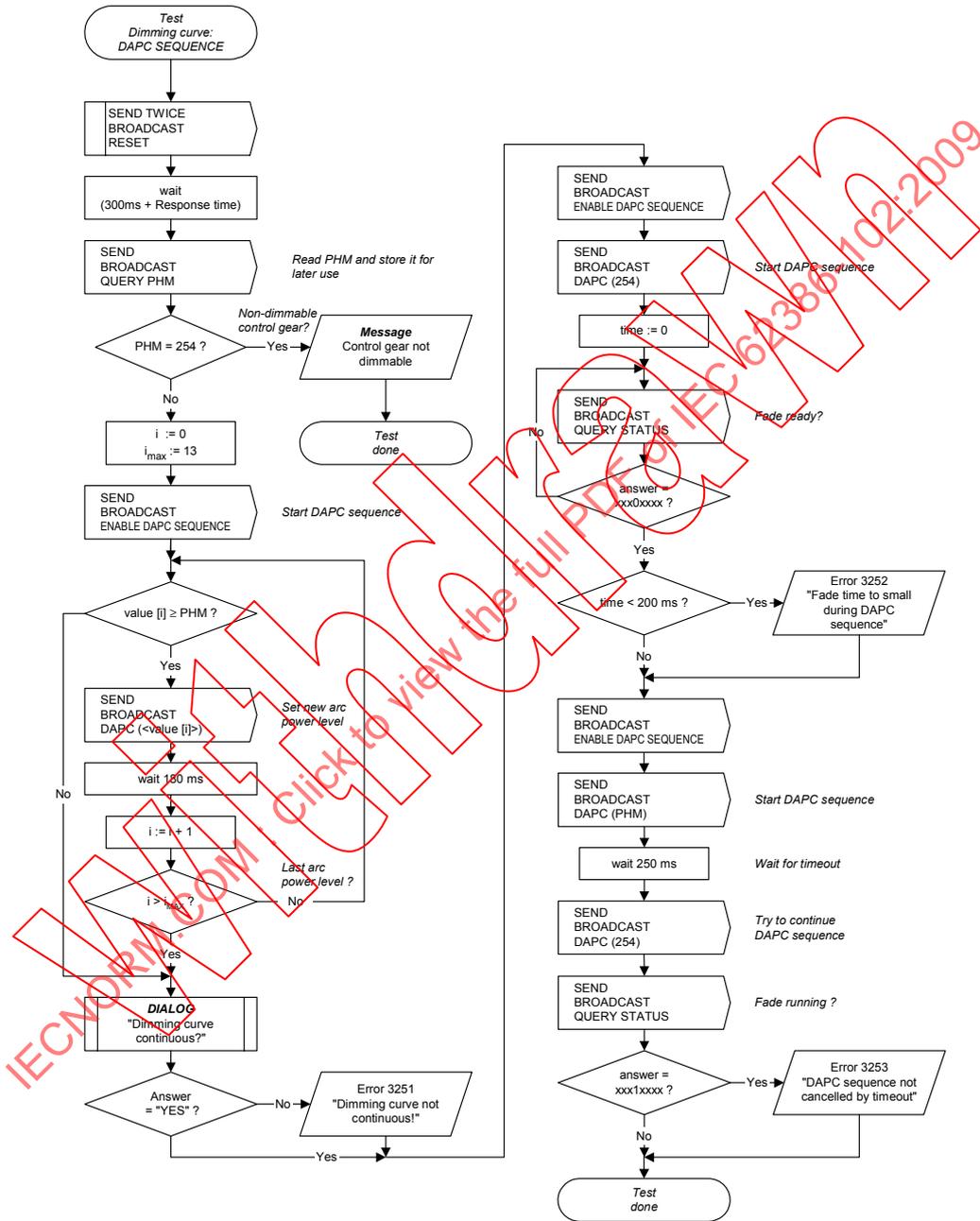


Figure 54 – Test sequence 'Dimming curve: DAPC SEQUENCE'

Table 28 – Parameters for test sequence 'Dimming curve: DAPC SEQUENCE'

<i>	0	1	2	3	4	5	6	7	8	9	10	11	12	13
<value [i]>	254	250	246	241	235	229	221	210	195	170	145	85	60	1

12.3.3 Test sequences 'Arc power commands'

12.3.3.1 Test sequence 'OFF'

The test sequence shown in Figure 55 shall be used to check the OFF command. The STATUS and the answer to command QUERY ACTUAL LEVEL are tested.

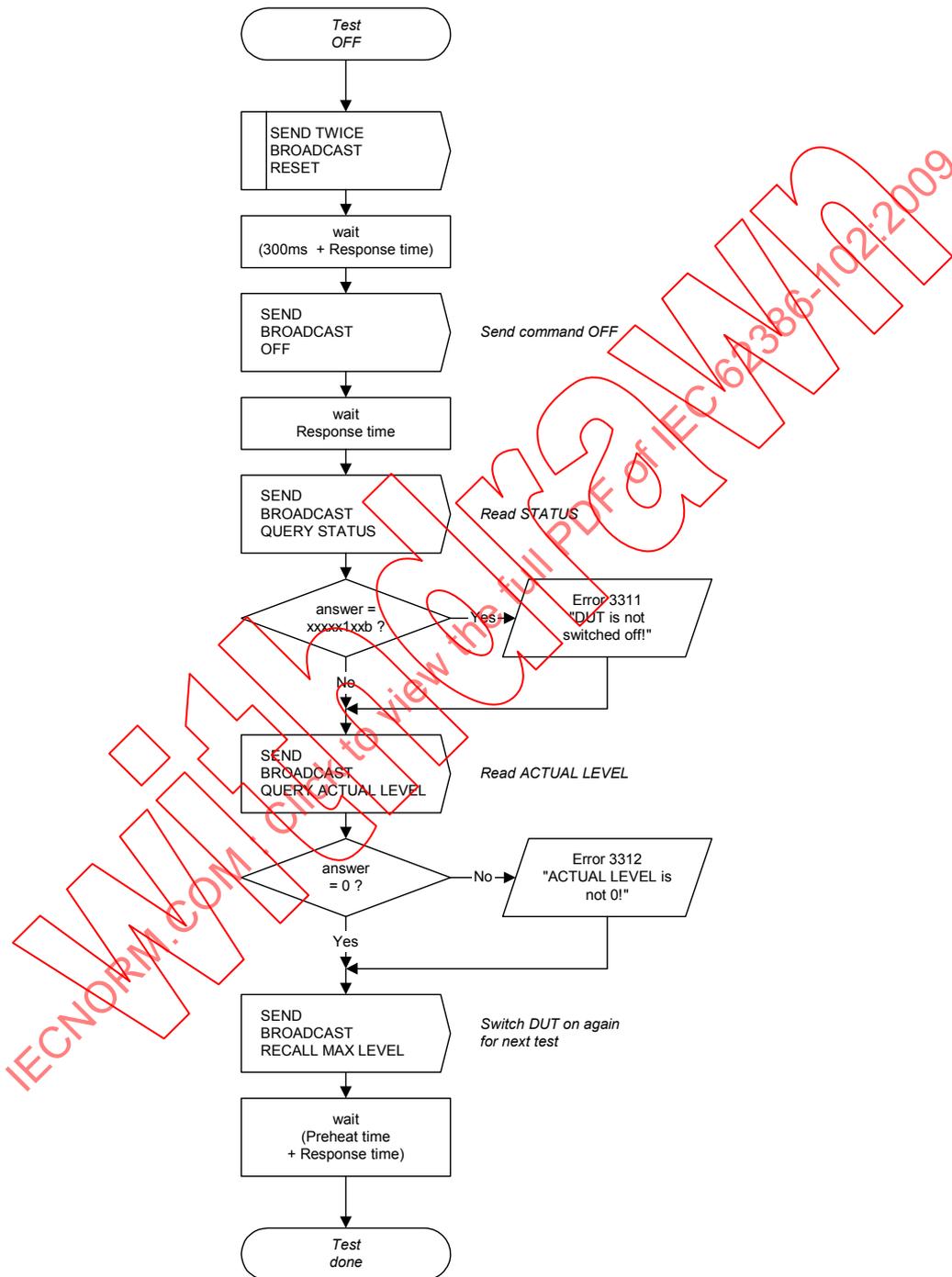
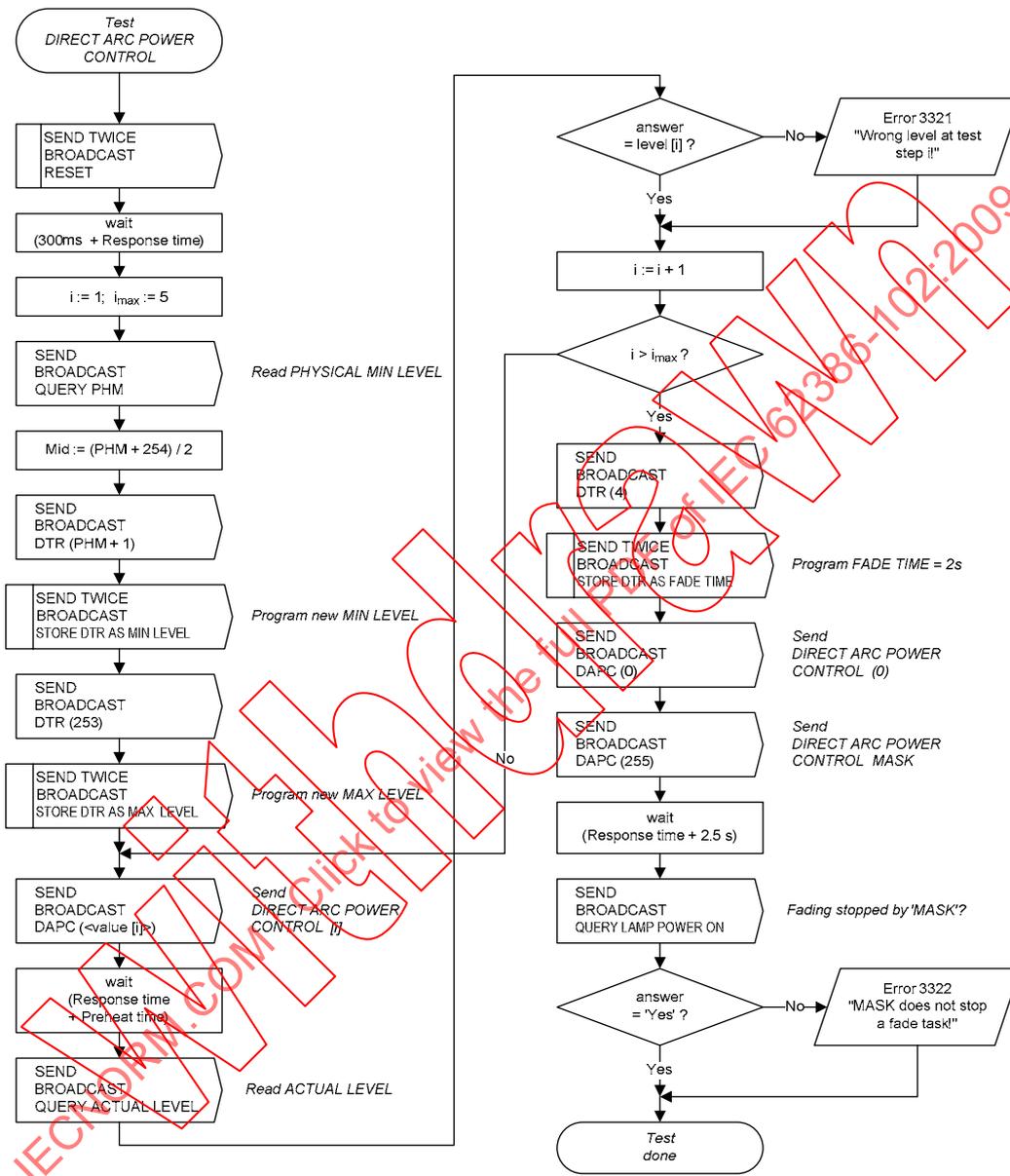


Figure 55 – Test sequence 'OFF'

**12.3.3.2 Test sequence 'DIRECT ARC POWER CONTROL'**

The test sequence shown in Figure 56 shall be used to check the DIRECT ARC POWER CONTROL command. The correct function of the command is tested with command QUERY ACTUAL LEVEL. The parameters for the test sequence are given in Table 29.



**Figure 56 – Test sequence 'DIRECT ARC POWER CONTROL'**

**Table 29 – Parameters for test sequence 'DIRECT ARC POWER CONTROL'**

test step i	value [i]	level [i]	
		PHM = 254	PHM < 254
1	0	0	0
2	1	254	PHM + 1
3	Mid	254	Mid
4	255	254	Mid
5	254	254	253

12.3.3.3 Test sequence 'UP'

The test sequence shown in Figure 57 shall be used to check the command UP at MIN LEVEL and at MAX LEVEL. It is also tested whether UP switches on or off the DUT. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function.

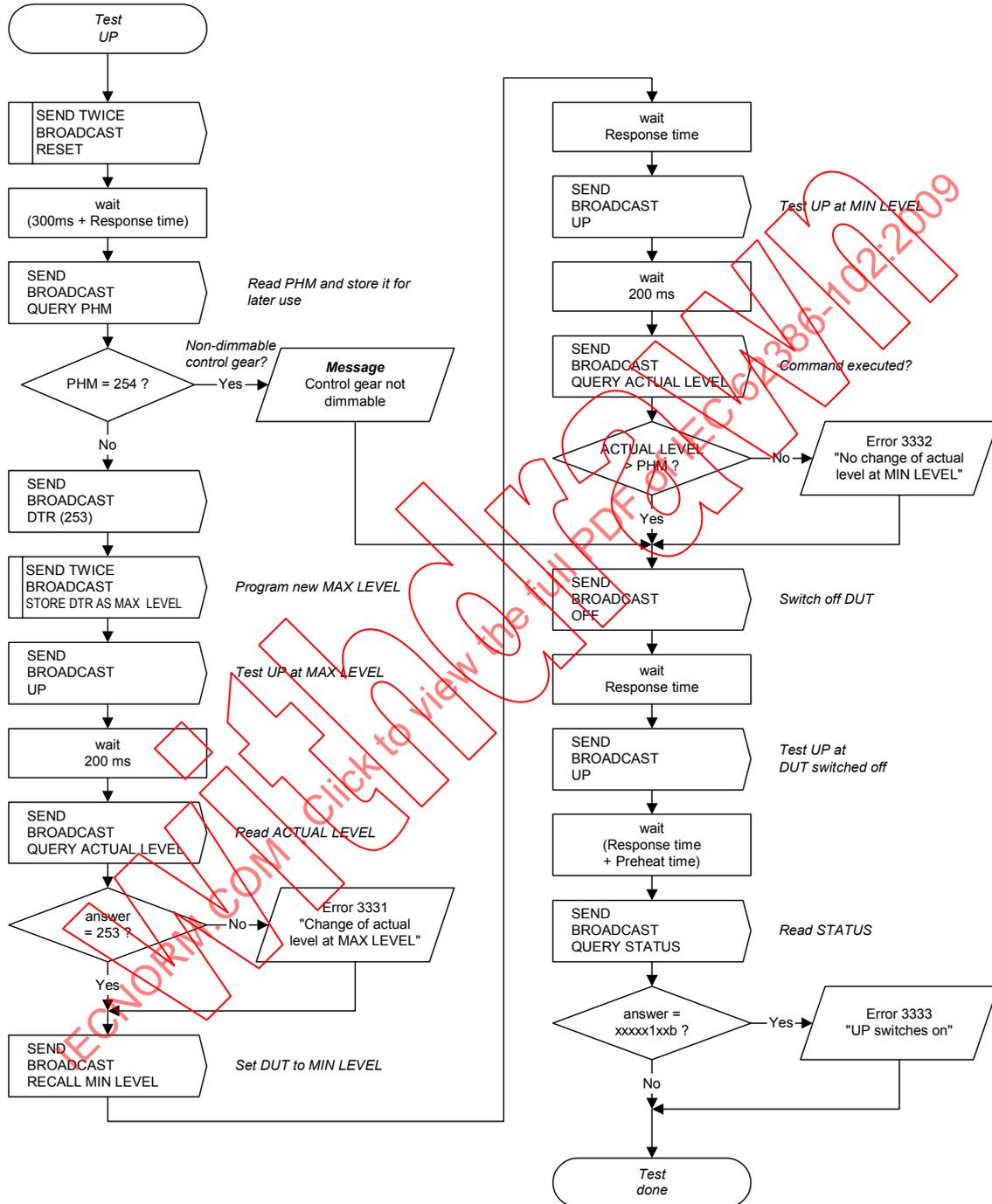


Figure 57 – Test sequence 'UP'

12.3.3.4 Test sequence 'DOWN'

The test sequence shown in Figure 58 shall be used to check the command DOWN at MIN LEVEL and at MAX LEVEL. It is also tested whether DOWN switches on or off the DUT. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function.

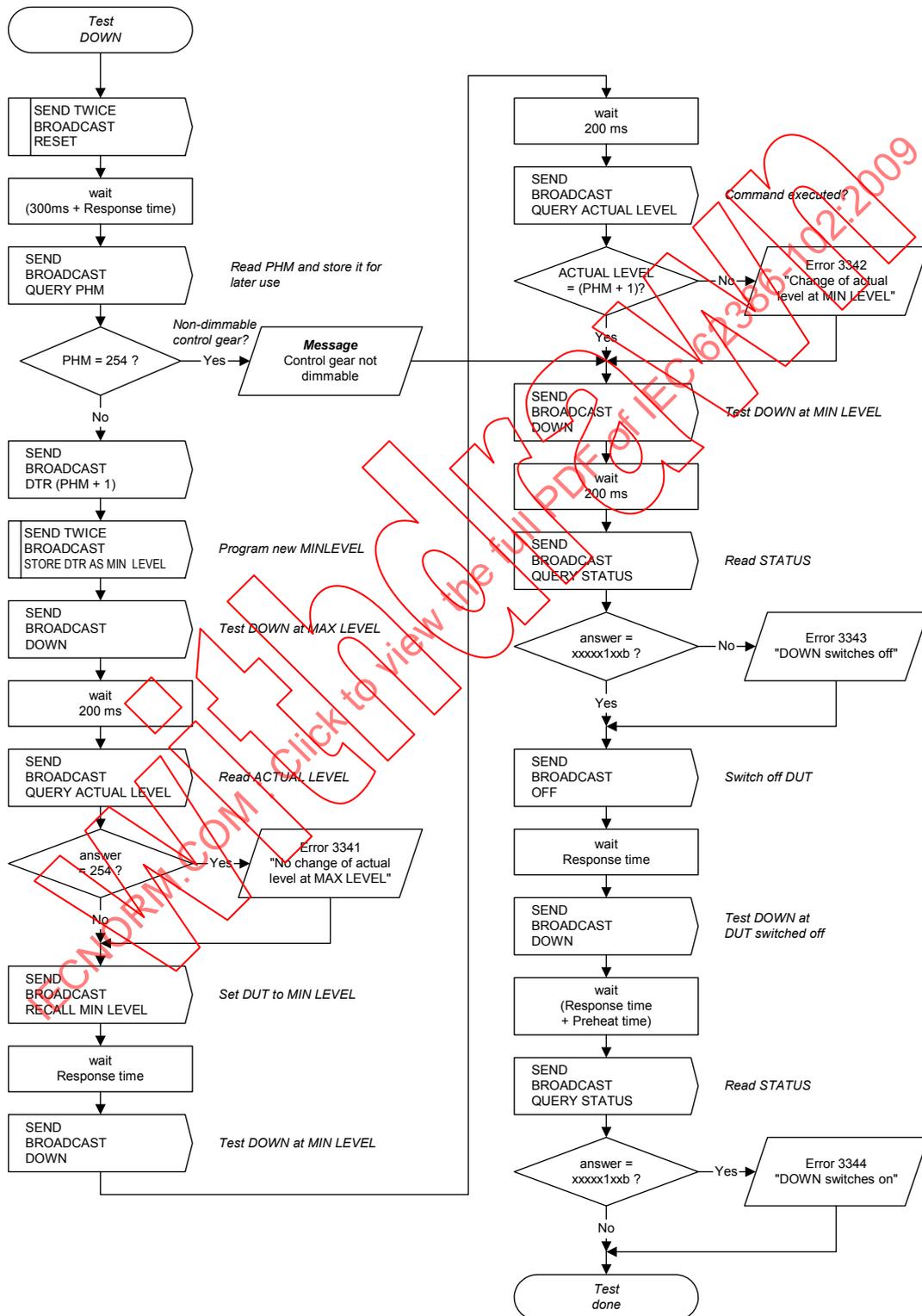
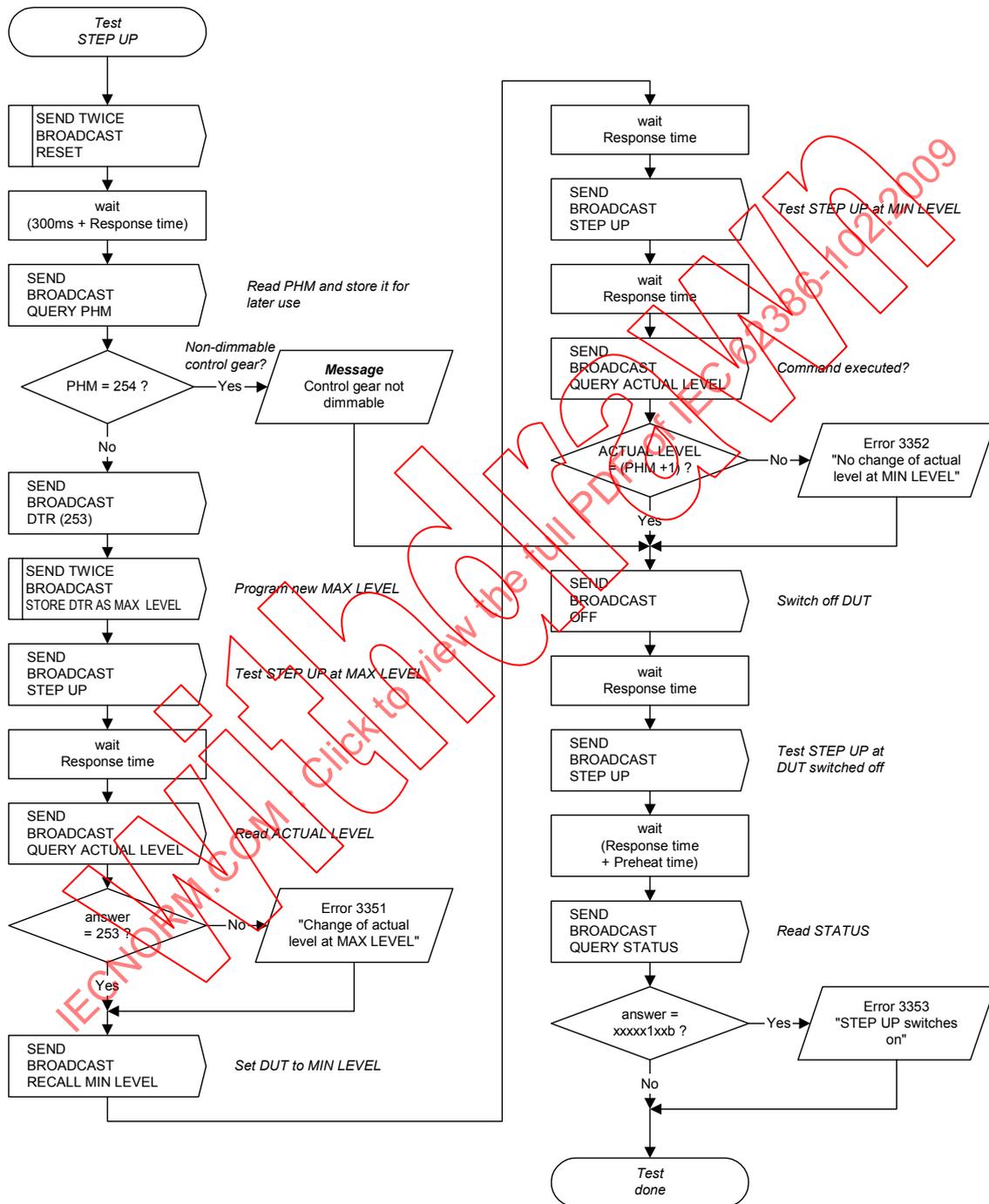


Figure 58 – Test sequence 'DOWN'

**12.3.3.5 Test sequence 'STEP UP'**

The test sequence shown in Figure 59 shall be used to check the command STEP UP at MIN LEVEL and at MAX LEVEL. It is also tested whether STEP UP switches on or off the DUT. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function.



**Figure 59 – Test sequence 'STEP UP'**

12.3.3.6 Test sequence 'STEP DOWN'

The test sequence shown in Figure 60 shall be used to check the command STEP DOWN at MIN LEVEL and at MAX LEVEL. It is also tested whether STEP DOWN switches on or off the DUT. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function.

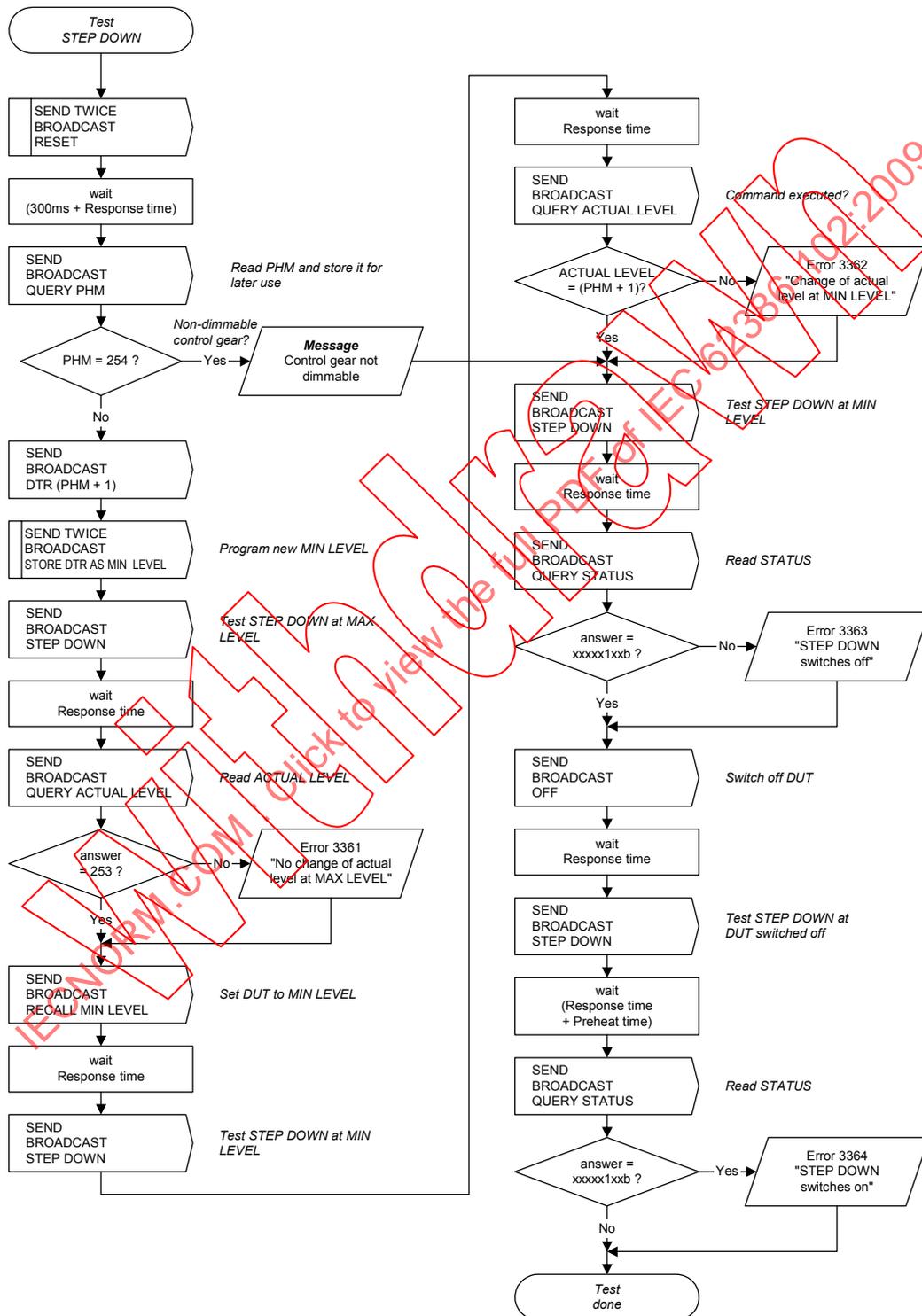
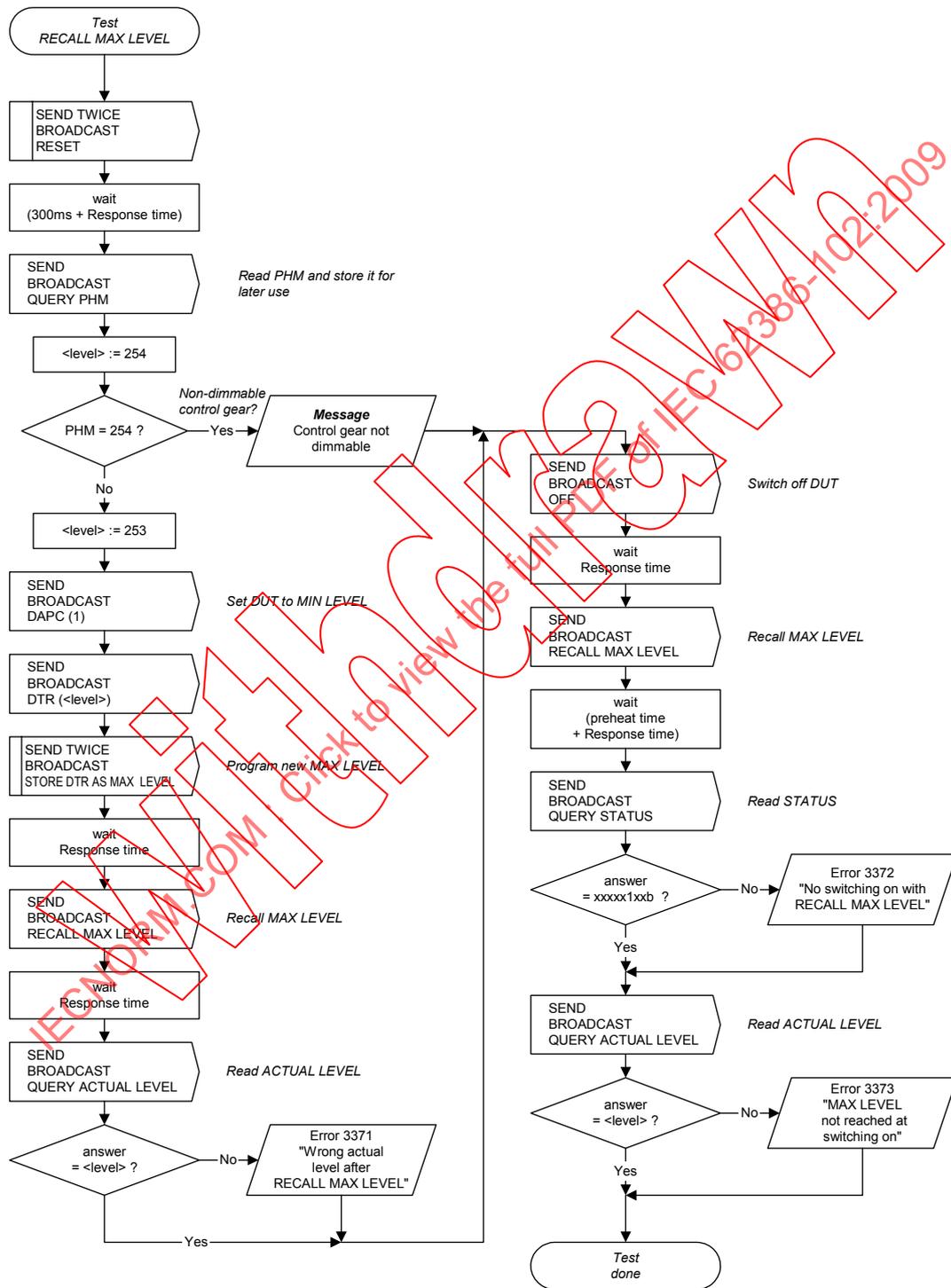


Figure 60 – Test sequence 'STEP DOWN'

**12.3.3.7 Test sequence 'RECALL MAX LEVEL'**

The test sequence shown in Figure 61 shall be used to check the correct function of the command RECALL MAX LEVEL. At the start of the sequence a MAX LEVEL of 253 is programmed. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function of the command.



**Figure 61 – Test sequence 'RECALL MAX LEVEL'**

### 12.3.3.8 Test sequence 'RECALL MIN LEVEL'

The test sequence shown in Figure 62 shall be used to check the correct function of the command RECALL MIN LEVEL. At the start of the sequence a MIN LEVEL of (PHYSICAL MIN LEVEL + 1) is programmed. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function of the command.

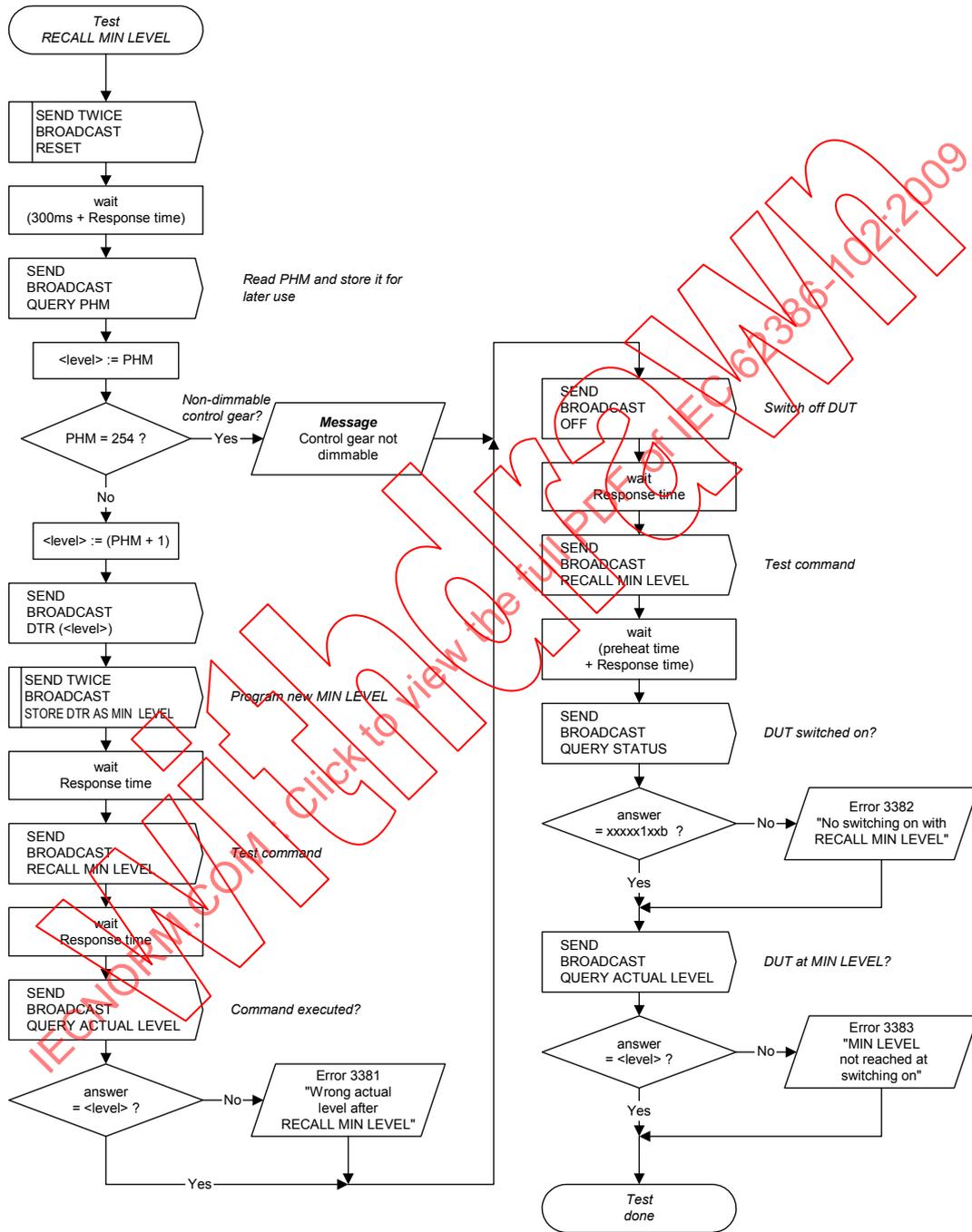


Figure 62 – Test sequence 'RECALL MIN LEVEL'

12.3.3.9 Test sequence 'ON AND STEP UP'

The test sequence shown in Figure 63 shall be used to check the command ON AND STEP UP at MAX LEVEL, at MIN LEVEL and at the DUT switched off. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function of the command ON AND STEP UP.

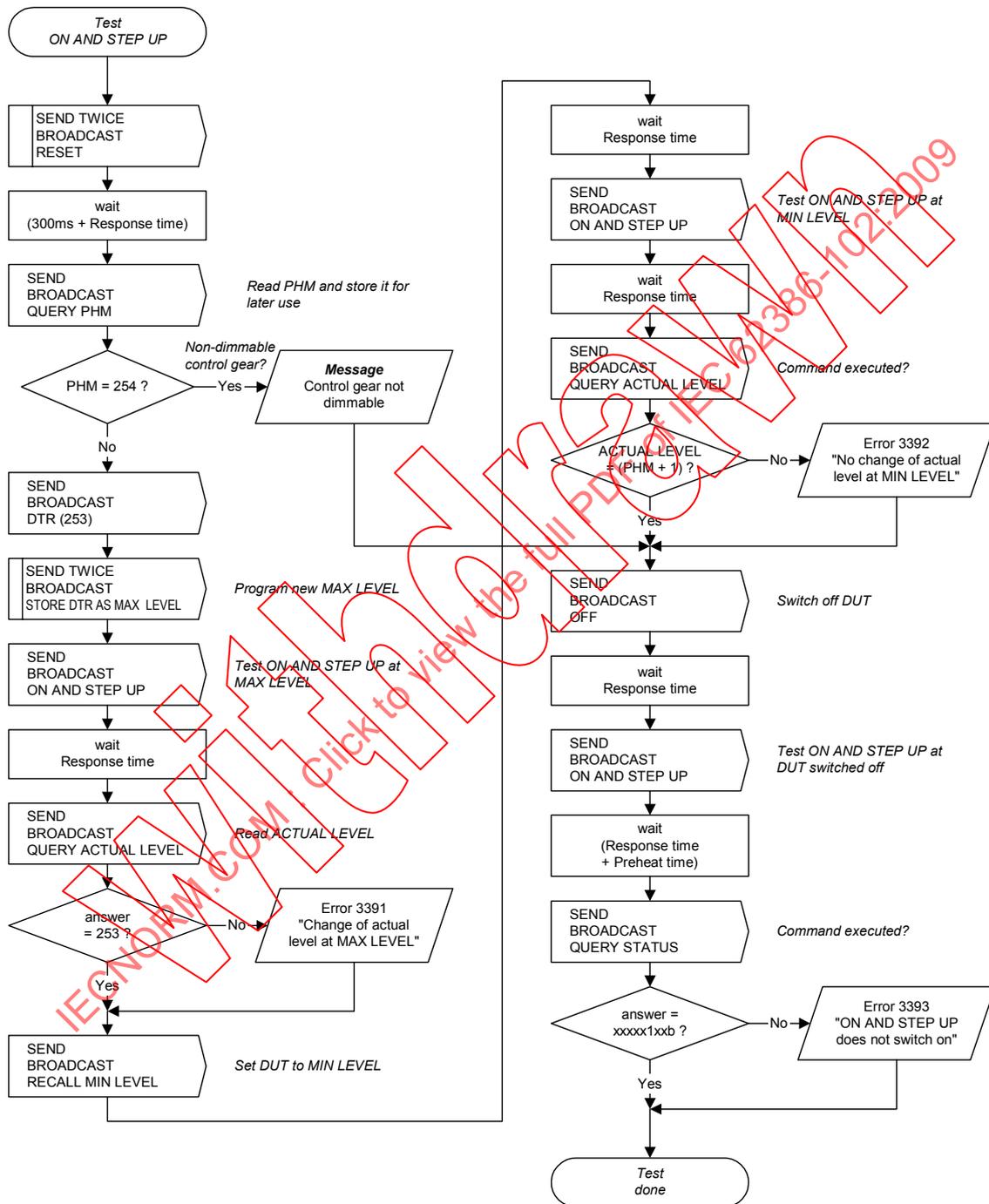
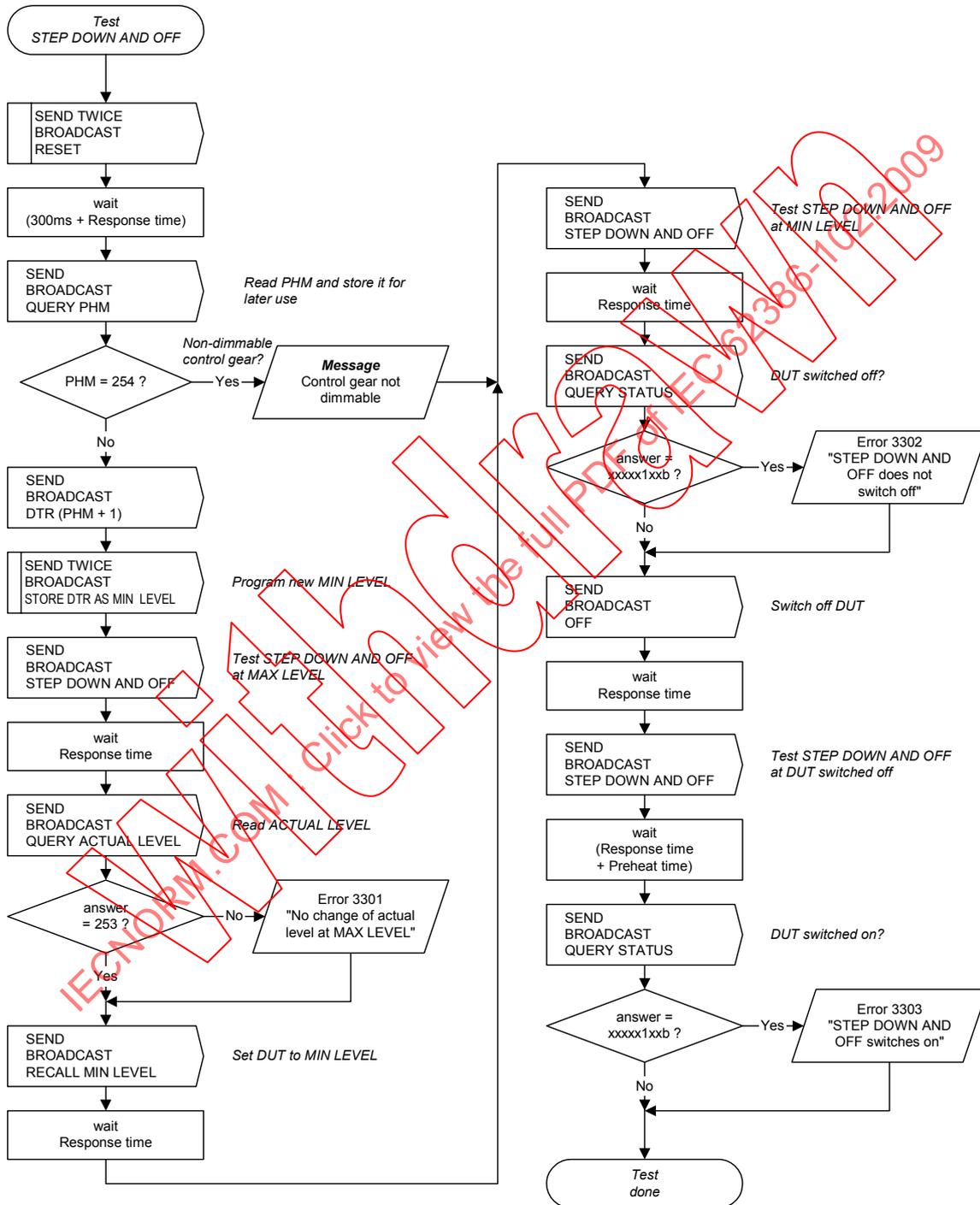


Figure 63 – Test sequence 'ON AND STEP UP'

**12.3.3.10 Test sequence 'STEP DOWN AND OFF'**

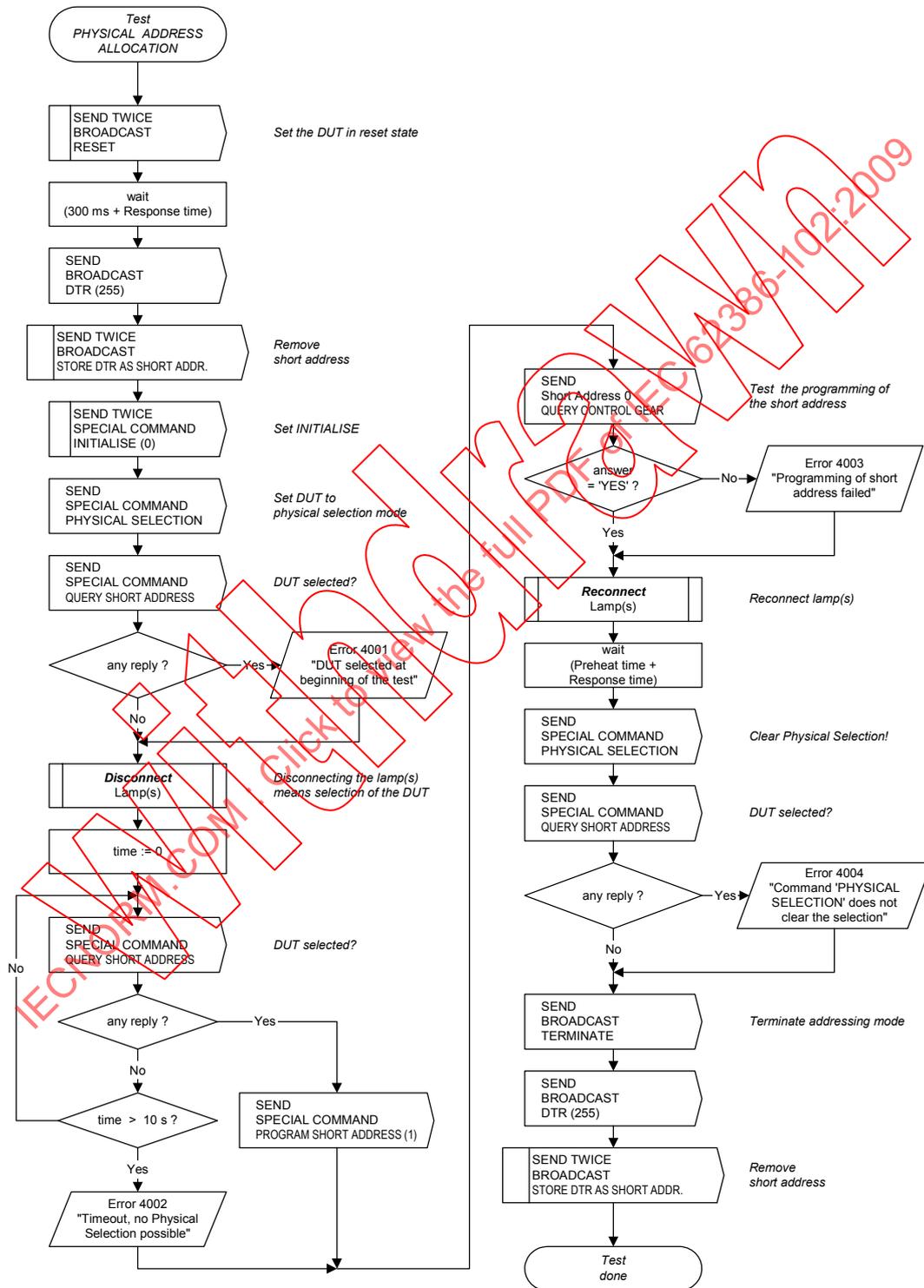
The test sequence shown in Figure 64 shall be used to check the command STEP DOWN AND OFF at MAX LEVEL, at MIN LEVEL and at the DUT switched off. The commands QUERY STATUS and QUERY ACTUAL LEVEL are used for checking the correct function of the command STEP DOWN AND OFF.



**Figure 64 – Test sequence 'STEP DOWN AND OFF'**

**12.4 Test sequence 'Physical address allocation'**

The test sequence shown in Figure 65 shall be used to check the programming of a short address by means of physical selection. The commands INITIALISE, PHYSICAL SELECTION, QUERY SHORT ADDRESS, PROGRAM SHORT ADDRESS and TERMINATE are used in this sequence.



**Figure 65 – Test sequence 'Physical address allocation'**

### 12.5 Test sequences 'Random address allocation'

#### 12.5.1 Test sequences 'INITIALISE / TERMINATE'

##### 12.5.1.1 Test sequence 'INITIALISE: 15 minutes timer'

The test sequence shown in Figure 66 shall be used to check the correct function of the 15 minutes timer. The command INITIALISE is addressed to all control gear (second byte is 0x00).

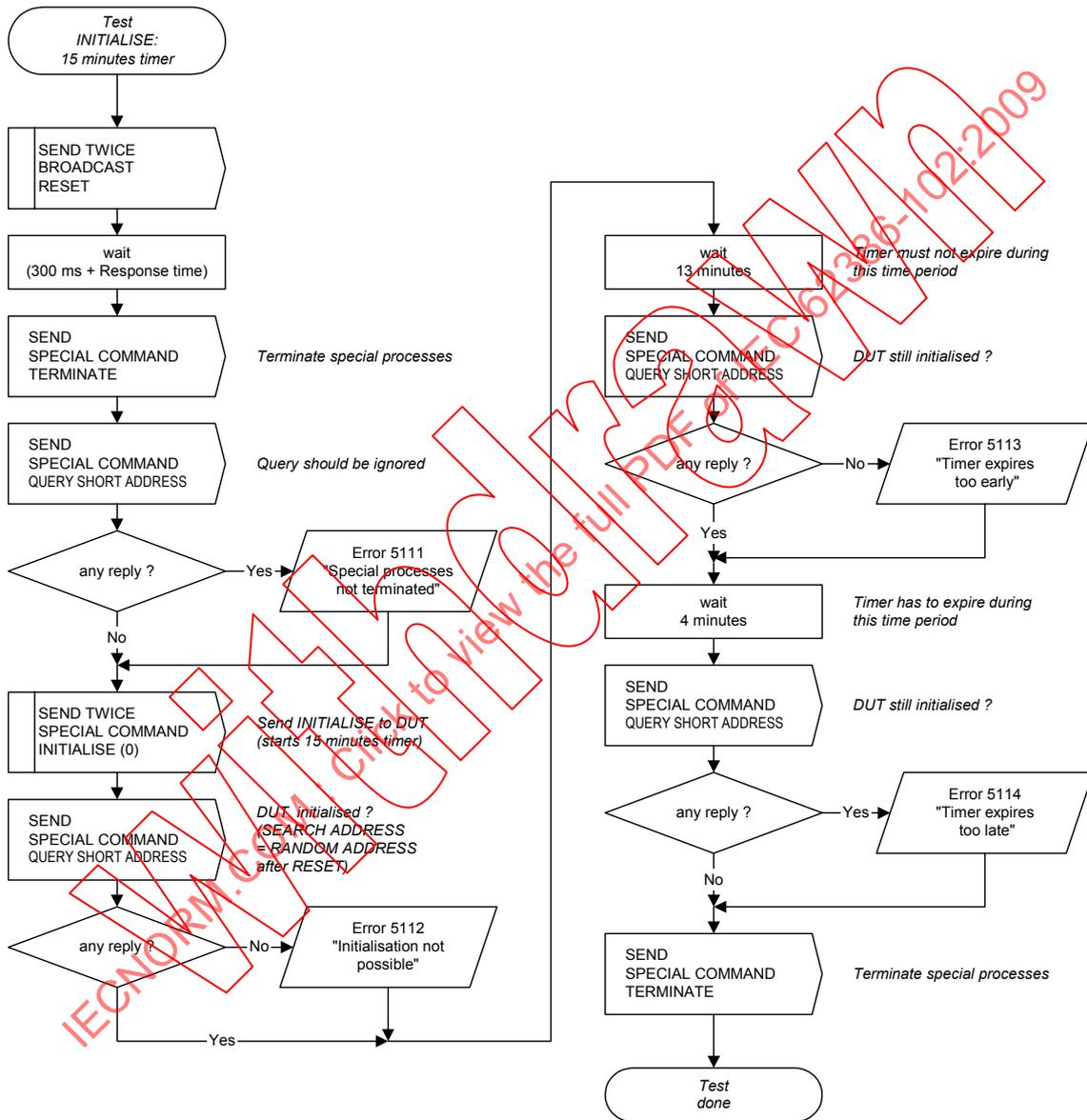
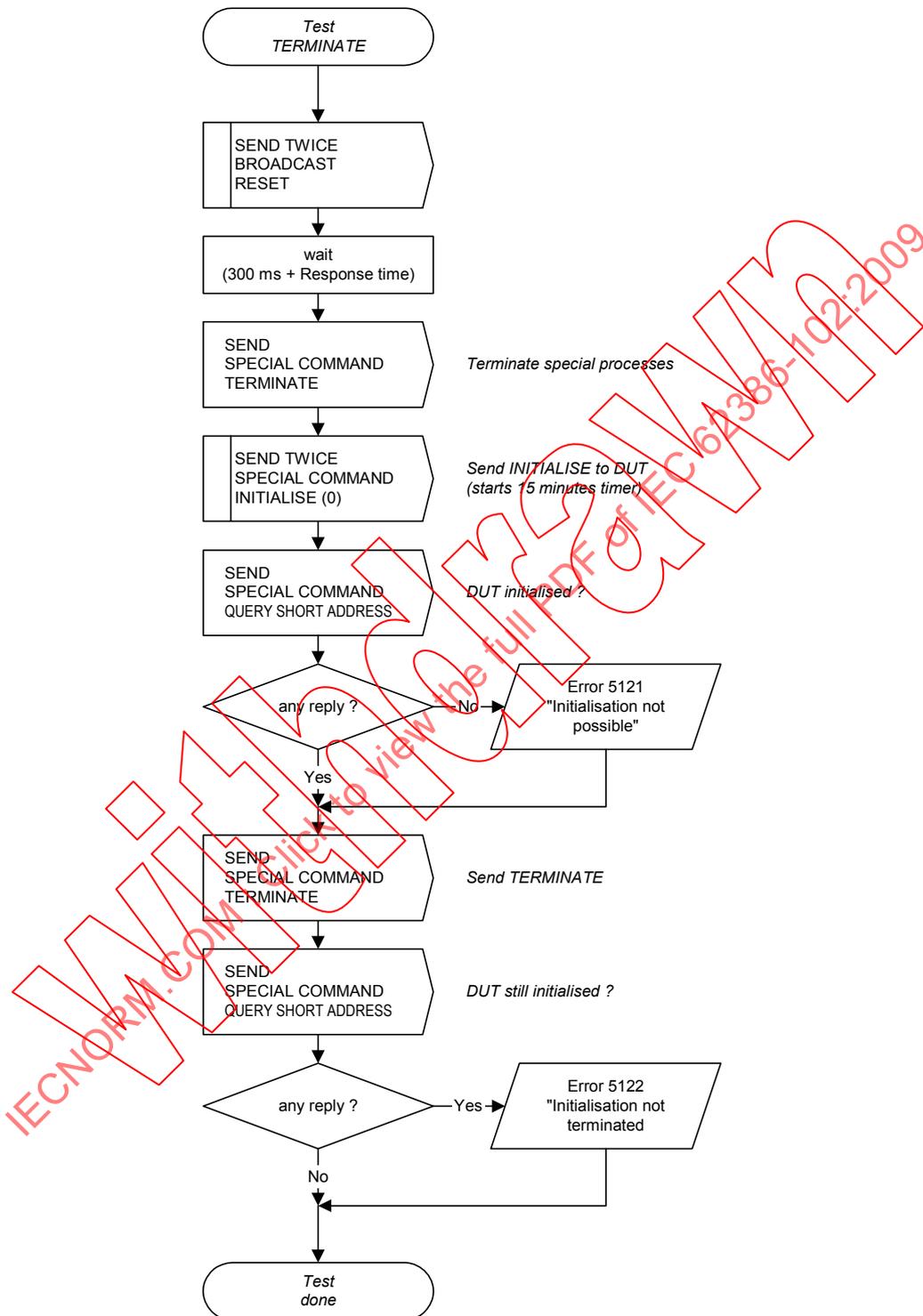


Figure 66 – Test sequence 'INITIALISE: 15 minutes timer'

**12.5.1.2 Test sequence 'TERMINATE'**

The test sequence shown in Figure 67 shall be used to check the command TERMINATE.



**Figure 67 – Test sequence 'TERMINATE'**

### 12.5.1.3 Test sequence 'INITIALISE: short address'

The test sequence shown in Figure 68 shall be used to check the correct function of the command INITIALISE addressed to a DUT with definite short address.

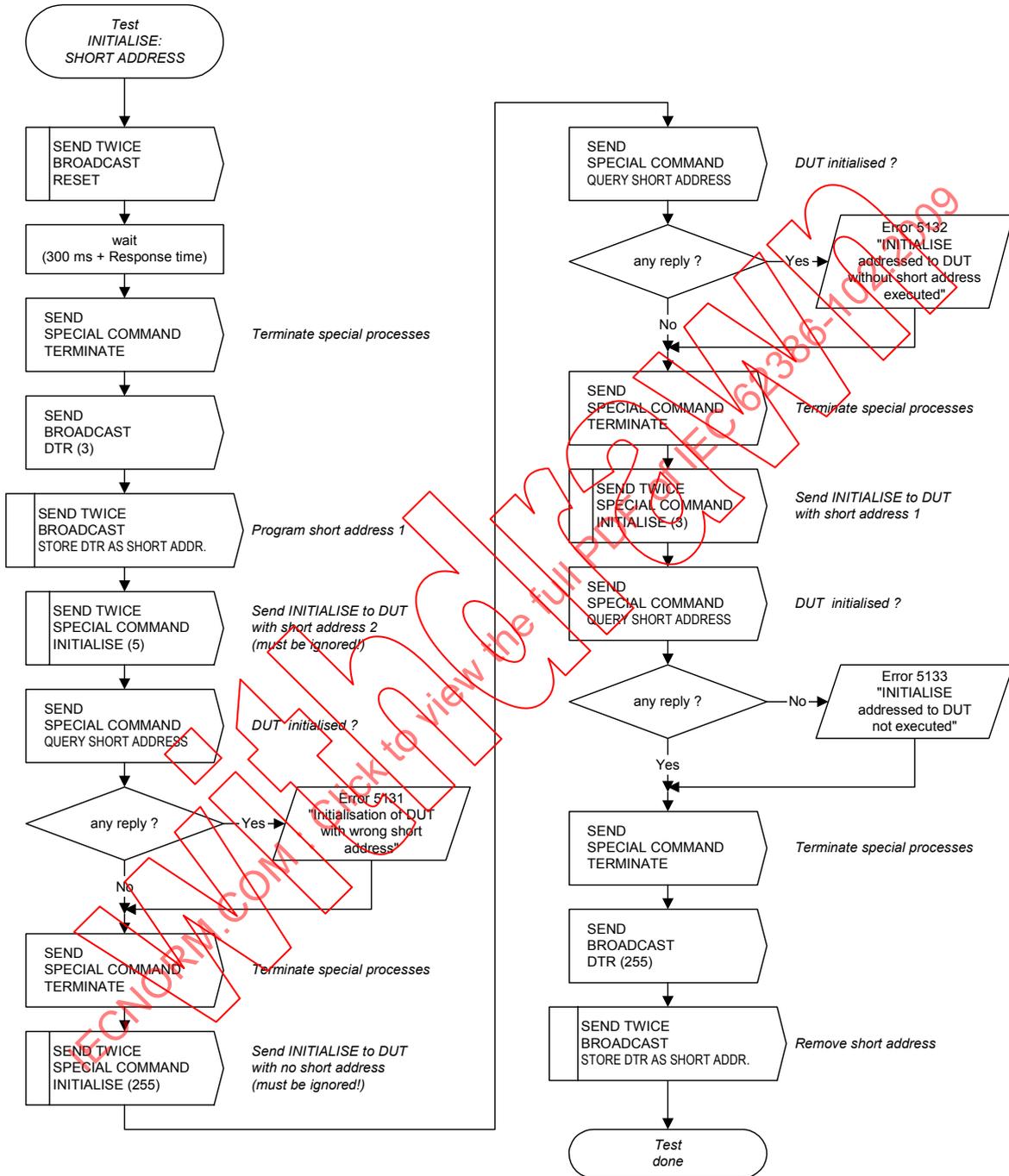
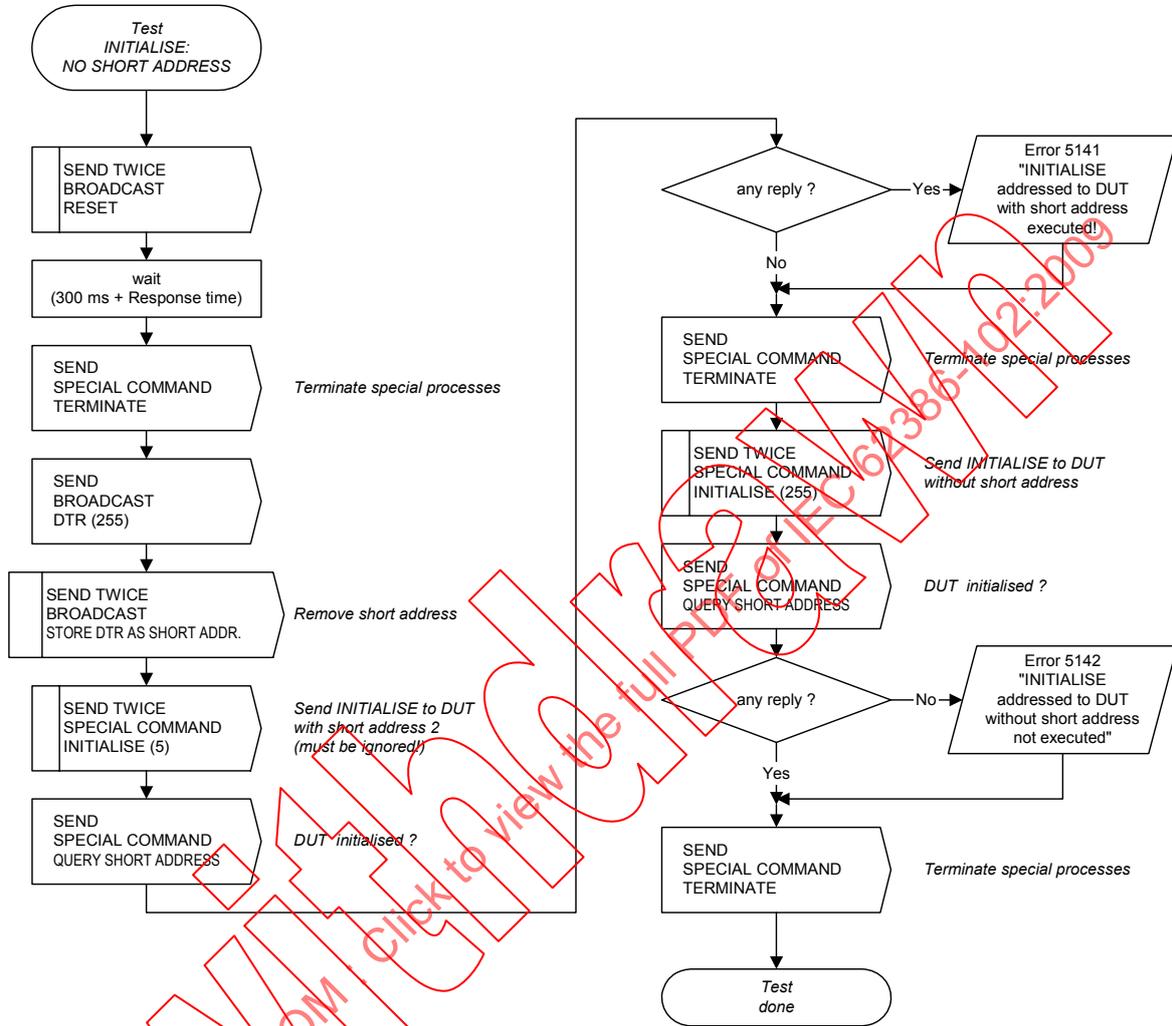


Figure 68 – Test sequence 'INITIALISE: short address'

**12.5.1.4 Test sequence 'INITIALISE: no short address'**

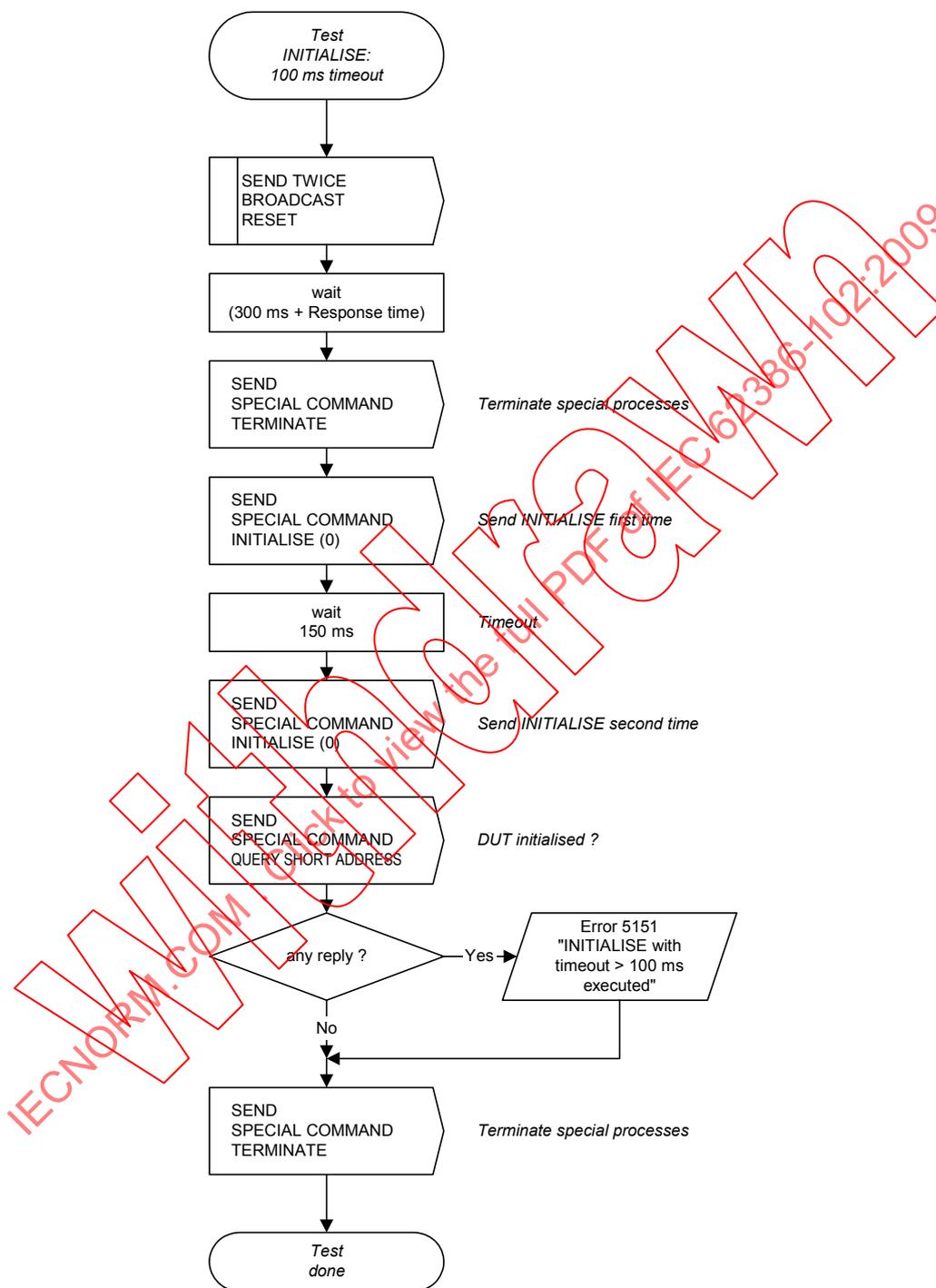
The test sequence shown in Figure 69 shall be used to check the correct function of the command INITIALISE addressed to a DUT without a short address.



**Figure 69 – Test sequence 'INITIALISE: no short address'**

**12.5.1.5 Test sequence 'INITIALISE: 100 ms timeout'**

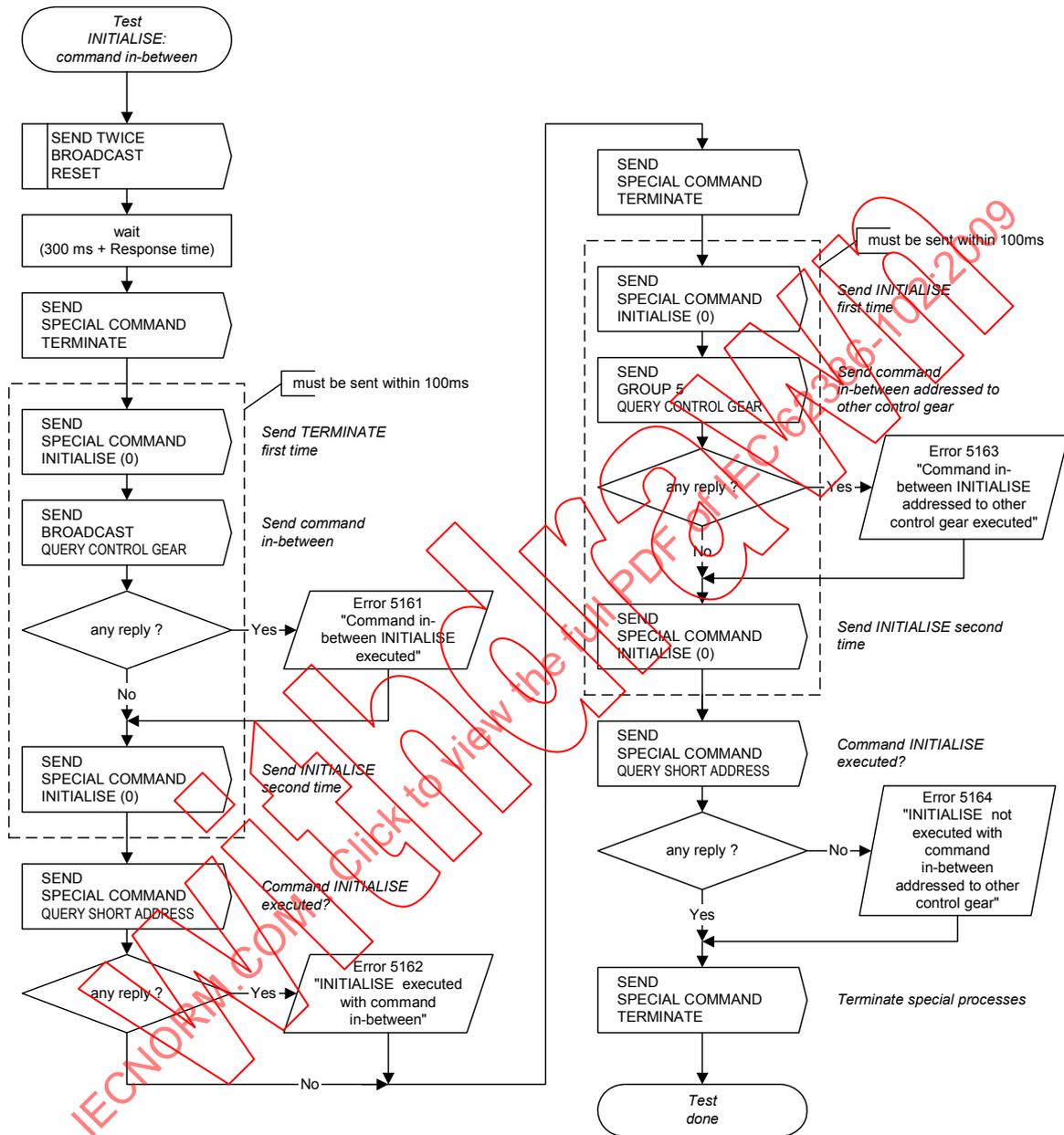
The test sequence shown in Figure 70 shall be used to check whether the command INITIALISE has to be received twice within 100 ms before it is executed.



**Figure 70 – Test sequence 'INITIALISE: 100 ms timeout'**

**12.5.1.6 Test sequence 'INITIALISE: command in-between'**

The test sequence shown in Figure 71 shall be used to check whether the command INITIALISE has to be received twice within 100 ms before it is executed.



**Figure 71 – Test sequence 'INITIALISE: command in-between'**

12.5.2 Test sequences 'RANDOMISE'

12.5.2.1 Test sequence 'RANDOMISE: reset values'

The test sequence shown in Figure 72 shall be used to check the correct function of the command RANDOMISE and the commands QUERY RANDOM ADDRESS (H), QUERY RANDOM ADDRESS (M) and QUERY RANDOM ADDRESS (L).

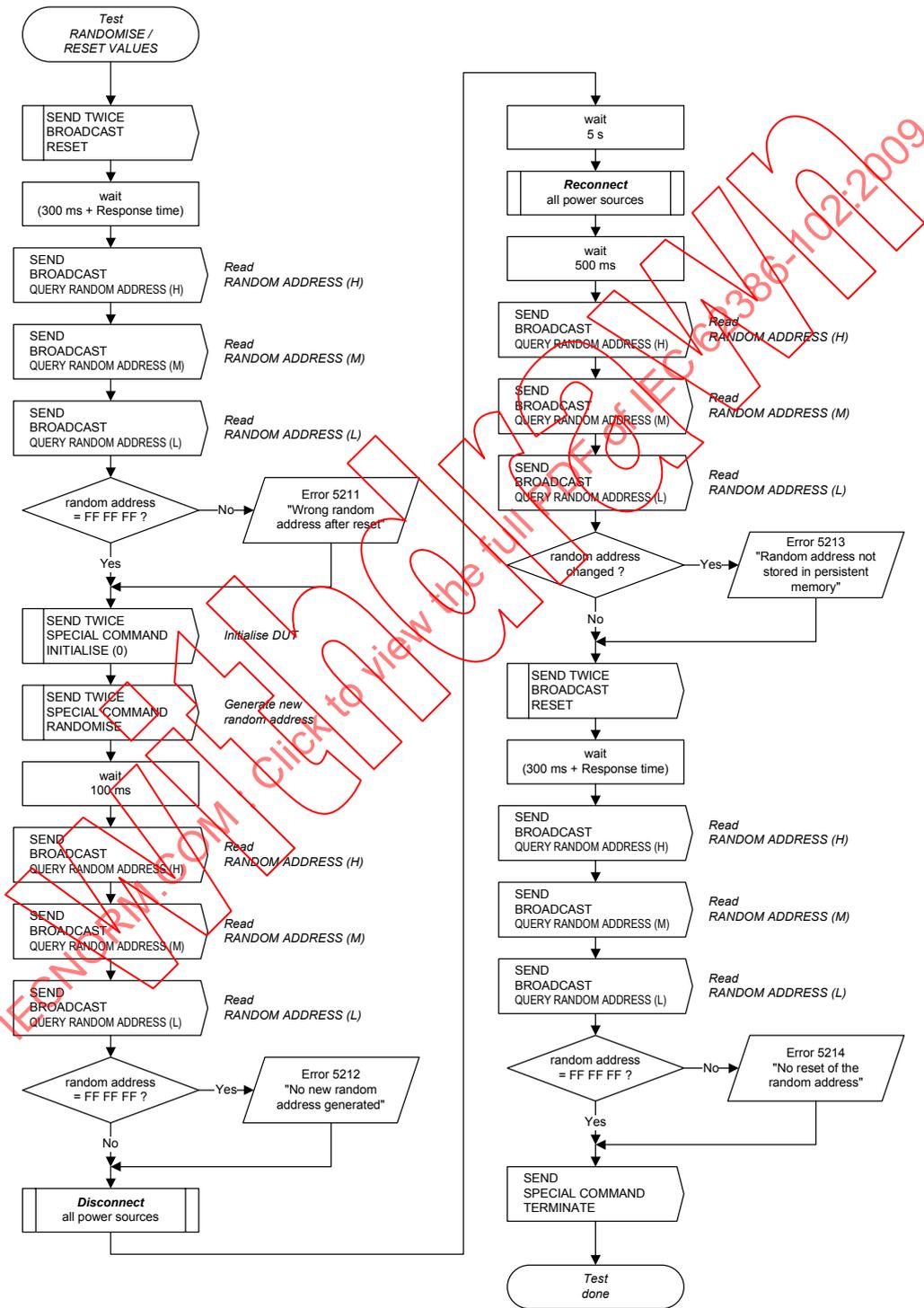


Figure 72 – Test sequence 'RANDOMISE: reset values'

12.5.2.2 Test sequence 'RANDOMISE: 100 ms timeout'

The test sequence shown in Figure 73 shall be used to check whether the command RANDOMISE has to be received twice within 100 ms before it is executed.

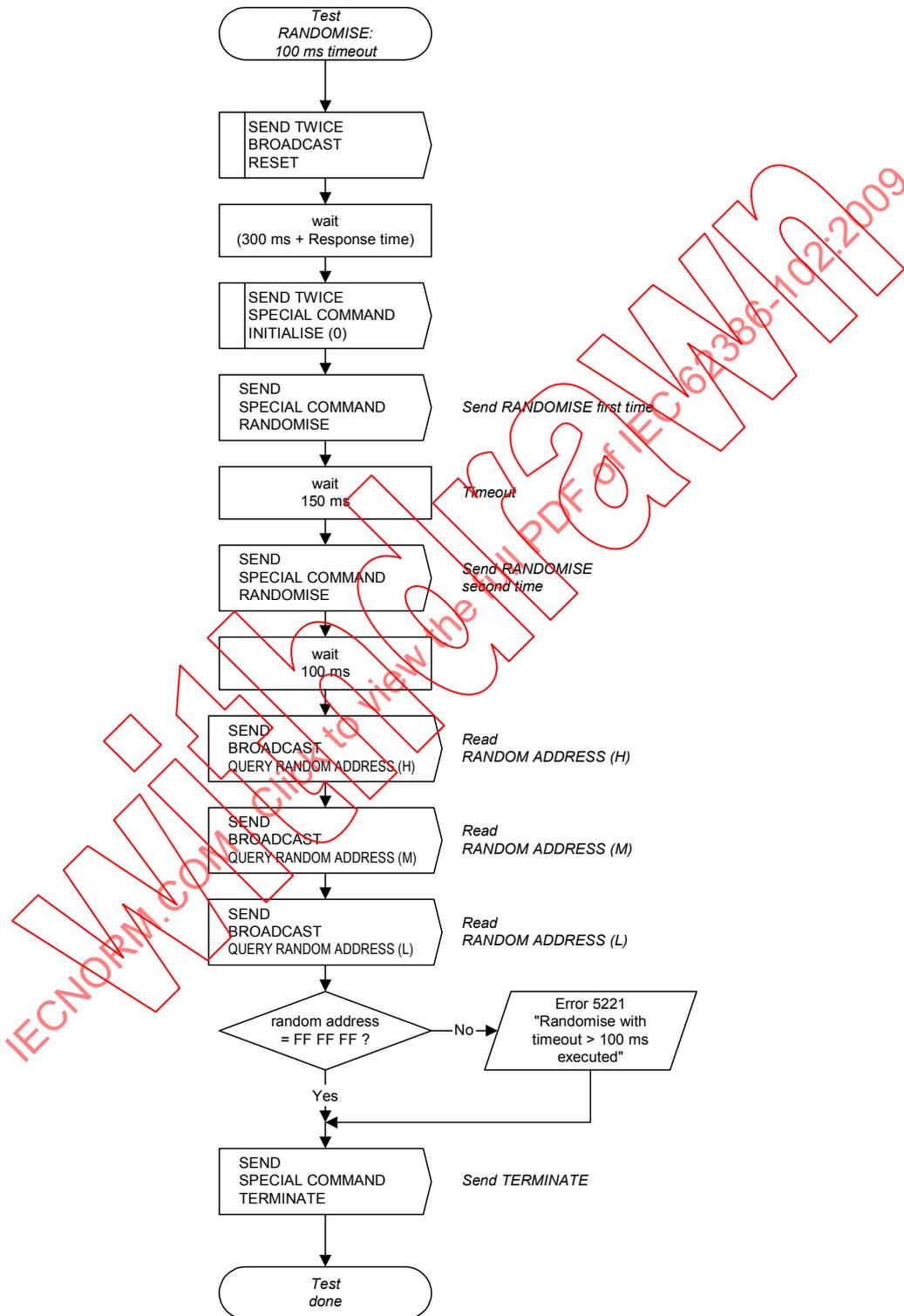


Figure 73 – Test sequence 'RANDOMISE: 100 ms timeout'

### 12.5.2.3 Test sequence 'RANDOMISE: command in-between'

The test sequence shown in Figure 74 shall be used to check whether the command RANDOMISE has to be received twice within 100 ms before it is executed.

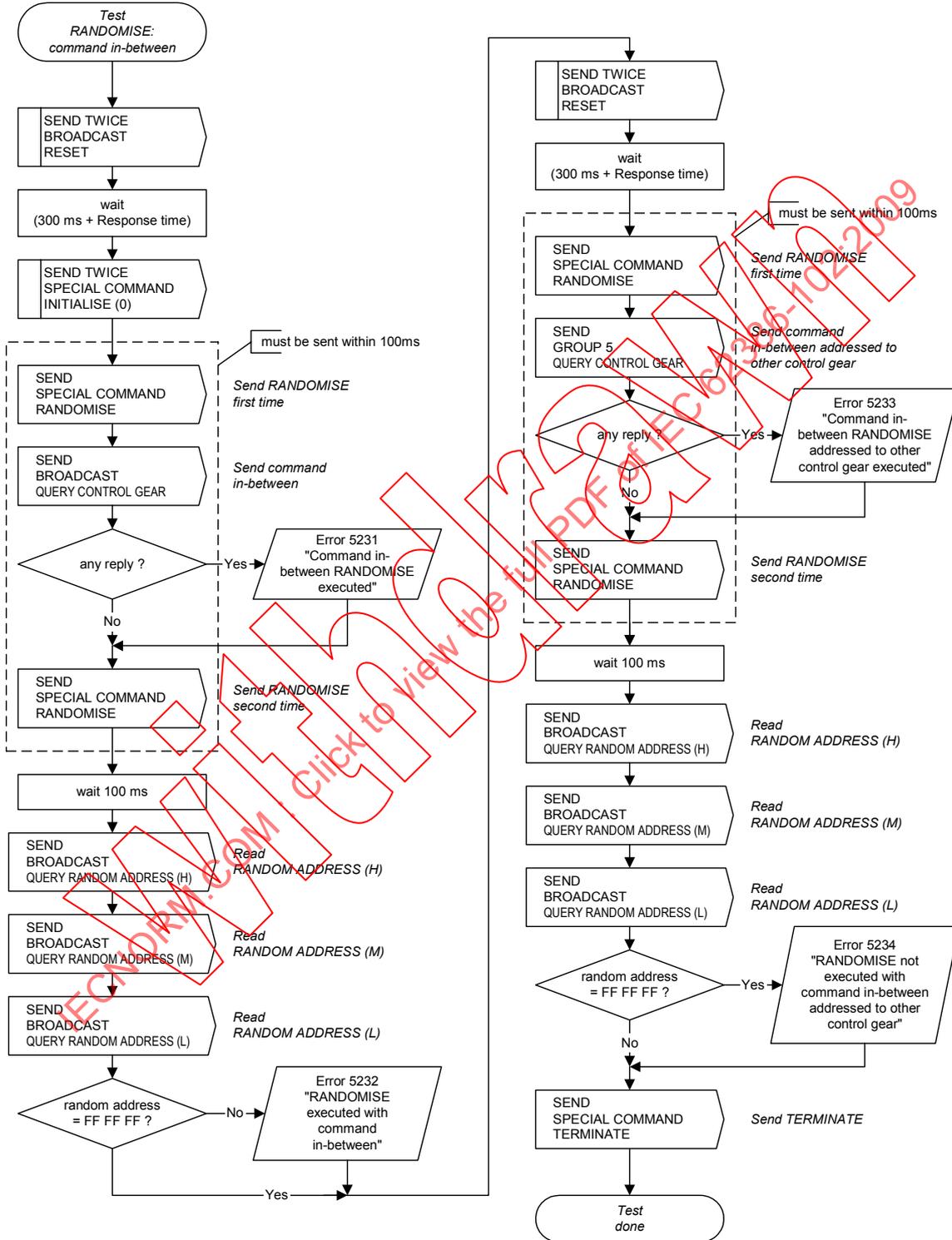


Figure 74 – Test sequence 'RANDOMISE: command in-between'

12.5.3 Test sequences 'COMPARE / WITHDRAW'

12.5.3.1 Test sequence 'COMPARE'

The test sequence shown in Figure 75 shall be used to check the correct function of the command COMPARE. The parameters for the test sequence are given in Table 30.

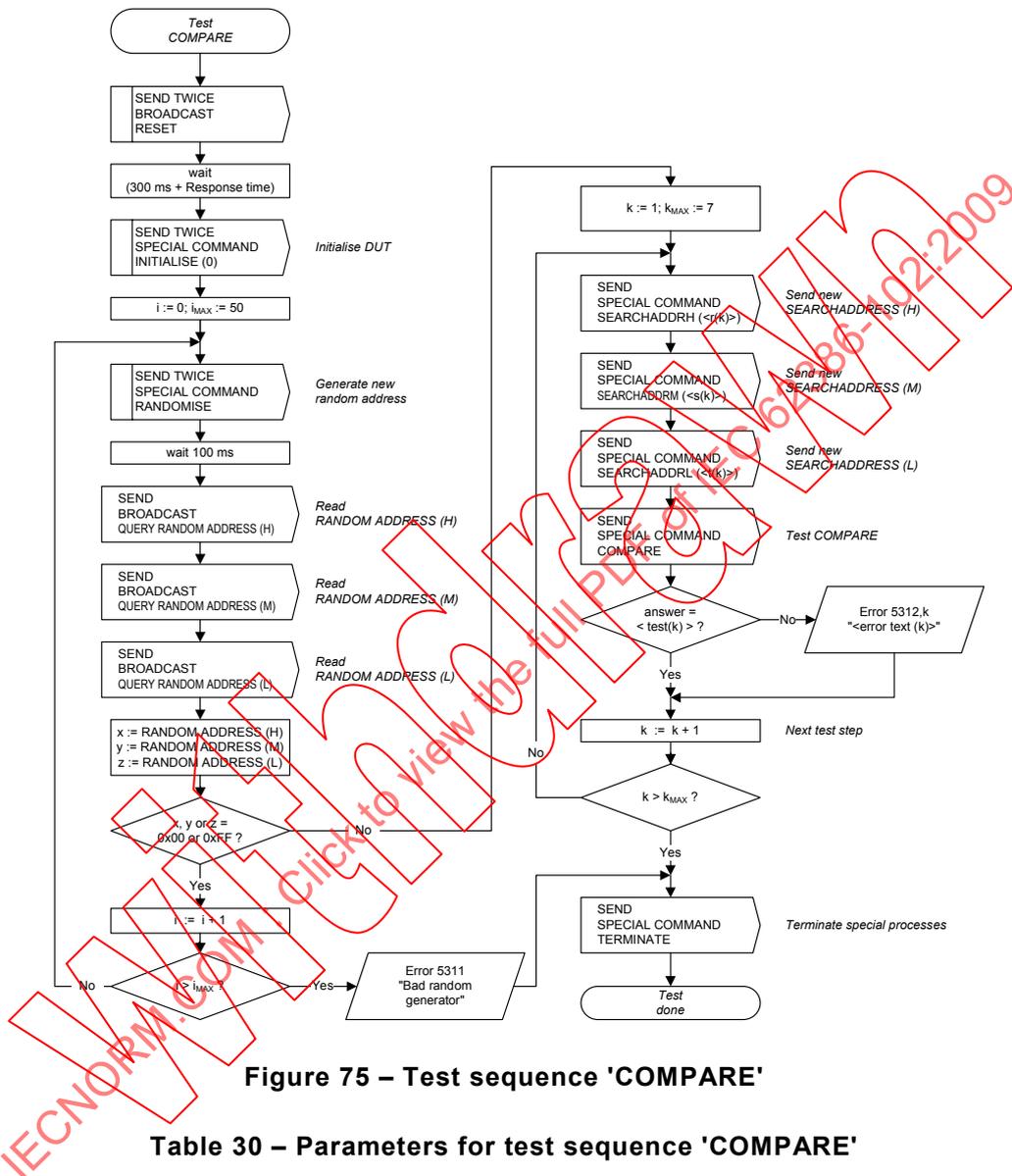


Figure 75 – Test sequence 'COMPARE'

Table 30 – Parameters for test sequence 'COMPARE'

k	<r(k)>	<s(k)>	<l(k)>	<test(k)>	<error text (k)>
1	x + 1	y	z	Yes	No answer at SEARCH ADDRESS > RANDOM ADDRESS
2	x	y + 1	z	Yes	No answer at SEARCH ADDRESS > RANDOM ADDRESS
3	x	y	z + 1	Yes	No answer at SEARCH ADDRESS > RANDOM ADDRESS
4	x - 1	y	z	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
5	x	y - 1	z	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
6	x	y	z - 1	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
7	x	y	z	Yes	Wrong answer at SEARCH ADDRESS = RANDOM ADDRESS

**12.5.3.2 Test sequence 'WITHDRAW'**

The test sequence shown in Figure 76 shall be used to check the correct function of the command WITHDRAW. INITIALISE shall not restart the compare process, otherwise re-triggering of the initialise timer would disturb the search process. The parameters for the test sequence are given in Table 31.

**Table 31 – Parameters for test sequence 'COMPARE'**

k	<r(k)>	<s(k)>	<t(k)>	<test(k)>	<error text (k)>
1	x + 1	y	z	Yes	WITHDRAW executed at SEARCH ADDRESS > RANDOM ADDRESS
2	x	y + 1	z	Yes	WITHDRAW executed at SEARCH ADDRESS > RANDOM ADDRESS
3	x	y	z + 1	Yes	WITHDRAW executed at SEARCH ADDRESS > RANDOM ADDRESS
4	x - 1	y	z	Yes	WITHDRAW executed at SEARCH ADDRESS < RANDOM ADDRESS
5	x	y - 1	z	Yes	WITHDRAW executed at SEARCH ADDRESS < RANDOM ADDRESS
6	x	y	z - 1	Yes	WITHDRAW executed at SEARCH ADDRESS < RANDOM ADDRESS
7	x	y	z	No	WITHDRAW not executed at SEARCH ADDRESS = RANDOM ADDRESS

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009  
 WithDraw

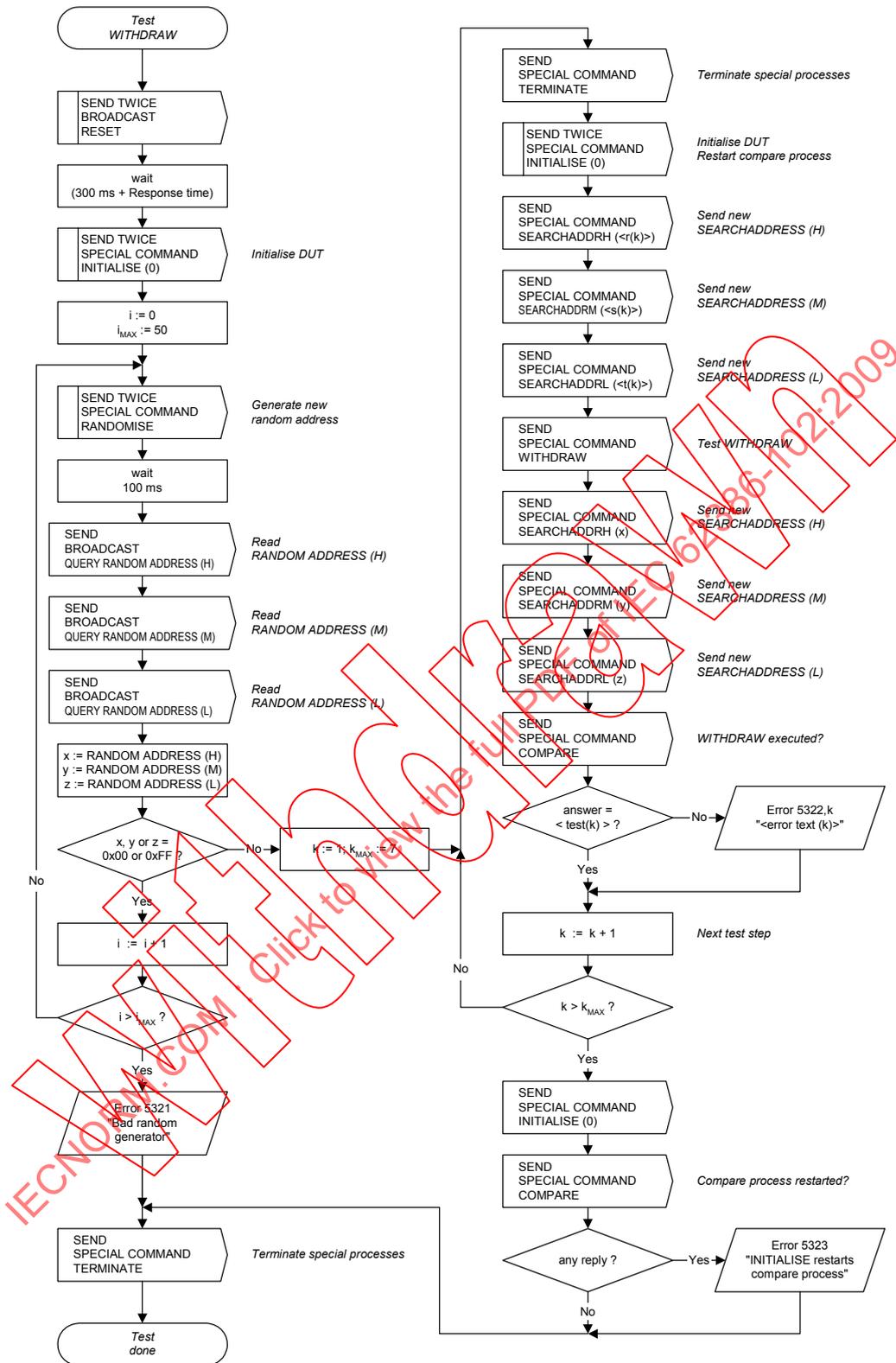


Figure 76 – Test sequence 'WITHDRAW'

**12.5.4 Test sequences 'PROGRAM / VERIFY / QUERY SHORT ADDRESS'**

**12.5.4.1 Test sequence 'PROGRAM SHORT ADDRESS'**

The test sequence shown in Figure 77 shall be used to check the correct function of the command PROGRAM SHORT ADDRESS. The parameters for the test sequence are given in Table 32.

**Table 32 – Parameters for test sequence 'PROGRAM SHORT ADDRESS'**

k	<r(k)>	<s(k)>	<t(k)>	<test(k)>	<error text (k)>
1	x + 1	y	z	No	Command executed at SEARCH ADDRESS > RANDOM ADDRESS
2	x	y + 1	z	No	Command executed at SEARCH ADDRESS > RANDOM ADDRESS
3	x	y	z + 1	No	Command executed at SEARCH ADDRESS > RANDOM ADDRESS
4	x – 1	y	z	No	Command executed at SEARCH ADDRESS < RANDOM ADDRESS
5	x	y – 1	z	No	Command executed at SEARCH ADDRESS < RANDOM ADDRESS
6	x	y	z – 1	No	Command executed at SEARCH ADDRESS < RANDOM ADDRESS
7	x	y	z	Yes	Command not executed at SEARCH ADDRESS = RANDOM ADDRESS

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

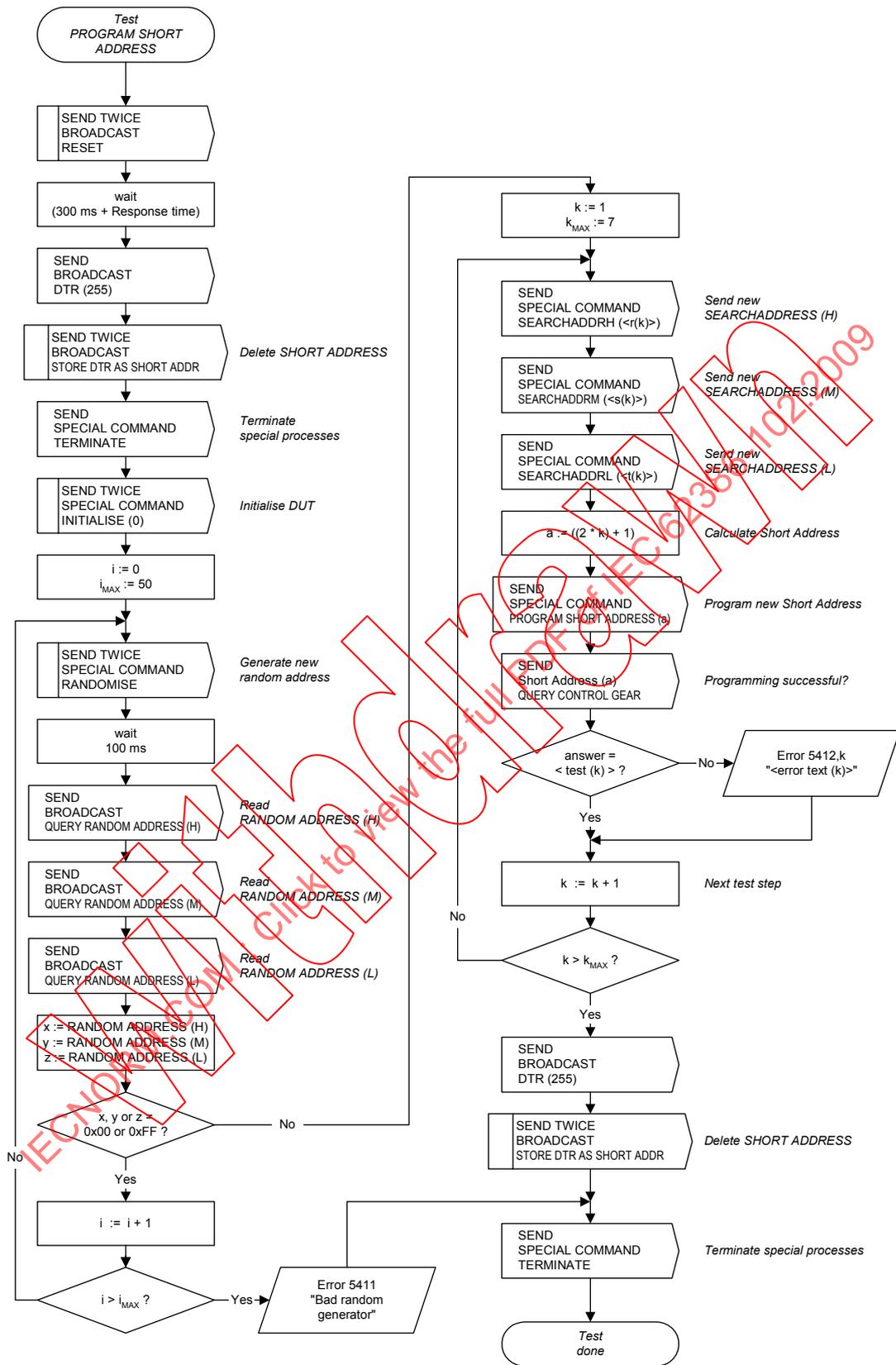


Figure 77 – Test sequence 'PROGRAM SHORT ADDRESS'

### 12.5.4.2 Test sequence 'VERIFY SHORT ADDRESS'

The test sequence shown in Figure 78 shall be used to check the correct function of the command VERIFY SHORT ADDRESS.

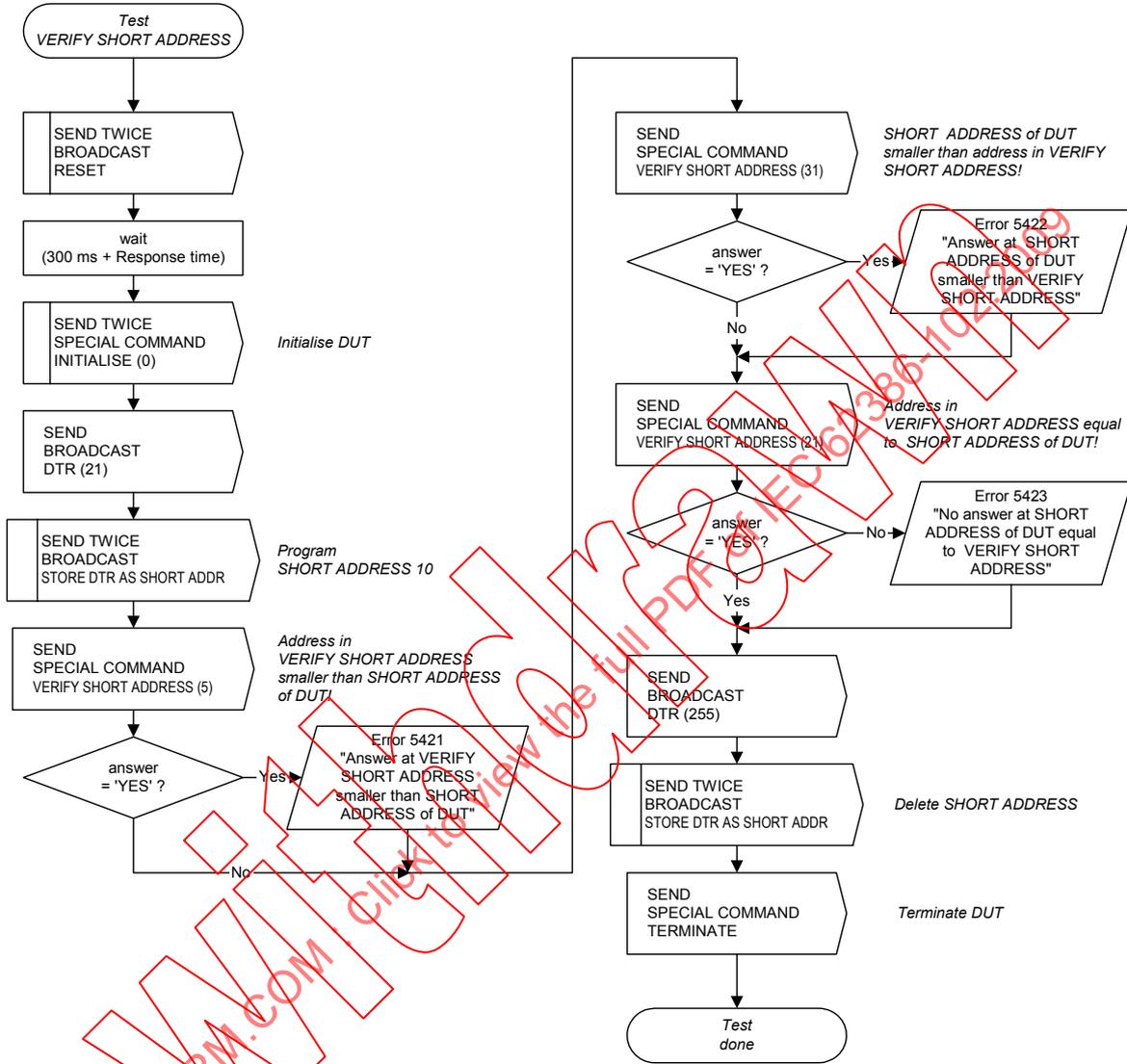


Figure 78 – Test sequence 'VERIFY SHORT ADDRESS'

### 12.5.4.3 Test sequence 'QUERY SHORT ADDRESS'

The test sequence shown in Figure 79 shall be used to check the correct function of the command QUERY SHORT ADDRESS. The parameters for the test sequence are given in Table 33.

**Table 33 – Parameters for test sequence 'QUERY SHORT ADDRESS'**

k	<r(k)>	<s(k)>	<t(k)>	<test(k)>	<error text (k)>
1	x + 1	y	z	No	Answer at SEARCH ADDRESS > RANDOM ADDRESS
2	x	y + 1	z	No	Answer at SEARCH ADDRESS > RANDOM ADDRESS
3	x	y	z + 1	No	Answer at SEARCH ADDRESS > RANDOM ADDRESS
4	x – 1	y	z	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
5	x	y – 1	z	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
6	x	y	z – 1	No	Answer at SEARCH ADDRESS < RANDOM ADDRESS
7	x	y	z	27	No answer at SEARCH ADDRESS = RANDOM ADDRESS

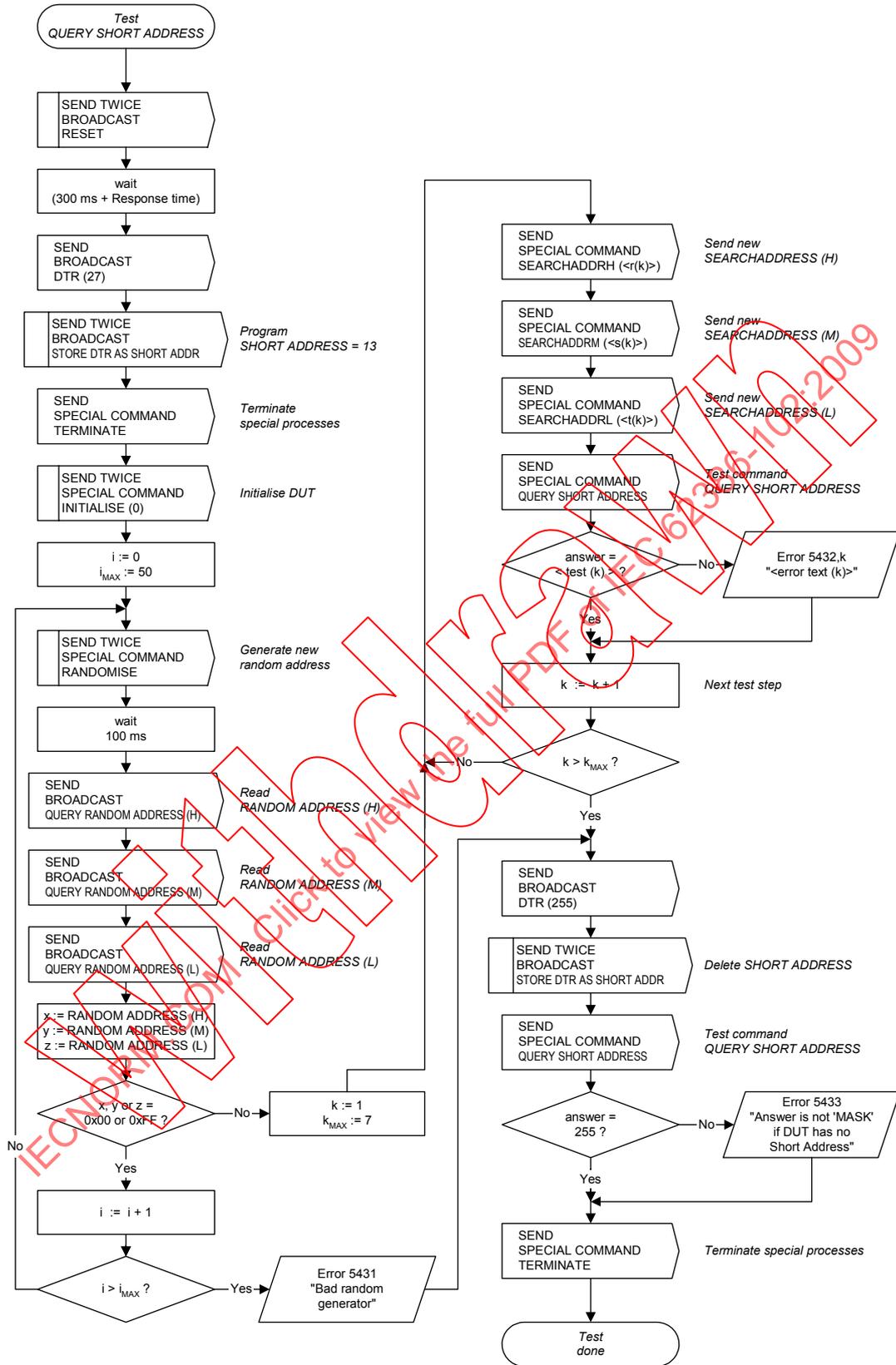
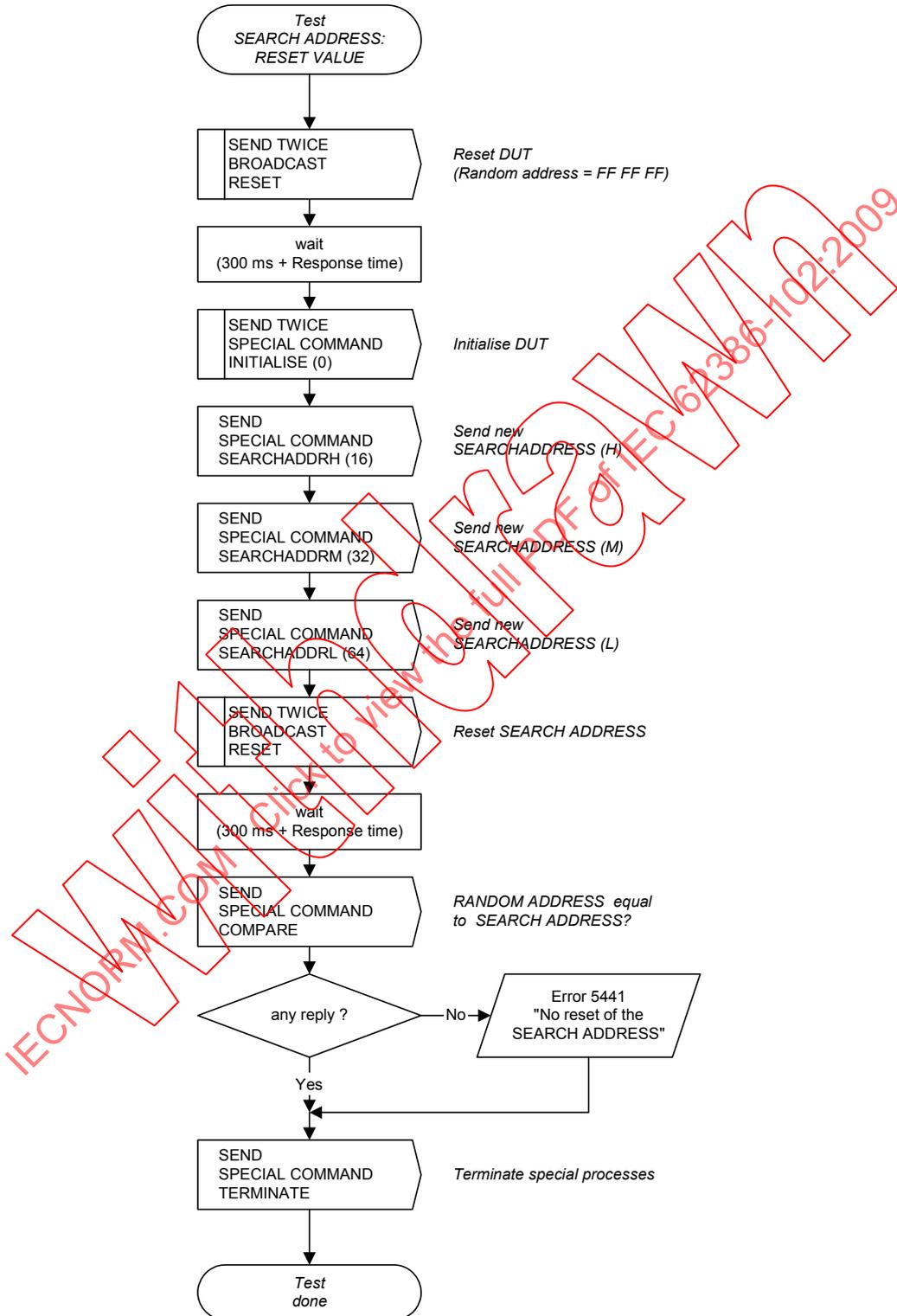


Figure 79 – Test sequence 'QUERY SHORT ADDRESS'

**12.5.4.4 Test sequence 'SEARCH ADDRESS: reset value'**

The test sequence shown in Figure 80 shall be used to check the reset value of the SEARCH ADDRESS.



**Figure 80 – Test sequence 'SEARCH ADDRESS: reset value'**

## 12.6 Test sequences 'Queries and reserved commands'

### 12.6.1 Test sequences 'Queries'

#### 12.6.1.1 Test sequence 'QUERY DEVICE TYPE'

The test sequence shown in Figure 81 shall be used to check the correct function of the command QUERY DEVICE TYPE.

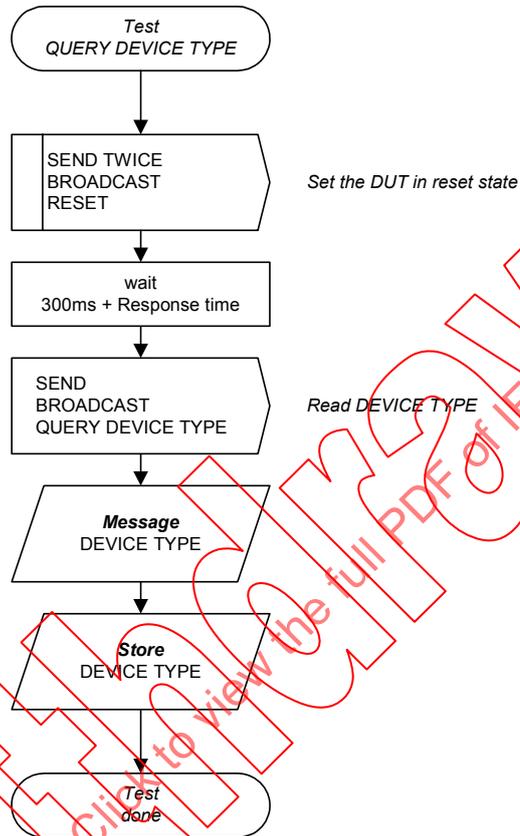
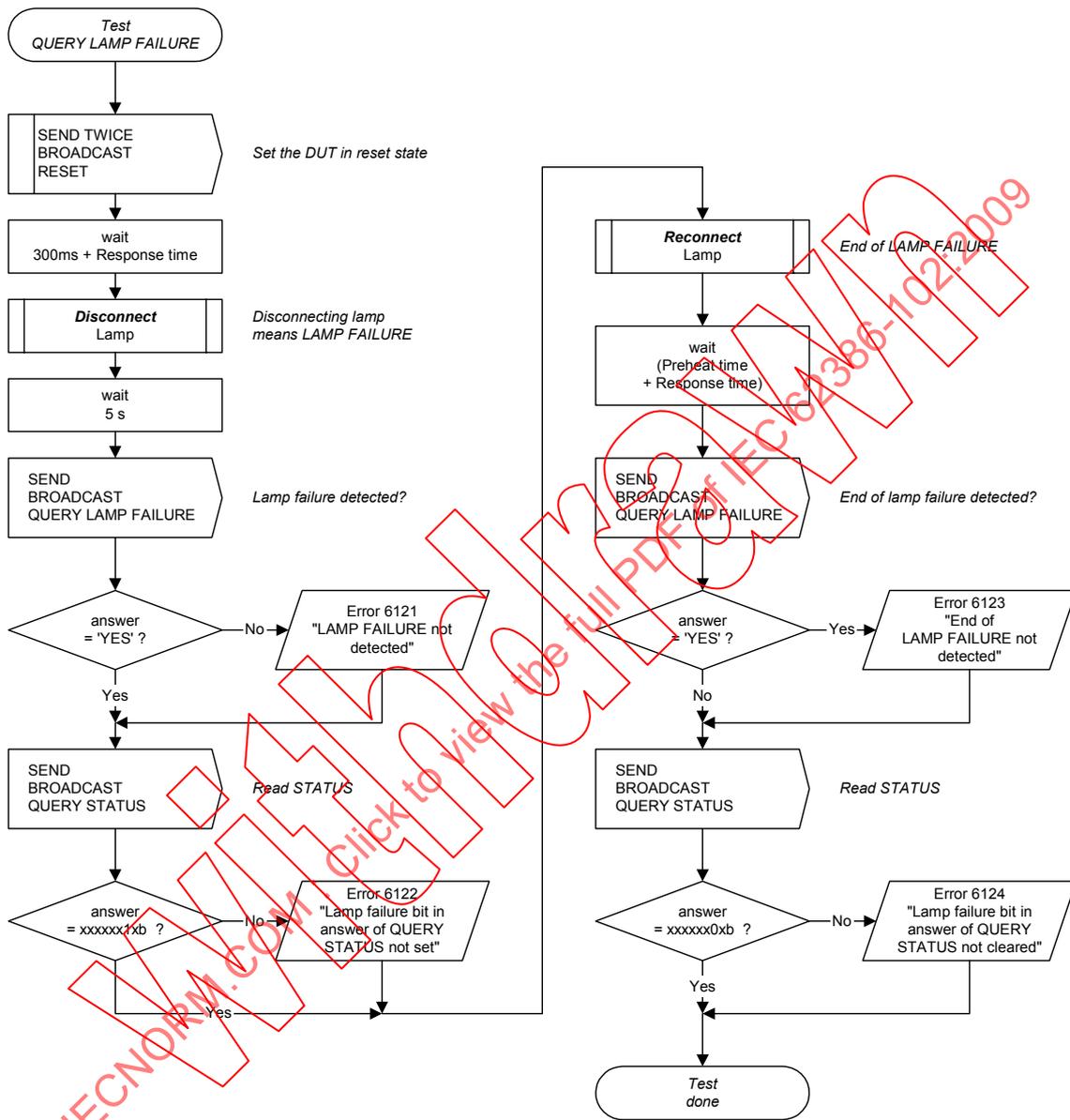


Figure 81 – Test sequence 'QUERY DEVICE TYPE'

**12.6.1.2 Test sequence 'QUERY LAMP FAILURE'**

The test sequence shown in Figure 82 shall be used to check the correct function of the command QUERY LAMP FAILURE. The corresponding bit in the answer of the command QUERY STATUS is also tested.



**Figure 82 – Test sequence 'QUERY LAMP FAILURE'**

### 12.6.1.3 Test sequence 'QUERY LAMP POWER ON'

The test sequence shown in Figure 83 shall be used to check the correct function of the command QUERY LAMP POWER ON. The corresponding bit in the answer of the command QUERY STATUS is also tested.

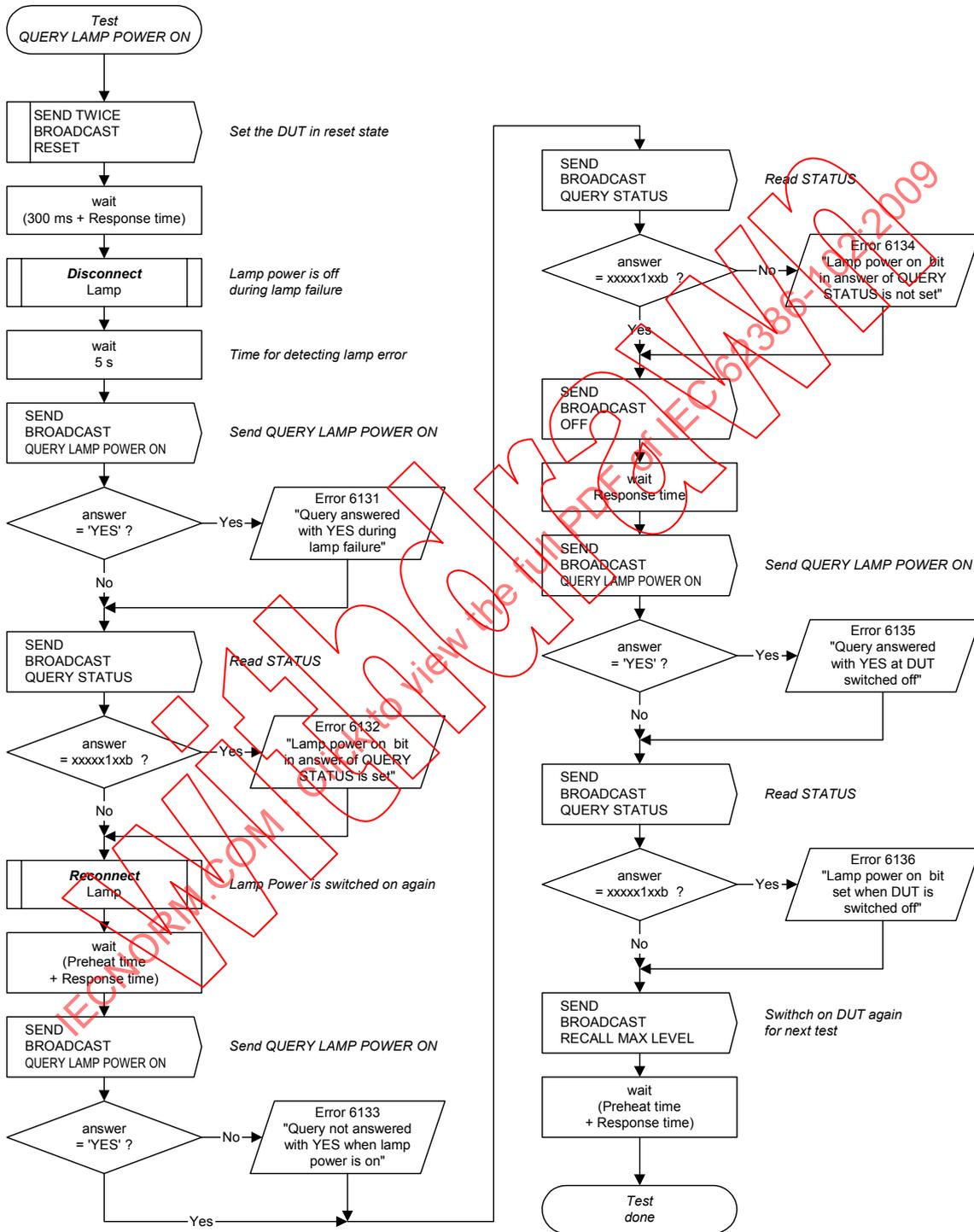


Figure 83 – Test sequence 'QUERY LAMP POWER ON'

12.6.1.4 Test sequence 'QUERY LIMIT ERROR'

The test sequence shown in Figure 84 shall be used to check the correct function of the command QUERY LIMIT ERROR. The corresponding bit in the answer of the command QUERY STATUS is also tested. The parameters for the test sequence are given in Table 34.

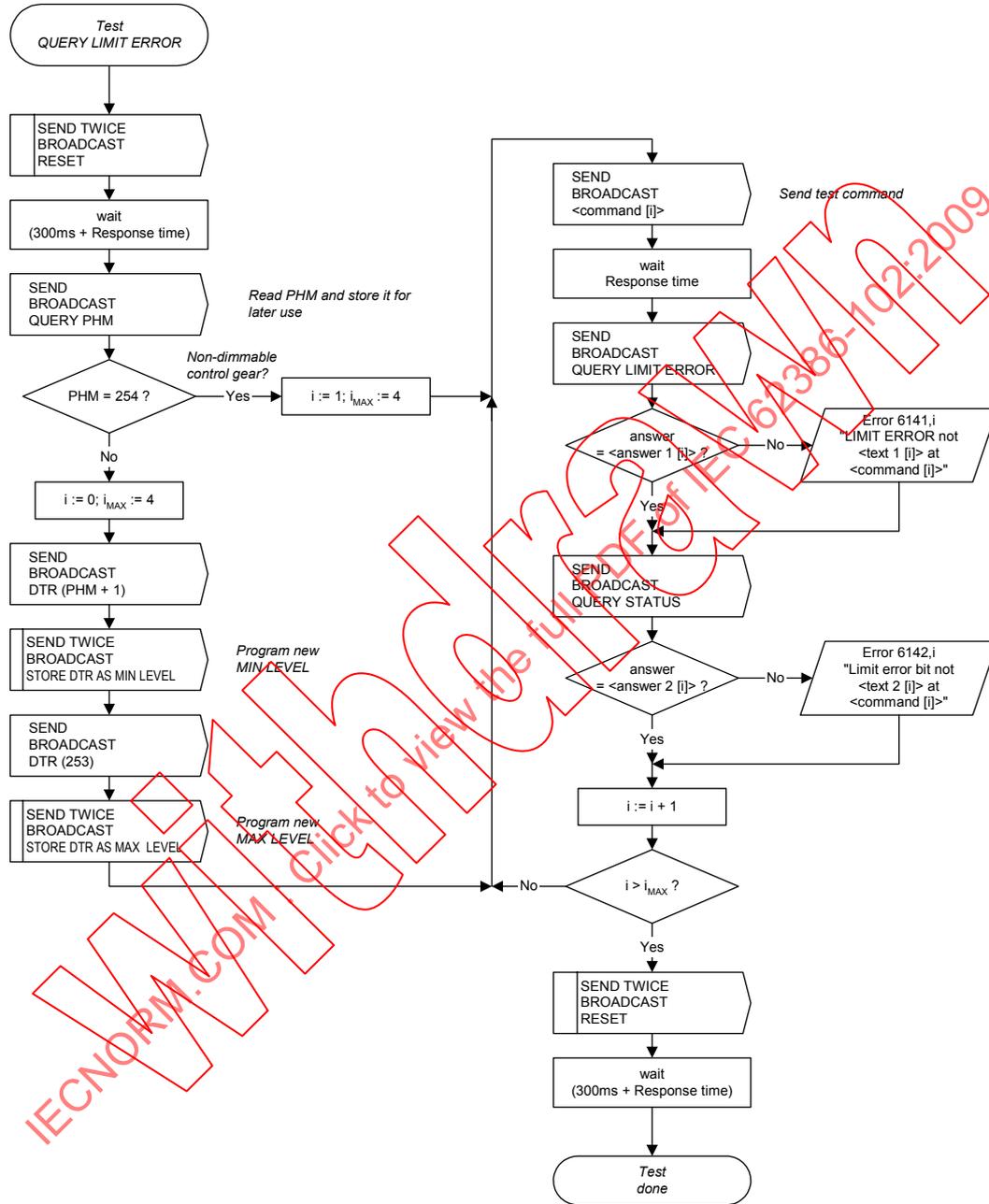


Figure 84 – Test sequence 'QUERY LIMIT ERROR'

Table 34 – Parameters for test sequence 'QUERY LIMIT ERROR'

i	<command [i]>	<answer 1 [i]>	<answer 2 [i]>	<text 1 [i]>	<text 2 [i]>
0	DAPC (254)	Yes	xxxx1xxx	detected	set
1	RECALL MAX LEVEL	No	xxxx0xxx	cleared	cleared
2	DAPC (1)	Yes	xxxx1xxx	detected	set
3	RECALL MIN LEVEL	No	xxxx0xxx	cleared	cleared
4	OFF	No	xxxx0xxx	cleared	cleared

### 12.6.1.5 Test sequence 'QUERY POWER FAILURE'

The test sequence shown in Figure 85 shall be used to check the correct function of the command QUERY POWER FAILURE. The corresponding bit in the answer of the command QUERY STATUS is also tested.

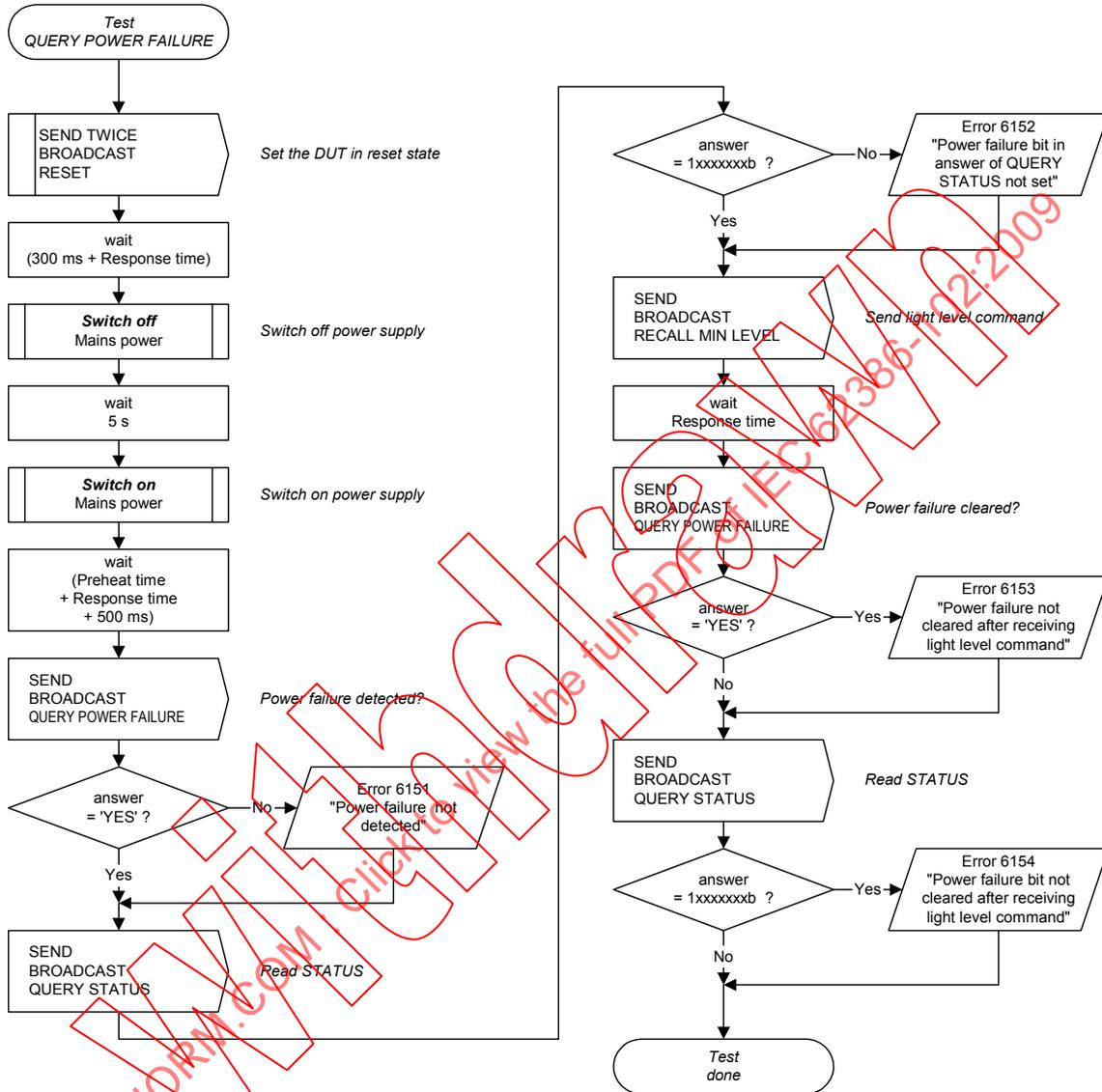
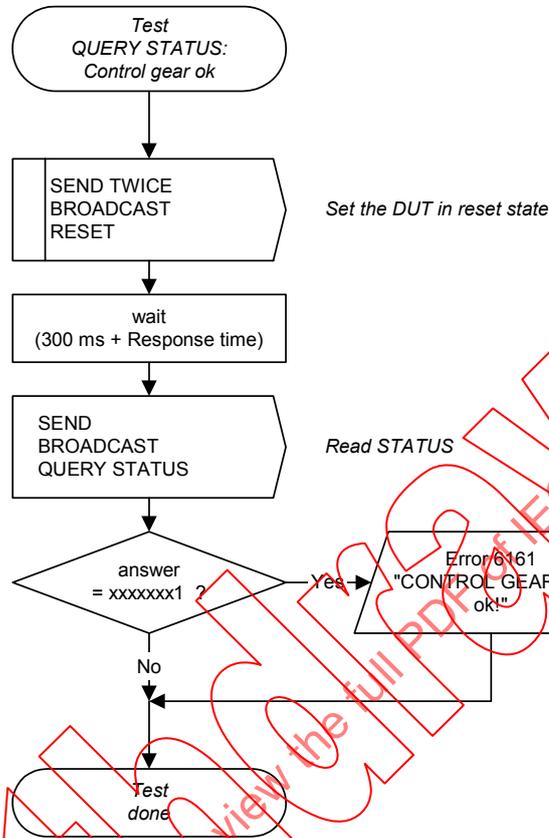


Figure 85 – Test sequence 'QUERY POWER FAILURE'

**12.6.1.6 Test sequence 'QUERY STATUS: control gear ok'**

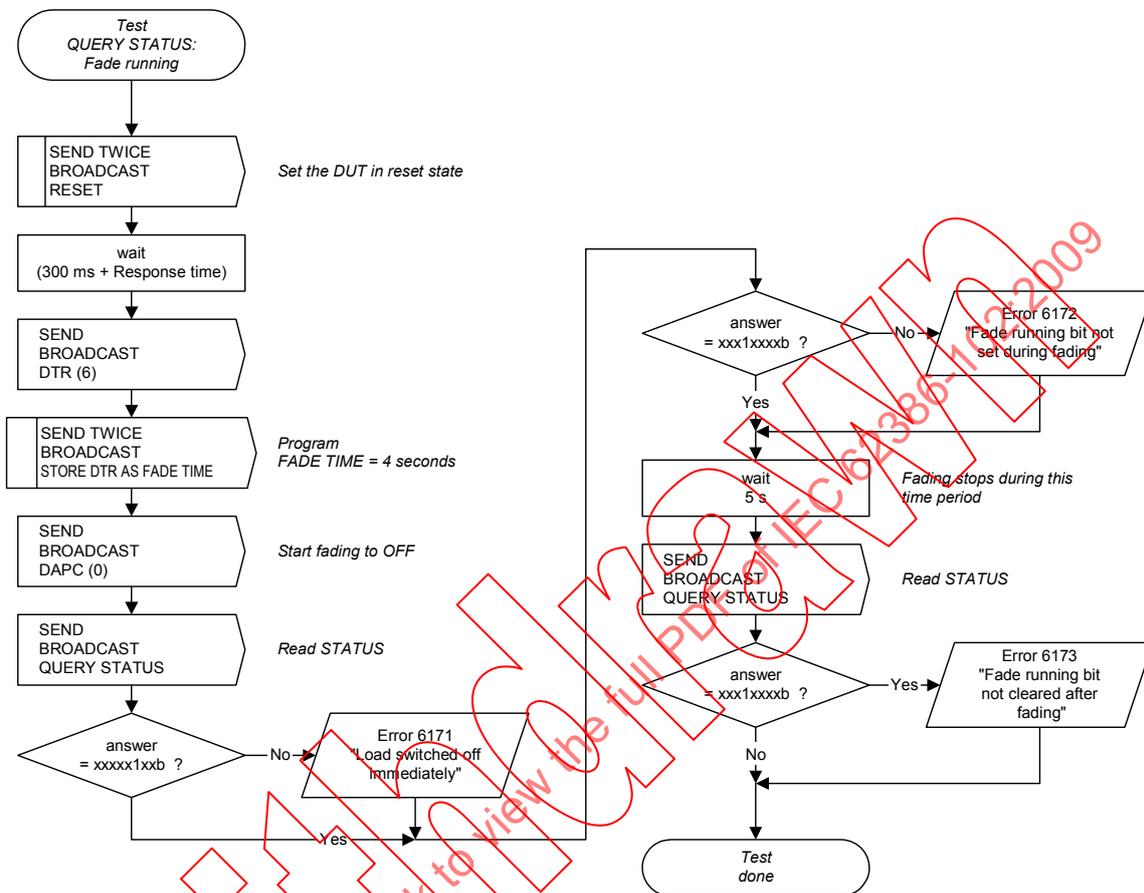
The test sequence shown in Figure 86 shall be used to check the correct state of bit 0, "control gear ok" in the answer of the command QUERY STATUS.



**Figure 86 – Test sequence 'QUERY STATUS: control gear ok'**

**12.6.1.7 Test sequence 'QUERY STATUS: fade running'**

The test sequence shown in Figure 87 shall be used to check the correct function of bit 4, "fade running" in the answer of the command QUERY STATUS.



**Figure 87 – Test sequence 'QUERY STATUS: fade running'**

12.6.2 Test sequences 'Reserved commands'

12.6.2.1 Test sequences 'RESERVED: standard commands'

The test sequence shown in Figure 88 shall be used to check the reserved standard commands 10 to 15, 34 to 41, 48 to 63, 130 to 143, 158 and 159, 166 to 175 and 198 to 223. The parameters for the test sequence are given in Table 35.

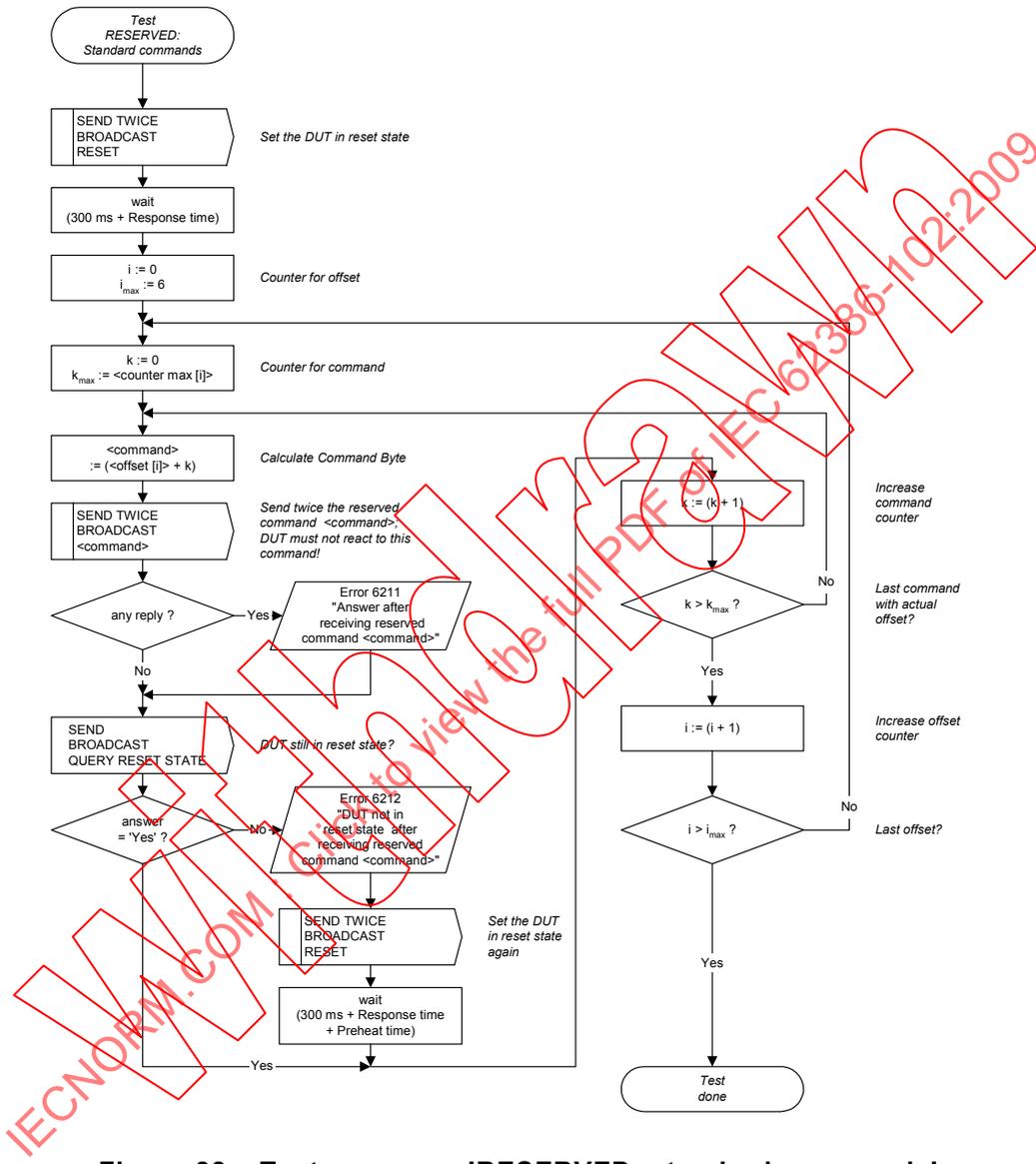


Figure 88 – Test sequence 'RESERVED: standard commands'

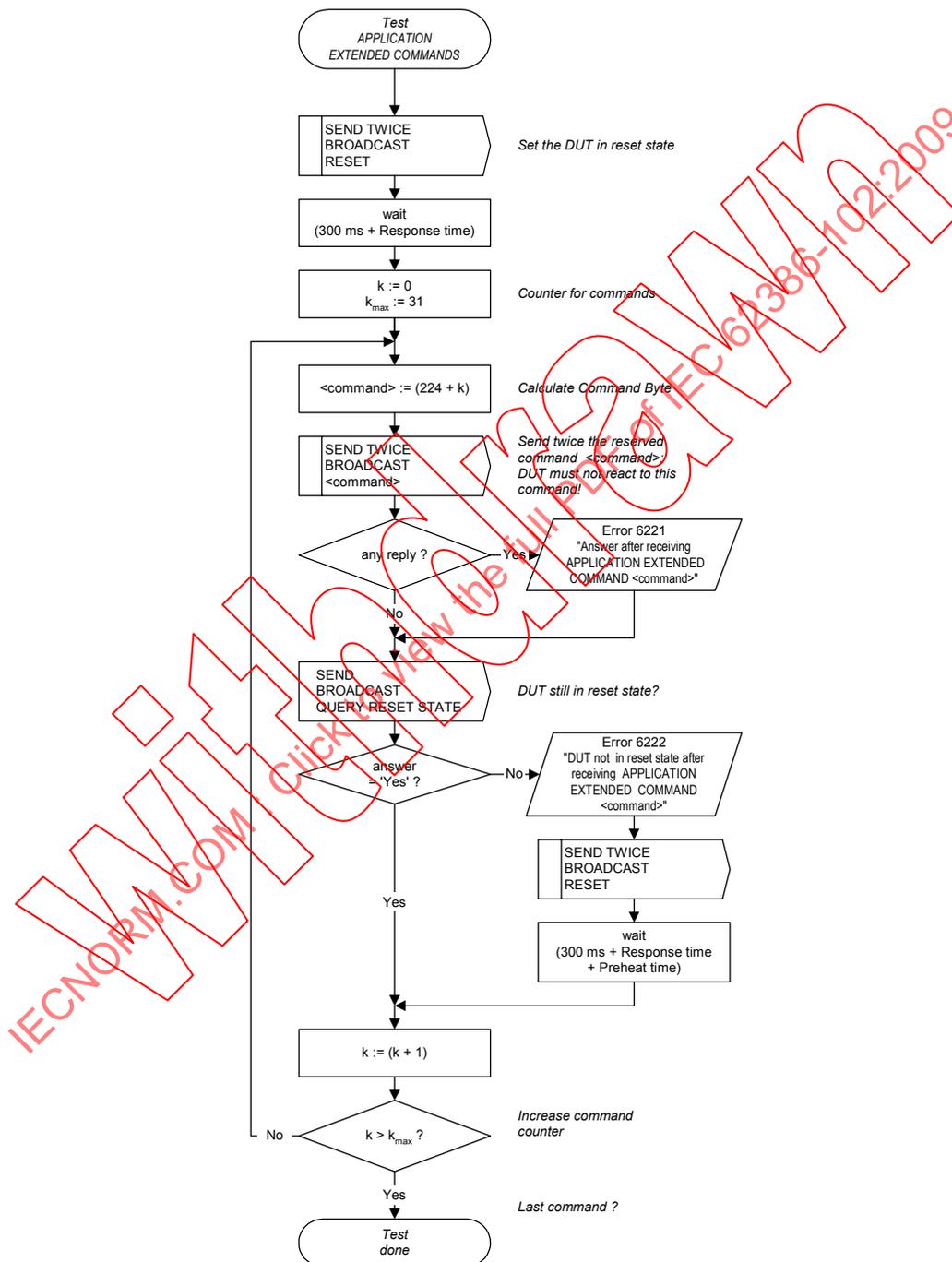
Table 35 – Parameters for test sequence 'RESERVED: standard commands'

Test step i	<offset [i]>	<counter max [i]>
0	10	5
1	34	7
2	48	15
3	130	13
4	158	1
5	166	9
6	198	25

**12.6.2.2 Test sequences 'Application extended commands'**

The test sequence shown in Figure 89 shall be used to check whether a control gear reacts on one of the application extended commands without the command 272 'ENABLE DEVICE TYPE X' preceding.

NOTE Further test on the application extended commands 224 to 255 are defined in the particular parts (2XX) of the IEC 62386-200 series.



**Figure 89 – Test sequence 'Application extended commands'**

12.6.2.3 Test sequences 'RESERVED: special commands 1'

The test sequence shown in Figure 90 shall be used to check the commands 262, 263, 271 and 276 to 302. The parameters for the test sequence are given in Table 36.

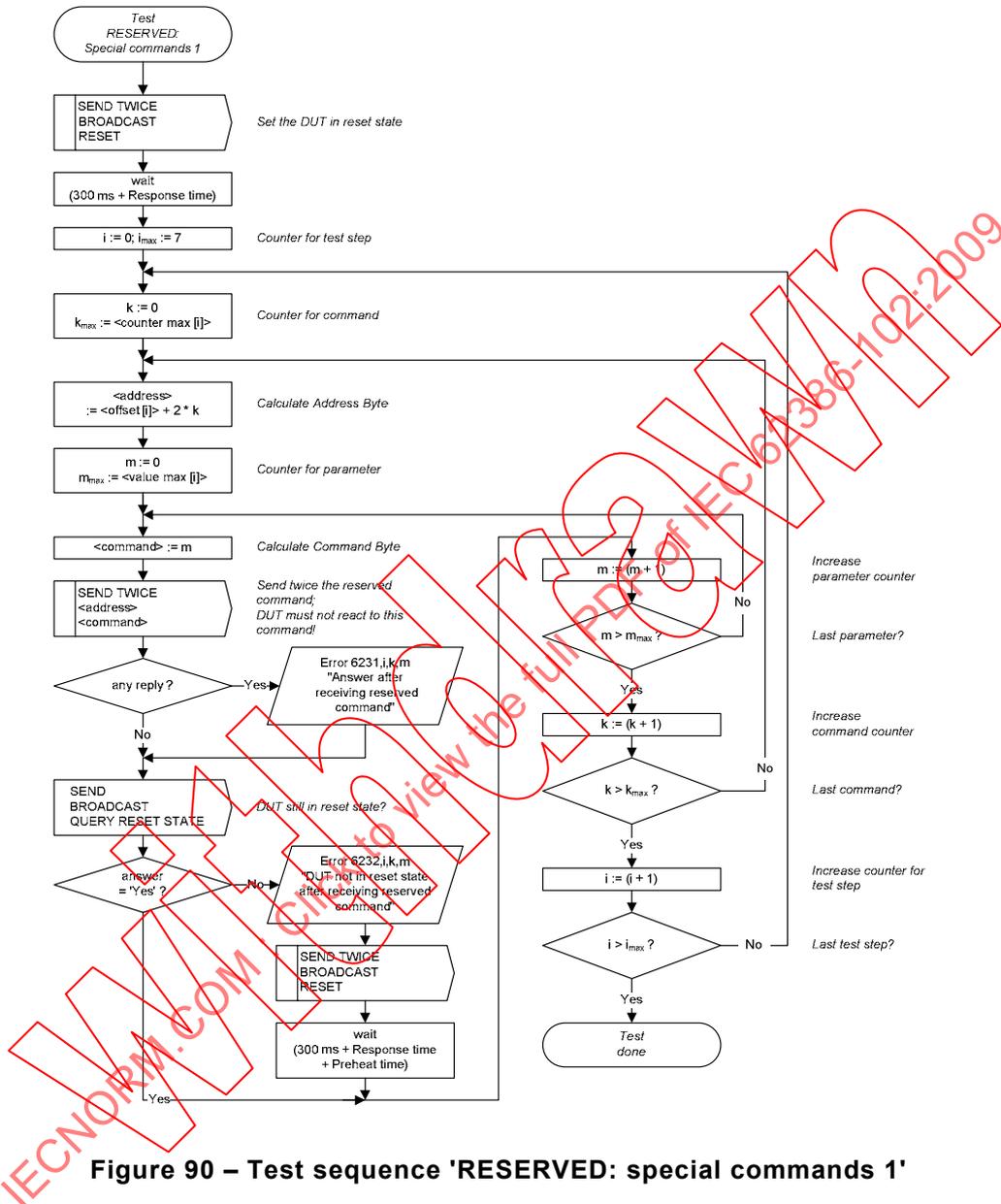


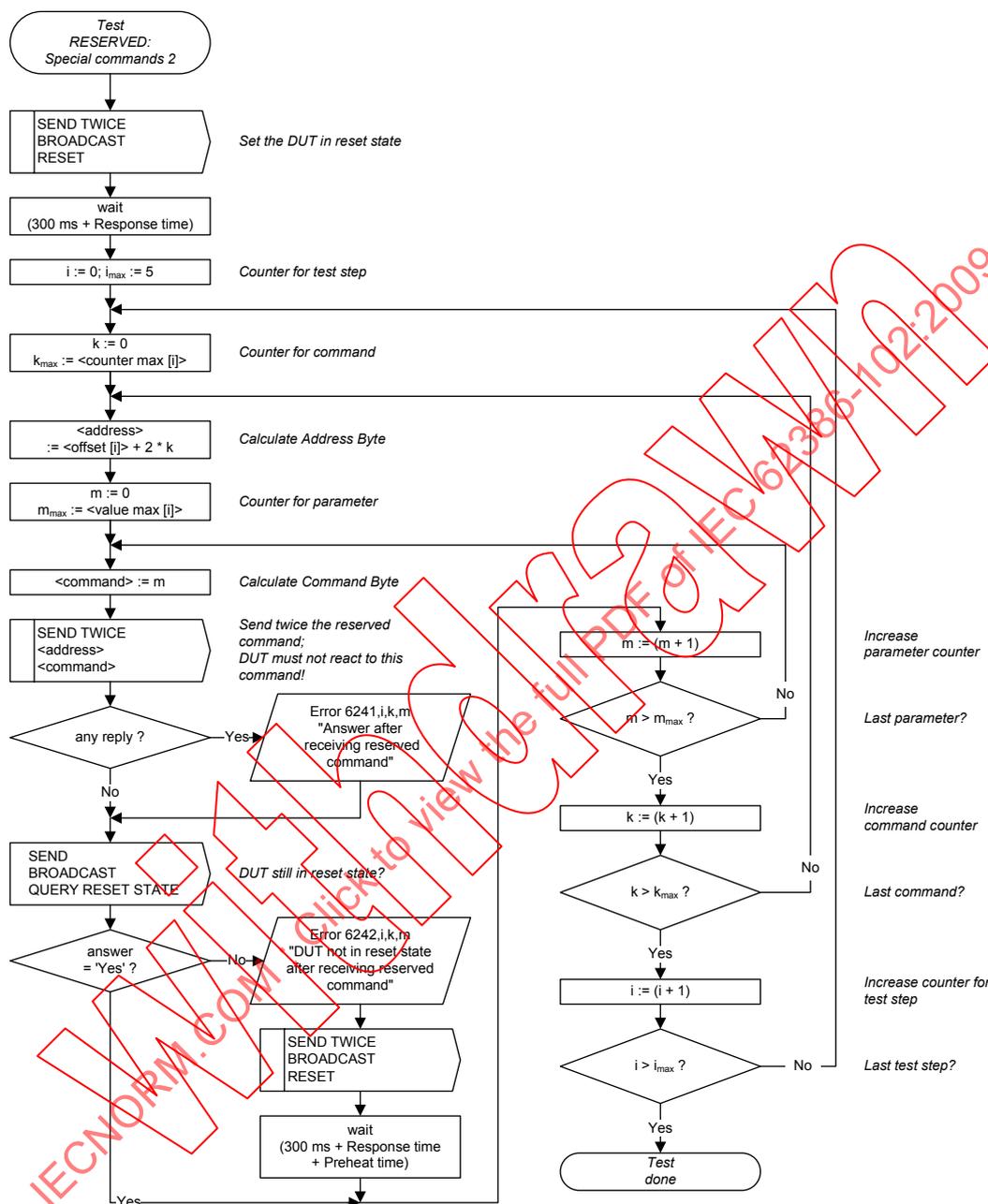
Figure 90 – Test sequence 'RESERVED: special commands 1'

Table 36 – Parameters for test sequence 'RESERVED: special commands 1'

Test step i	<offset [i]>	<counter max [i]>	<value max [i]>
0	173	1	0
1	191	0	255
2	201	3	255
3	209	7	255
4	225	7	255
5	241	3	255
6	249	1	255
7	253	0	255

**12.6.2.4 Test sequences 'RESERVED: special commands 2'**

The test sequence shown in Figure 91 shall be used to check the commands 303 to 349. The parameters for the test sequence are given in Table 37.



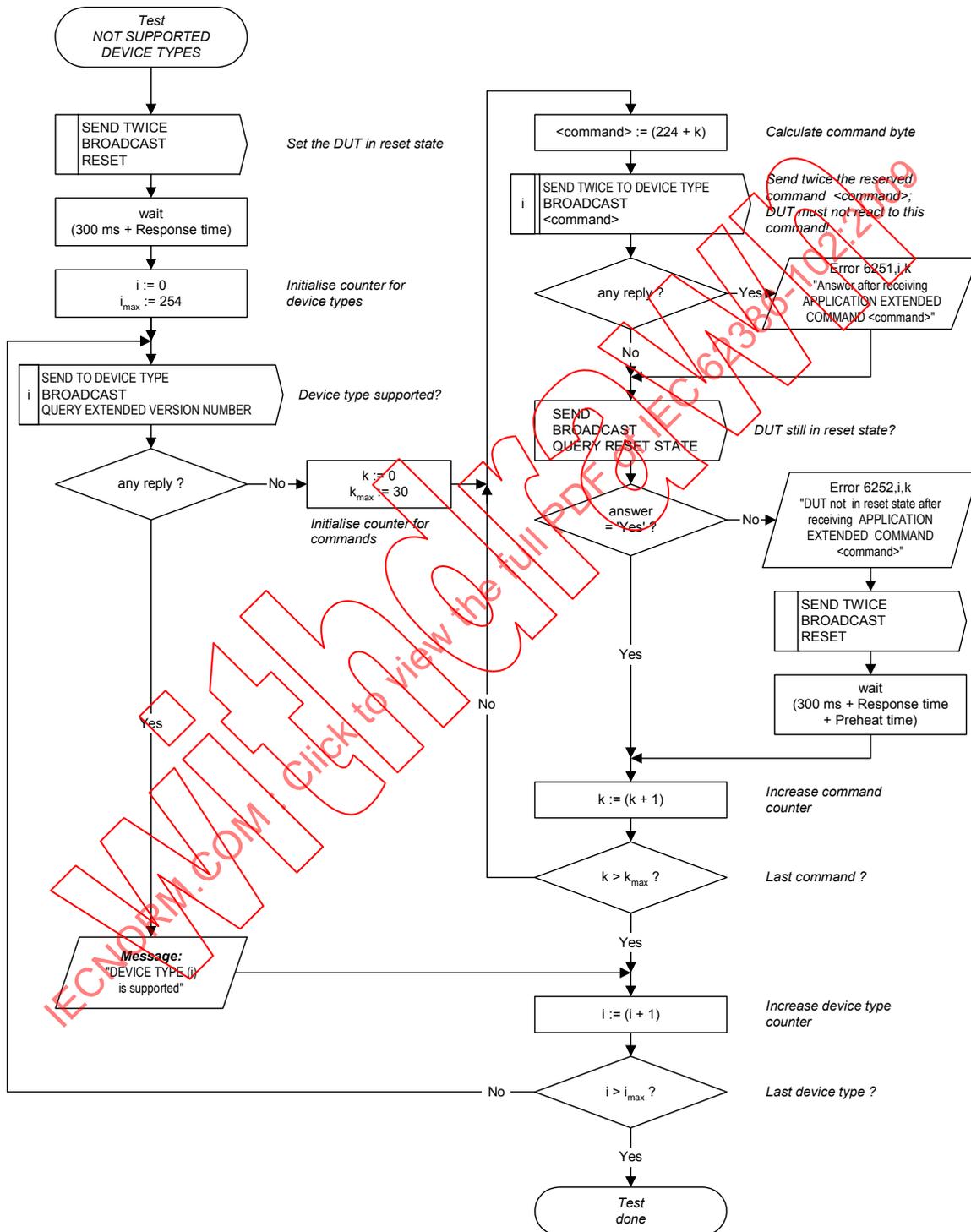
**Figure 91 – Test sequence 'RESERVED: special commands 2'**

**Table 37 – Parameters for test sequence 'RESERVED: special commands 2'**

Test step i	<offset [i]>	<factor [i]>	<counter k max [i]>	<counter n max [i]>
0	160	15	255	0
1	192	15	255	1
2	224	7	255	2
3	240	3	255	3
4	248	1	255	4
5	252	0	255	5

**12.6.2.5 Test sequences 'Not supported device types'**

The test sequence shown in Figure 92 shall be used to check on application extended commands of not supported device types. The control gear shall not react in any way to these commands.



**Figure 92 – Test sequence 'Not supported device types'**

## Annex A (informative)

### Examples of algorithms

#### A.1 Random address allocation

The control gears are connected to a control device that uses random address allocation for setup of the system.

- a) Start the algorithm with command 258 "INITIALISE" which enables the addressing commands for a time period of 15 min.
- b) Send command 259 "RANDOMISE"; all control gear choose a binary random number (BRN) so that  $0 \leq \text{BRN} \leq +2^{24}-1$ .
- c) The control device searches the control gear with the lowest BRN by means of an algorithm which uses commands 264 to 266 and command 260 "COMPARE". The control gear with the lowest BRN is found.
- d) The short address is programmed to the found control gear with aid of command 267 "PROGRAM SHORT ADDRESS".
- e) Command 268 "VERIFY SHORT ADDRESS" can be used to verify the correct programming.
- f) The found control gear shall be retracted from the search process by means of command 261 "WITHDRAW".
- g) Repeat from step 3) on until no further control gear can be found.
- h) Stop the process with the command 256 "TERMINATE".
- i) Use the commands 5 and 6 "RECALL MAX LEVEL" and "RECALL MIN LEVEL" with the programmed short addresses and record the local position of the respective control gear.

NOTE In case of two or more control gear having the same short address, restart the addressing procedure only for these control gear with the "INITIALISE" command (using the short address in the second byte) followed by steps 2) to 9).

#### A.2 One single control gear connected to the control device

Only one control gear is connected to a control device that uses the following algorithm to program a short address.

- a) Transmit the new short address (0AAA AAA1) by command 257 "DATA TRANSFER REGISTER (DTR)".
- b) Verify the content of the DTR by command 152 "QUERY CONTENT DTR".
- c) Send command 128 "STORE DTR AS SHORT ADDRESS" two times within 100 ms.

#### A.3 Address allocation by physical selection

The control gears are connected to a control device that uses physical selection for setup of the system.

- a) Start the algorithm with command 258 "INITIALISE" which enables the addressing commands for a time period of 15 min.
- b) Send command 270 "PHYSICAL SELECTION".
- c) The control device shall repeat command 269 "QUERY SHORT ADDRESS" periodically until a control gear replies (this control gear is physical selected).

- d) The short address is programmed to the selected control gear with aid of command 267 "PROGRAM SHORT ADDRESS".
- e) Use the commands 5 and 6 "RECALL MAX LEVEL" and "RECALL MIN LEVEL" with the programmed short addresses for optical feedback.
- f) Repeat from step 2) on for all remaining control gear.
- g) Stop the process with the command 256 "TERMINATE".

#### A.4 Using application extended commands

A control device using application extend commands needs to detect which application extended commands are supported by the different control gears. The following algorithm can be used:

- a) Initialisation process and address allocation.
- b) Query the device type of every control gear in the system. If the received answer is 'MASK' the device belongs to more than one device type. In this case the following procedure can be used to get a list of the device types the control gear belongs to:
  - 1) Send command 255 "QUERY EXTENDED VERSION NUMBER" preceded by command 272 "ENABLE DEVICE TYPE 0". If there is an answer, the control gear belongs to device type 0.
  - 2) Repeat step a) with all other device types supported by the control device.
- c) The control device shall send command 272 "ENABLE DEVICE TYPE X" before every application extended command.

**Annex B**  
(normative)

**List of device types**

The device types shall be as listed in Table B.1.

**Table B.1 – List of device types**

Device type	Particular requirements for control gear	Defined in
0	Fluorescent lamps	IEC 62386-201
1	Self-contained emergency lighting	IEC 62386-202
2	Discharge lamps (excluding fluorescent lamps)	IEC 62386-203
3	Low voltage halogen lamps	IEC 62386-204
4	Supply Voltage controller for incandescent lamps	IEC 62386-205
5	Conversion from digital into D.C. voltage	IEC 62386-206
6	LED modules	IEC 62386-207
7	Switching function	IEC 62386-208
8	Colour control	IEC 62386-209
9	Sequencer	IEC 62386-210
10	Optical control	IEC 62386-211
11 to 127	Not yet defined	
128 to 254	Reserved for control devices	
255	Control gear supports more than one device type	

## Bibliography

- [1] IEC 60598-1, *Luminaires – Part 1: General requirements and tests*
- [2] IEC 60669-2-1, *Switches for household and similar fixed electrical installations – Part 2-2, Particular requirements – Electronic switches*
- [3] IEC 60921, *Ballasts for tubular fluorescent lamps – Performance requirements*
- [4] IEC 60923, *Auxiliaries for lamps – Ballasts for discharge lamps (excluding tubular fluorescent lamps – Performance requirements*
- [5] IEC 60925, *D.C.-supplied electronic ballasts for tubular fluorescent lamps – performance requirements*
- [6] IEC 61347-1, *Lamp control gear – Part 1: General and safety requirements*
- [7] IEC 61547, *Equipment for general lighting purposes – EMC immunity requirements*
- [8] CISPR 15, *Limits and methods of measurement of radio disturbance characteristics of electrical lighting and similar equipment*
- [9] GS1 , *General Specification: Global Trade Item Number*, Version 7.0, published by the GS1, Avenue Louise 326; BE-1050 Brussels; Belgium; and GS1, 1009 Lenox Drive, Suite 202, Lawrenceville, New Jersey, 08648 USA

IECNORM.COM Click to view the full text of IEC 62386-102:2009

## SOMMAIRE

AVANT-PROPOS.....	146
INTRODUCTION.....	148
1 Domaine d'application .....	149
2 Références normatives.....	149
3 Termes et définitions .....	149
4 Généralités.....	151
5 Spécifications électriques.....	151
6 Alimentation électrique de l'interface.....	151
7 Structure du protocole de transmission.....	151
7.1 Généralités.....	151
7.2 Trame en avant.....	151
7.2.1 Octet d'adresse « YAAA AAAS » .....	151
7.2.2 Octet de données « XXXX XXXX » .....	152
7.3 Trame en arrière .....	152
8 Cadencement.....	152
8.1 Cadencement des bits d'information.....	152
8.2 Cadencement de trame en avant.....	153
8.3 Cadencement de trame en arrière.....	154
8.4 Cadencement de la séquence de trame.....	154
9 Méthode de fonctionnement .....	156
9.1 Courbe de gradation logarithmique, niveaux de puissance d'arc et précision.....	156
9.2 Mise sous tension.....	158
9.3 Echec d'interface.....	158
9.4 Niveau Min et Max.....	159
9.5 Durée et vitesse de modification de l'intensité lumineuse .....	159
9.6 Réaction aux commandes pendant l'état d'erreur .....	160
9.7 Comportement pendant les durées de préchauffage et d'allumage des lampes .....	160
9.8 Accès et carte de la mémoire .....	160
9.8.1 Commandes d'accès à la mémoire .....	160
9.8.2 Carte de la mémoire .....	161
10 Déclaration des variables .....	164
11 Définition des commandes.....	166
11.1 Commandes de contrôle de la puissance d'arc.....	166
11.1.1 Commande de contrôle directe de la puissance d'arc: .....	166
11.1.2 Commandes de contrôle indirectes de la puissance d'arc .....	166
11.2 Commandes de configuration: .....	168
11.2.1 Commandes de configuration générales: .....	168
11.2.2 Réglages des paramètres de puissance d'arc:.....	169
11.2.3 Réglages des paramètres système .....	171
11.3 Commandes de requêtes.....	171
11.3.1 Requêtes liées aux informations d'état .....	171
11.3.2 Requêtes liées aux réglages des paramètres de puissance d'arc .....	173
11.3.3 Requêtes liées aux réglages des paramètres système.....	173
11.3.4 Commandes d'application étendues .....	174

11.4	Commandes spéciales .....	175
11.4.1	Interruption des processus spéciaux.....	175
11.4.2	Téléchargement d'informations au DTR.....	175
11.4.3	Commandes d'adressage .....	175
11.4.4	Commandes spéciales étendues .....	176
11.5	Résumé du répertoire de commandes .....	178
12	Procédures d'essai.....	181
12.0	Généralités.....	181
12.1	Séquences d'essais 'Physical operational parameters' .....	186
12.1.1	Séquences d'essais 'Waveform'.....	186
12.1.2	Séquence d'essais 'Frame structure timing' .....	194
12.1.3	Essai d'isolation .....	194
12.1.4	Séquences d'essais facultatives .....	194
12.1.5	Séquence d'essais 'Response time'.....	197
12.2	Séquences d'essais 'Configuration commands'.....	198
12.2.1	Séquences d'essais 'General configuration commands'.....	198
12.2.2	Séquences d'essais 'Arc power parameter settings'.....	211
12.2.3	Séquences d'essais 'System parameter settings'.....	221
12.2.4	Séquences d'essais 'Memory Access'.....	225
12.3	Séquences d'essais 'Arc power control commands' .....	229
12.3.1	Séquences d'essais 'Timing'.....	229
12.3.2	Séquences d'essais 'Dimming curve'.....	231
12.3.3	Séquences d'essais 'Arc power commands'.....	236
12.4	Séquence d'essais 'Physical address allocation'.....	246
12.5	Séquences d'essais 'Random address allocation' .....	247
12.5.1	Séquences d'essais 'INITIALISE / TERMINATE' .....	247
12.5.2	Séquences d'essais 'RANDOMISE'.....	253
12.5.3	Séquences d'essais 'COMPARE / WITHDRAW' .....	256
12.5.4	Séquences d'essais 'PROGRAM / VERIFY / QUERY SHORT ADDRESS' .....	259
12.6	Séquences d'essais 'Queries and reserved commands' .....	265
12.6.1	Séquences d'essais 'Queries' .....	265
12.6.2	Séquences d'essais 'Reserved commands'.....	271
Annexe A (informative)	Exemples d'algorithmes .....	277
Annexe B (normative)	Liste des types de dispositif .....	279
Bibliographie.....		280
Figure 1	– Codage biphasé "1" .....	153
Figure 2	– Symboles pour niveaux biphasés: "1";"0".....	153
Figure 3	– Trame en avant.....	153
Figure 4	– Cadencement de trame en avant.....	154
Figure 5	– Trame en arrière .....	154
Figure 6	– Cadencement de trame en arrière.....	154
Figure 7	– Exemple de cadencement de séquence de trame.....	155
Figure 8	– Transition des trames en avant aux trames en arrière .....	155
Figure 9	– Transition des trames en arrière aux trames en avant et des trames en avant aux trames en arrière .....	155

Figure 10 – Courbe de gradation logarithmique avec une puissance d'arc minimale de 0,1 % .....	156
Figure 11 – Cadencement des commandes de configuration.....	169
Figure 12 – Structure d'essai générale.....	181
Figure 13 – Etat d'activation et état d'essai.....	182
Figure 14 – Séquence d'essais 'Current rating' .....	186
Figure 15 – Séquence d'essais 'Voltage rating' .....	187
Figure 16 – Séquence d'essais 'Back channel rise time / fall time' .....	188
Figure 17 – Séquence d'essais 'Transmission rate' .....	189
Figure 18 – Séquence d'essais 'Pulse width' .....	191
Figure 19 – 'Code violation'.....	192
Figure 20 – Formes d'onde pour l'essai 'Code violation'.....	193
Figure 21 – Séquence d'essais 'Frame structure timing'.....	194
Figure 22 – Séquence d'essais 'Polarity' .....	195
Figure 23 – Séquence d'essais 'Overvoltage protection'.....	196
Figure 24 – Séquence d'essais 'Response time'.....	197
Figure 25 – Séquence d'essais 'RESET' .....	198
Figure 26 – Séquence d'essais 'RESET: timeout / command in-between' .....	200
Figure 27 – Séquence d'essais '100 ms-timeout'.....	201
Figure 28 – Séquence d'essais 'Commands in-between'.....	203
Figure 29 – Séquence d'essais 'QUERY VERSION NUMBER'.....	205
Figure 30 – Séquence d'essais 'STORE ACTUAL LEVEL IN THE DTR'.....	206
Figure 31 – Séquence d'essais 'Persistent memory'.....	207
Figure 32 – Séquence d'essais 'DTR1'.....	209
Figure 33 – Séquence d'essais 'DTR2'.....	210
Figure 34 – Séquence d'essais 'STORE THE DTR AS MAX LEVEL'.....	211
Figure 35 – Séquence d'essais 'STORE THE DTR AS MIN LEVEL'.....	212
Figure 36 – Séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL'.....	214
Figure 37 – Séquence d'essais 'STORE THE DTR AS POWER ON LEVEL' .....	216
Figure 38 – Séquence d'essais 'STORE THE DTR AS FADE TIME' .....	218
Figure 39 – Séquence d'essais 'STORE THE DTR AS FADE RATE' .....	219
Figure 40 – Séquence d'essais 'STORE THE DTR AS SCENE' / 'GO TO SCENE'.....	220
Figure 41 – Séquence d'essais 'REMOVE FROM SCENE' .....	221
Figure 42 – Séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP'.....	222
Figure 43 – Séquence d'essais 'STORE THE DTR AS SHORT ADDRESS' .....	224
Figure 44 – Séquence d'essais 'Memory Bank 0'.....	225
Figure 45 – Séquence d'essais 'Memory Bank 1'.....	226
Figure 46 – Séquence d'essais 'Other Memory Banks' .....	227
Figure 47 – Séquence d'essais 'ENABLE WRITE MEMORY' .....	228
Figure 48 – Séquence d'essais 'FADE TIME' .....	229
Figure 49 – Séquence d'essais 'FADE RATE'.....	230
Figure 50 – Séquence d'essais 'Logarithmic dimming curve' .....	231
Figure 51 – Séquence d'essais 'Dimming curve' DIRECT ARC POWER CONTROL'.....	232

Figure 52 – Séquence d'essais 'Dimming curve' UP / DOWN' .....	233
Figure 53 – Séquence d'essais 'Dimming curve' STEP UP / STEP DOWN' .....	234
Figure 54 – Séquence d'essais 'Dimming curve' DAPC SEQUENCE' .....	235
Figure 55 – Séquence d'essais 'OFF' .....	236
Figure 56 – Séquence d'essais 'DIRECT ARC POWER CONTROL' .....	237
Figure 57 – Séquence d'essais 'UP' .....	238
Figure 58 – Séquence d'essais 'DOWN' .....	239
Figure 59 – Séquence d'essais 'STEP UP' .....	240
Figure 60 – Séquence d'essais 'STEP DOWN' .....	241
Figure 61 – Séquence d'essais 'RECALL MAX LEVEL' .....	242
Figure 62 – Séquence d'essais 'RECALL MIN LEVEL' .....	243
Figure 63 – Séquence d'essais 'ON AND STEP UP' .....	244
Figure 64 – Séquence d'essais 'STEP DOWN AND OFF' .....	245
Figure 65 – Séquence d'essais 'Physical address allocation' .....	246
Figure 66 – Séquence d'essais 'INITIALISE: 15 minutes timer' .....	247
Figure 67 – Séquence d'essais 'TERMINATE' .....	248
Figure 68 – Séquence d'essais 'INITIALISE: short address' .....	249
Figure 69 – Séquence d'essais 'INITIALISE: no short address' .....	250
Figure 70 – Séquence d'essais 'INITIALISE: 100 ms timeout' .....	251
Figure 71 – Séquence d'essais 'INITIALISE: command in-between' .....	252
Figure 72 – Séquence d'essais 'RANDOMISE: reset values' .....	253
Figure 73 – Séquence d'essais 'RANDOMISE: 100 ms timeout' .....	254
Figure 74 – Séquence d'essais 'RANDOMISE: command in-between' .....	255
Figure 75 – Séquence d'essais 'COMPARE' .....	256
Figure 76 – Séquence d'essais 'WITHDRAW' .....	258
Figure 77 – Séquence d'essais 'PROGRAM SHORT ADDRESS' .....	260
Figure 78 – Séquence d'essais 'VERIFY SHORT ADDRESS' .....	261
Figure 79 – Séquence d'essais 'QUERY SHORT ADDRESS' .....	263
Figure 80 – Séquence d'essais 'SEARCH ADDRESS: reset value' .....	264
Figure 81 – Séquence d'essais 'QUERY DEVICE TYPE' .....	265
Figure 82 – Séquence d'essais 'QUERY LAMP FAILURE' .....	266
Figure 83 – Séquence d'essais 'QUERY LAMP POWER ON' .....	267
Figure 84 – Séquence d'essais 'QUERY LIMIT ERROR' .....	268
Figure 85 – Séquence d'essais 'QUERY POWER FAILURE' .....	269
Figure 86 – Séquence d'essais 'QUERY STATUS: control gear ok' .....	270
Figure 87 – Séquence d'essais 'QUERY STATUS: fade running' .....	271
Figure 88 – Séquence d'essais 'RESERVED: standard commands' .....	272
Figure 89 – Séquence d'essais 'Application extended commands' .....	273
Figure 90 – Séquence d'essais 'RESERVED: special commands 1' .....	274
Figure 91 – Séquence d'essais 'RESERVED: special commands 2' .....	275
Figure 92 – Séquence d'essais 'Not supported device types' .....	276

Tableau 1 – Courbe de gradation logarithmique avec une puissance d'arc minimale de 0,1 % .....	157
Tableau 2 – Durées et vitesses de modification de l'intensité lumineuse .....	159
Tableau 3 – Carte de la mémoire du bloc de mémoire 0 .....	162
Tableau 4 – Carte de la mémoire du bloc de mémoire 1 .....	163
Tableau 5 – Carte de la mémoire d'autres blocs de mémoire .....	164
Tableau 6 – Déclaration des variables .....	165
Tableau 7 – Résumé du répertoire de commandes .....	178
Tableau 8 – Combinaisons de cadencement pour la séquence d'essais 'Pulse width' .....	190
Tableau 9 – Paramètres pour la séquence d'essais 'RESET' .....	199
Tableau 10 – Paramètres pour la séquence d'essais '10 ms-timeout' .....	202
Tableau 11 – Paramètres pour la séquence d'essais 'Commands in-between' .....	204
Tableau 12 – Paramètres pour la séquence d'essais 'Persistent memory' .....	208
Tableau 13 – Paramètres pour la séquence d'essais 'DTR1' .....	209
Tableau 14 – Paramètres pour la séquence d'essais 'DTR2' .....	210
Tableau 15 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MAX LEVEL' .....	211
Tableau 16 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MIN LEVEL' .....	212
Tableau 17 – Paramètres pour la séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL' .....	213
Tableau 18 – Paramètres pour la séquence d'essais 'STORE THE DTR AS POWER ON LEVEL' .....	215
Tableau 19 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME' .....	217
Tableau 20 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME' .....	219
Tableau 21 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME' .....	220
Tableau 22 – Paramètres pour la séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP' .....	223
Tableau 23 – Paramètres pour la séquence d'essais 'STORE THE DTR AS SHORT ADDRESS' .....	223
Tableau 24 – Paramètres pour la séquence d'essais 'ENABLE WRITE MEMORY' .....	228
Tableau 25 – Paramètres pour la séquence d'essais 'FADE TIME' .....	229
Tableau 26 – Paramètres pour la séquence d'essais 'FADE RATE' .....	230
Tableau 27 – Paramètres pour la séquence d'essais 'Logarithmic dimming curve' .....	231
Tableau 28 – Paramètres pour la séquence d'essais 'Dimming curve: DAPC SEQUENCE' .....	235
Tableau 29 – Paramètres pour la séquence d'essais 'DIRECT ARC POWER CONTROL' .....	237
Tableau 30 – Paramètres pour la séquence d'essais 'COMPARE' .....	256
Tableau 31 – Paramètres pour la séquence d'essais 'COMPARE' .....	257
Tableau 32 – Paramètres pour la séquence d'essais 'PROGRAM SHORT ADDRESS' .....	259
Tableau 33 – Paramètres pour la séquence d'essais 'QUERY SHORT ADDRESS' .....	262
Tableau 34 – Paramètres pour la séquence d'essais 'QUERY LIMIT ERROR' .....	269

Tableau 35 – Paramètres pour la séquence d'essais 'RESERVED: standard commands' .....	272
Tableau 36 – Paramètres pour la séquence d'essais 'RESERVED: special commands 1' ....	274
Tableau 37 – Paramètres pour la séquence d'essais 'RESERVED: special commands 2' ....	275
Tableau B.1 – Liste des types de dispositif .....	279

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009  
Withdrawn

## COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

### INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

#### Partie 102: Exigences générales – Appareillages de commande

##### AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications, la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente, les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La norme internationale CEI 62386-102 a été établie par le sous-comité 34C: Appareils auxiliaires pour lampes, du comité d'études 34 de la CEI: Lampes et équipements associés.

La présente Norme internationale, ainsi que la CEI 62386-101 et la CEI 62386-201, remplacent l'Article E.4 « Commande par signaux numériques » et l'Annexe G « Procédures d'essai pour les ballasts avec interface de commande numérique selon l'Article E.4 » de la CEI 60929:2006.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
34C/874/FDIS	34C/883/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

La présente Partie 102 est destinée à être utilisée conjointement avec la Partie 101 appropriée, qui contient les exigences générales pour le type de produit applicable (système), et avec la partie 2XX appropriée (exigences particulières pour les appareillages) qui comporte les articles complétant ou modifiant les articles correspondants de la Partie 101 et Partie 102, afin d'établir les règles complètes pour chaque type de produit.

Une liste de toutes les parties de la série CEI 62386, présentées sous le titre général: *Interface d'éclairage adressable numérique*, est donnée sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

## INTRODUCTION

La première édition de la norme CEI 62386-102 est publiée conjointement à la CEI 62386-101 et avec les diverses parties qui composent la série CEI 62386-200 relatives aux appareillages. Une série de parties relatives aux dispositifs de commande (à publier en tant que norme d'exigences générales CEI 62386-103 et les diverses parties qui composent la série CEI 62386-300 donnant des exigences particulières pour les dispositifs de commande) est à l'étude. La présentation de la CEI 62386 en parties publiées séparément facilitera les futurs amendements et révisions. Des exigences supplémentaires seront ajoutées si, et quand le besoin en sera reconnu.

La présente Norme internationale, et les autres parties qui composent la série CEI 62386-100, en faisant référence à un article quelconque de la CEI 62386-101 ou la CEI 62386-102, spécifient la mesure dans laquelle un article s'applique et l'ordre dans lequel les essais doivent être effectués. Les parties contiennent également des exigences supplémentaires, s'il y a lieu. Toutes les parties composant la série CEI 62386-100 sont autonomes et, par conséquent, ne contiennent pas de références les unes aux autres.

Lorsque les exigences d'un quelconque des articles de la CEI 62386-101 sont citées en référence dans la présente Norme internationale par la phrase « Les exigences de l'article « n » de la CEI 62386-101 s'appliquent », cette phrase doit être interprétée comme signifiant que toutes les exigences de l'article en question de la Partie 101 s'appliquent, excepté celles qui ne s'appliquent manifestement pas au type d'appareillage spécifique.

L'objet de la normalisation de l'interface de commande par signaux numériques des appareils électroniques est d'atteindre l'interopérabilité des systèmes multi-constructeurs entre les appareillages électroniques et les dispositifs de commande d'éclairage, à un niveau inférieur à celui des systèmes de gestion des bâtiments. Sauf indication contraire, tous les nombres utilisés dans la présente Norme internationale sont des nombres décimaux. Les nombres hexadécimaux sont donnés dans le format 0xVV où VV constitue la valeur. Les nombres binaires sont donnés dans le format XXXXXXXXb ou dans le format XXXX XXXX, où X est égal à 0 ou 1; « x » dans les nombres binaires signifie « que la valeur n'a pas d'influence ».

# INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

## Partie 102: Exigences générales – Appareillages de commande

### 1 Domaine d'application

La présente norme internationale spécifie un protocole et des méthodes d'essai pour la commande par signaux numériques des appareillages de commande électroniques destinés à être utilisés dans les alimentations alternatives ou continues.

NOTE Les essais décrits dans la présente norme sont des essais de type. Les exigences relatives aux essais des appareillages individuels en cours de production ne sont pas incluses.

### 2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60929:2006, *Ballasts électroniques alimentés en courant alternatif pour lampes tubulaires à fluorescence – Exigences de performances*

CEI 61347-2-3, *Appareillages de lampes – Partie 2-3: Prescriptions particulières pour les ballasts électroniques alimentés en courant alternatif pour lampes fluorescentes*

CEI 62386-101:2009, *Interface d'éclairage adressable numérique – Partie 101: Exigences générales – Système*

### 3 Termes et définitions

Pour les besoins du présent document, les termes et définitions donnés dans l'Article 3 de la CEI 62386-101, ainsi que les suivants, s'appliquent.

#### 3.1 puissance d'arc

puissance fournie aux sources d'éclairage (lampes), responsable de leur rendement

#### 3.2 niveau de puissance d'arc

valeur interne représentant la puissance d'arc cible

#### 3.3 trame en avant

séquence de bits utilisée pour transmettre des données d'un maître à un esclave

#### 3.4 adresse courte

type d'adresse utilisé pour adresser un appareillage individuel dans le système

### 3.5

#### **adresse de groupe**

type d'adresse utilisé pour adresser simultanément un groupe d'appareillages dans le système

### 3.6

#### **diffusion**

type d'adresse utilisé pour adresser simultanément l'ensemble des appareillages dans le système

### 3.7

#### **commande**

séquence de bits provoquant une réaction quelconque dans le récepteur

### 3.8

#### **trame en arrière**

séquence de bits utilisée pour transmettre des données d'un esclave à un maître

### 3.9

#### **séquence de trame**

groupe de trames consécutives

### 3.10

#### **durée de modification de l'intensité lumineuse (fade time)**

durée pendant laquelle le rendement lumineux passe du niveau d'intensité lumineuse effectif au niveau d'intensité cible spécifié par la commande reçue

### 3.11

#### **vitesse de modification de l'intensité lumineuse (fade rate)**

vitesse de la modification du rendement lumineux

### 3.12

#### **adresse de recherche**

nombre à 24 bits utilisé pour identifier un appareillage individuel dans le système au cours de l'initialisation

### 3.13

#### **adresse aléatoire**

adresse à 24 bits générée par l'appareillage au cours de l'initialisation

### 3.14

#### **scénario**

niveau de rendement lumineux prééglé pouvant être configuré

### 3.15

#### **DTR = Data transfer register (registre de transfert des données)**

registres polyvalents utilisés pour transmettre des données d'un dispositif de commande vers l'appareillage et inversement

### 3.16

#### **temps de réponse**

durée effective pendant laquelle un appareillage modifie son rendement sans modification de l'intensité lumineuse

### 3.17

#### **état réinitialisé**

état dans lequel tous les paramètres configurables de l'appareillage, tels qu'indiqués dans le Tableau 6 (y compris le niveau effectif), présentent des valeurs réinitialisées

**3.18****code article international (GTIN)**

numéro utilisé pour identifier de façon univoque, partout dans le monde, les articles commercialisés

NOTE Ce code est composé d'un préfixe de société GS1 ou CUP, suivi d'un numéro de référence d'article et d'un chiffre de contrôle. Il est décrit dans les "GS1 General Specifications" (« Spécifications générales GS1 »), version 7.0, publiées par le GS1, avenue Louise 326; B-1050 Bruxelles, Belgique et le GS1, 1009 Lenox Drive, Suite 202, Lawrenceville, New Jersey, 08648 Etats-Unis.

**3.19****octet de données**

second octet d'une trame en avant

**4 Généralités**

Les exigences de 4.1 et 4.2 de la CEI 62386-101 doivent s'appliquer.

**5 Spécifications électriques**

Les exigences de l'Article 5 de la CEI 62386-101 doivent s'appliquer.

**6 Alimentation électrique de l'interface**

Les exigences de l'Article 6 de la CEI 62386-101 doivent s'appliquer, si une alimentation est intégrée à l'appareillage de commande.

**7 Structure du protocole de transmission****7.1 Généralités**

Une trame en avant ainsi qu'une trame en arrière doivent être analysées dans le récepteur. En cas de violation de code, la trame doit être ignorée. 1,7 ms après l'apparition d'une violation de code, l'appareillage doit être à nouveau prêt pour la réception d'une trame.

**7.2 Trame en avant**

Une trame en avant doit être constituée de 19 bits, comme spécifié en 8.2:

- 1 bit de départ: (« 1 » logique, code biphasé)
- 1 octet d'adresse 'YAAA AAAS': (code biphasé)
- 1 octet de données « XXXX XXXX »: (code biphasé)
- 2 bits d'arrêt: (ligne libre)

**7.2.1 Octet d'adresse « YAAA AAAS »**

Le premier octet d'une trame en avant s'appelle l'« octet d'adresse ». Chaque appareillage doit être capable de réagir à une adresse courte, à 16 adresses de groupe et à une diffusion. Le schéma d'adressage suivant doit être utilisé:

<b>Type d'adresses:</b>		<b>octet d'adresse:</b>
64	adresses courtes	0 – 63 0AAA AAAS
16	adresses de groupe	0 – 15 100A AAAS
	diffusion	1111 111S
	commandes spéciales	1010 0000 à 1111 1101

Y: adresse courte ou de groupe/diffusion: Y = "0": adresse courte  
Y = "1": adresse de groupe ou diffusion

A: bit d'adresse significatif

S: bit sélecteur:  
d'arc direct S = "0": octet de données = niveau de puissance

S = "1": octet de données = commande

Lorsque l'octet d'adresse contient une adresse courte, une adresse de groupe ou une adresse de diffusion, le bit le moins significatif (S) est désigné comme le « bit sélecteur ». Il est utilisé pour indiquer si un niveau de puissance d'arc direct ou une commande suit dans l'octet de données.

Les commandes spéciales, dont les exigences sont spécifiées en 11.4, doivent utiliser l'octet CCCC CCCC transmis dans l'octet d'adresse pour la sélection de la commande.

### 7.2.2 Octet de données « XXXX XXXX »

Le bit le moins significatif de l'octet d'adresse, dans le cas d'une adresse courte, d'une adresse de groupe ou d'une diffusion (bit sélecteur « S »), doit indiquer si l'octet de données contient un niveau de puissance d'arc direct ou une commande:

S = "0": octet de données = niveau de puissance d'arc direct (voir 11.1.1)

S = "1": octet de données = commande (voir 11.1.2 et les paragraphes suivants)

Dans le cas de commandes spéciales, le contenu de l'octet de données doit être défini avec les commandes pertinentes, comme spécifié en 11.4.

### 7.3 Trame en arrière

Une trame en arrière ne doit être envoyée qu'après réception d'une commande de requête ou d'une commande de mémoire à écriture.

Une trame en arrière doit être constituée de 11 bits, comme spécifié en 8.3:

- 1 bit de départ: (« 1 » logique, code biphasé)
- 1 octet de données « XXXX XXXX »: (code biphasé)
- 2 bits d'arrêt: (ligne libre)

Selon la commande, la trame en arrière (= réponse) doit être soit « Yes » / « No », soit une information de 8 bits:

'Yes': 1111 1111

'No': L'appareillage ne doit pas réagir (ligne libre).

Information de 8 bits: XXXX XXXX

## 8 Cadencement

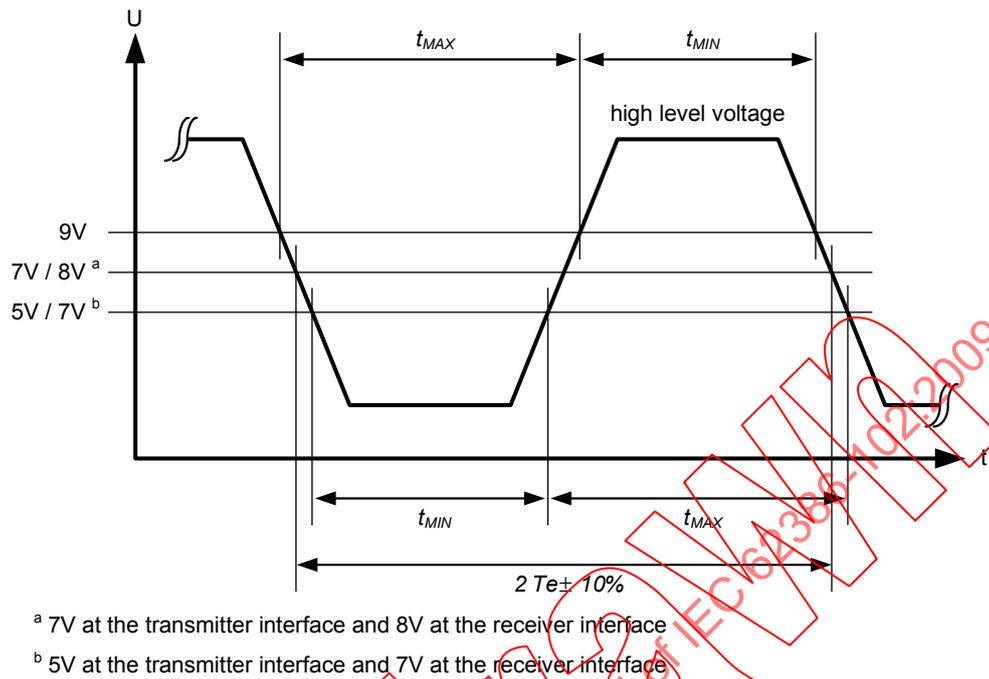
### 8.1 Cadencement des bits d'information

Le codage du bit de départ et des bits d'information doit être biphasé.

Le débit d'information doit être de 1 200 bit/s.

$$T_e = \frac{1}{2 * 1200} \text{ s} = 416.67 \mu\text{s}$$

Le cadencement d'un « 1 » logique doit être tel qu'illustré dans la Figure 1.



**Figure 1 – Codage biphasé "1"**

Les limites pour les durées  $t_{MAX}$  et  $t_{MIN}$  doivent être:

$$t_{MAX} < 500 \mu s \text{ et } t_{MIN} > 334 \mu s$$

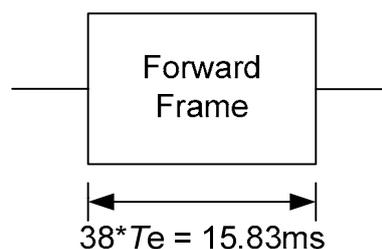
Les symboles pour les niveaux biphasés « 0 » et « 1 » doivent être tels qu'illustrés à la Figure 2.



**Figure 2 – Symboles pour niveaux biphasés: "1";"0"**

## 8.2 Cadencement de trame en avant

Une trame en avant doit être constituée de 19 bits dont la durée correspond à 38 fois  $T_e$ , comme illustré dans les Figures 3 et 4.



**Figure 3 – Trame en avant**

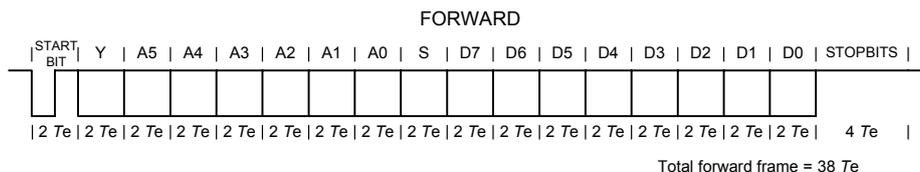


Figure 4 – Cadencement de trame en avant

### 8.3 Cadencement de trame en arrière

Une trame en arrière doit être constituée de 11 bits dont la durée correspond à 22 fois  $T_e$ , comme illustré dans les Figures 5 et 6.

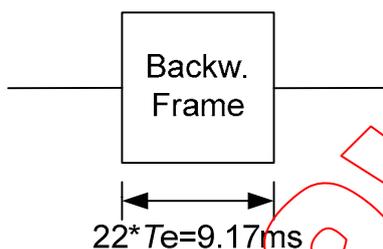


Figure 5 – Trame en arrière

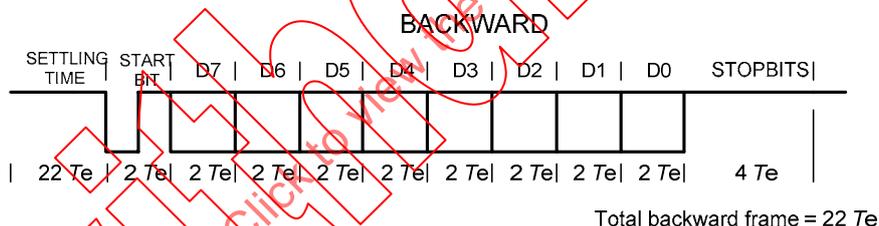


Figure 6 – Cadencement de trame en arrière

### 8.4 Cadencement de la séquence de trame

Les exigences relatives au cadencement de la transmission doivent être conformes à l'illustration des Figures 7, 8 et 9.

La durée comprise entre deux trames consécutives étant définie comme la durée entre la fin du dernier bit d'arrêt et le début du bit de départ de la trame suivante:

- la durée comprise entre deux trames en avant consécutives doit être d'au moins  $22 T_e$ ;
- la durée comprise entre des trames en avant et en arrière doit être  $7 T_e - 22 T_e$ ;
- la durée comprise entre des trames en avant et en arrière doit être d'au moins  $22 T_e$ .

La durée d'établissement étant définie comme la durée comprise entre le dernier flanc montant d'une trame et le premier flanc arrière de la trame suivante:

- la durée d'établissement comprise entre deux trames en avant consécutives doit être d'au moins  $27 T_e$ ;
- la durée d'établissement comprise entre des trames en avant et en arrière doit être  $11 T_e - 27 T_e$ ;

- la durée d'établissement comprise entre des trames en avant et en arrière doit être d'au moins  $27 T_e$ .

Le dispositif de commande d'éclairage doit attendre jusqu'à  $27 T_e + 10 \%$  pour obtenir une réponse. Cette durée débute à partir du dernier flanc montant du message en avant. Si à ce moment, aucune trame en arrière n'a été lancée, cela doit être interprété comme la réponse 'No'.

NOTE 1 Les réponses aux requêtes de diffusion ou adressées en groupe peuvent se chevaucher et éventuellement générer une trame en arrière corrompue.

Dans certains cas, le temps de répétition de la commande doit être de 100 ms (2 trames en avant dans les 100 ms).

NOTE 2 Ceci est explicitement mentionné dans les définitions des commandes concernées.

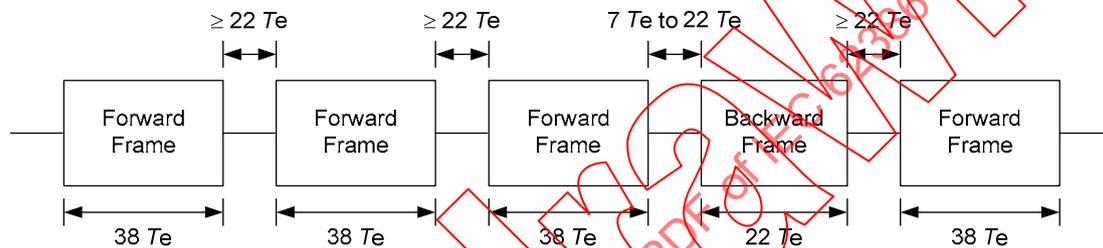


Figure 7 – Exemple de cadencement de séquence de trame

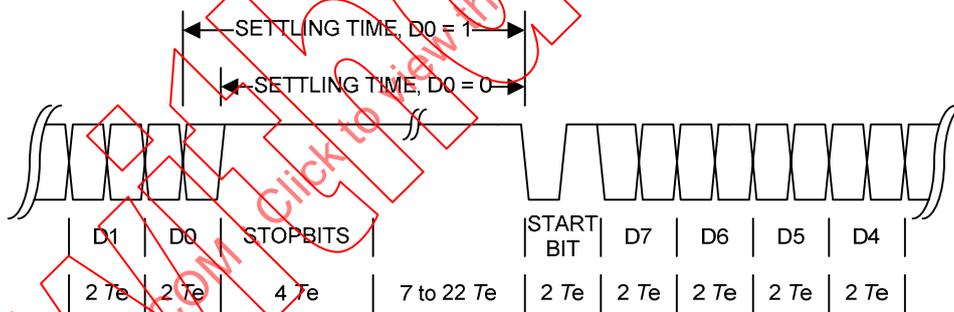


Figure 8 – Transition des trames en avant aux trames en arrière

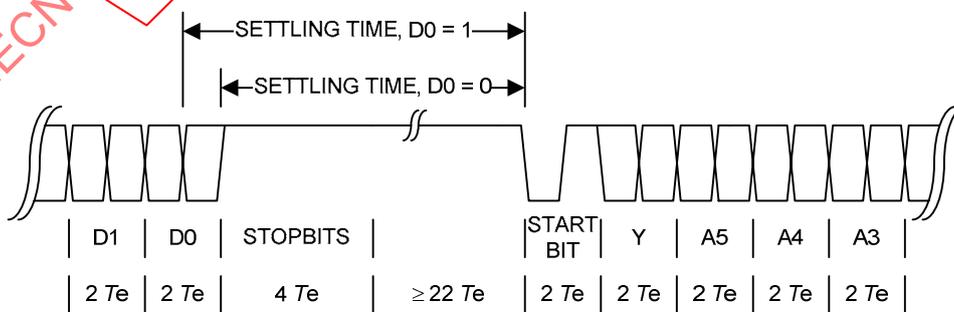


Figure 9 – Transition des trames en arrière aux trames en avant et des trames en avant aux trames en avant

## 9 Méthode de fonctionnement

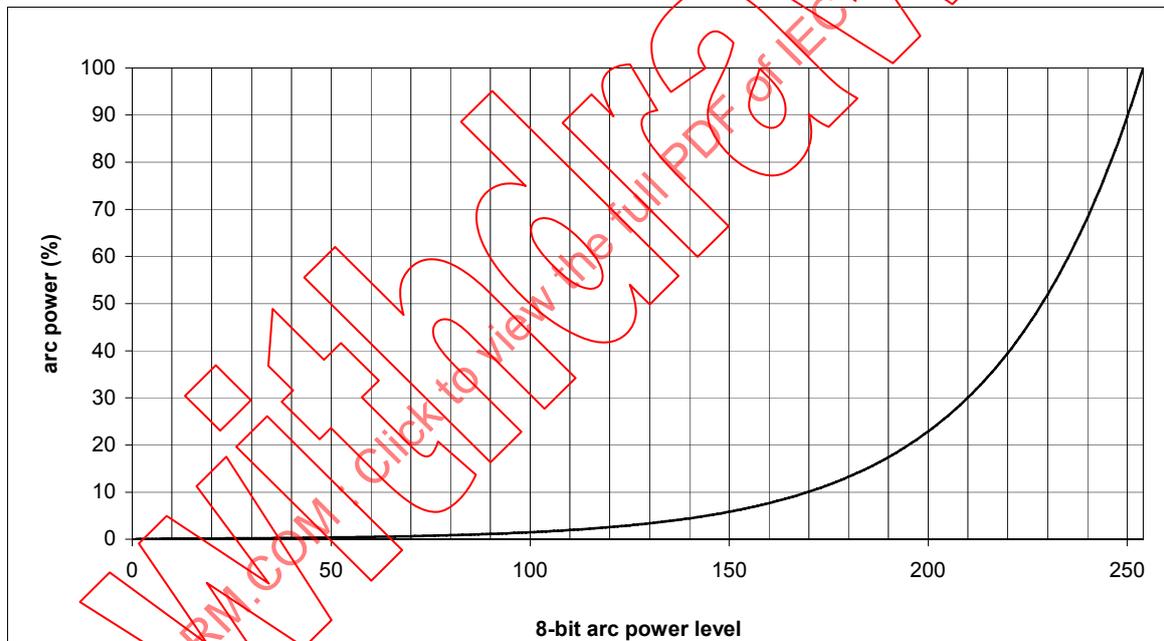
### 9.1 Courbe de gradation logarithmique, niveaux de puissance d'arc et précision

La puissance d'arc la plus faible de l'appareillage est de 0,1 % et doit être couplée au niveau de puissance d'arc 1, tel qu'illustré dans la Figure 10 et le Tableau 1. La puissance d'arc la plus élevée de l'appareillage (100 %) doit être couplée au niveau de puissance d'arc 254, tel qu'illustré dans la Figure 10 et le Tableau 1.

Une courbe de gradation logarithmique de 0,1 % à 100 % doit être définie conformément à la formule:

$$X(n) = 10^{\frac{n-1}{253/3} - 1} \quad \left| \frac{X(n) - X(n+1)}{X(n)} \right| = \text{constant} = 2,8 \%$$

La Figure 10 correspond à la représentation graphique. Le Tableau 1 indique les valeurs calculées.



**Figure 10 – Courbe de gradation logarithmique avec une puissance d'arc minimale de 0,1 %**

La précision relative de la courbe de gradation doit être de  $\pm 1/2$  pas, monotoniquement.

NOTE Il convient que le fabricant de l'appareillage spécifie la précision absolue de la puissance d'arc.

**Tableau 1 – Courbe de gradation logarithmique  
avec une puissance d'arc minimale de 0,1 %**

n	X	n	X	n	X	n	X	n	X
1	0,100	52	0,402	103	1,620	154	6,520	205	26,241
2	0,103	53	0,414	104	1,665	155	6,700	206	26,967
3	0,106	54	0,425	105	1,711	156	6,886	207	27,713
4	0,109	55	0,437	106	1,758	157	7,076	208	28,480
5	0,112	56	0,449	107	1,807	158	7,272	209	29,269
6	0,115	57	0,461	108	1,857	159	7,473	210	30,079
7	0,118	58	0,474	109	1,908	160	7,680	211	30,911
8	0,121	59	0,487	110	1,961	161	7,893	212	31,767
9	0,124	60	0,501	111	2,015	162	8,111	213	32,646
10	0,128	61	0,515	112	2,071	163	8,336	214	33,550
11	0,131	62	0,529	113	2,128	164	8,567	215	34,479
12	0,135	63	0,543	114	2,187	165	8,804	216	35,433
13	0,139	64	0,559	115	2,248	166	9,047	217	36,414
14	0,143	65	0,574	116	2,310	167	9,298	218	37,422
15	0,147	66	0,590	117	2,374	168	9,555	219	38,457
16	0,151	67	0,606	118	2,440	169	9,820	220	39,522
17	0,155	68	0,623	119	2,507	170	10,091	221	40,616
18	0,159	69	0,640	120	2,577	171	10,371	222	41,740
19	0,163	70	0,658	121	2,648	172	10,658	223	42,895
20	0,168	71	0,676	122	2,721	173	10,953	224	44,083
21	0,173	72	0,695	123	2,797	174	11,256	225	45,303
22	0,177	73	0,714	124	2,874	175	11,568	226	46,557
23	0,182	74	0,734	125	2,954	176	11,888	227	47,846
24	0,187	75	0,754	126	3,035	177	12,217	228	49,170
25	0,193	76	0,775	127	3,119	178	12,555	229	50,531
26	0,198	77	0,796	128	3,206	179	12,902	230	51,930
27	0,203	78	0,819	129	3,294	180	13,260	231	53,367
28	0,209	79	0,841	130	3,386	181	13,627	232	54,844
29	0,215	80	0,864	131	3,479	182	14,004	233	56,362
30	0,221	81	0,888	132	3,576	183	14,391	234	57,922
31	0,227	82	0,913	133	3,675	184	14,790	235	59,526
32	0,233	83	0,938	134	3,776	185	15,199	236	61,173
33	0,240	84	0,964	135	3,881	186	15,620	237	62,866
34	0,246	85	0,991	136	3,988	187	16,052	238	64,607
35	0,253	86	1,018	137	4,099	188	16,496	239	66,395
36	0,260	87	1,047	138	4,212	189	16,953	240	68,233
37	0,267	88	1,076	139	4,329	190	17,422	241	70,121
38	0,275	89	1,105	140	4,449	191	17,905	242	72,062
39	0,282	90	1,136	141	4,572	192	18,400	243	74,057
40	0,290	91	1,167	142	4,698	193	18,909	244	76,107
41	0,298	92	1,200	143	4,828	194	19,433	245	78,213

**Tableau 1 (suite)**

n	X	n	X	n	X	n	X	n	X
42	0,306	93	1,233	144	4,962	195	19,971	246	80,378
43	0,315	94	1,267	145	5,099	196	20,524	247	82,603
44	0,324	95	1,302	146	5,240	197	21,092	248	84,889
45	0,332	96	1,338	147	5,385	198	21,675	249	87,239
46	0,342	97	1,375	148	5,535	199	22,275	250	89,654
47	0,351	98	1,413	149	5,688	200	22,892	251	92,135
48	0,361	99	1,452	150	5,845	201	23,526	252	94,686
49	0,371	100	1,492	151	6,007	202	24,177	253	97,307
50	0,381	101	1,534	152	6,173	203	24,846	254	100,000
51	0,392	102	1,576	153	6,344	204	25,534		

### 9.2 Mise sous tension

L'appareillage doit démarrer pour réagir correctement aux commandes, au plus tard 0,5 s. après la mise sous tension. Si aucune commande influençant le niveau de puissance n'est reçue avant le terme d'une période de 0,6 s consécutive à la mise sous tension réseau, l'appareillage doit passer au niveau POWER-ON LEVEL (niveau de mise sous tension) immédiatement, sans modification de l'intensité lumineuse.

Si « MASK » est mémorisé pour le POWER-ON LEVEL, l'appareillage doit passer au niveau de puissance d'arc le plus récent.

Par conséquent, il doit y avoir un intervalle d'au moins 0,1 s pendant lequel un dispositif de commande peut envoyer une commande de contrôle de la puissance d'arc à laquelle l'appareillage obéira immédiatement, ce qui l'empêchera de passer automatiquement au niveau POWER-ON LEVEL.

Après réception de la première trame en avant valide sur l'interface après la mise sous tension, l'appareillage ne doit répondre en aucun cas à toute méthode de commande autre que celle décrite dans la présente norme CEI 62386.

NOTE 1 Des appareillages de différents fabricants peuvent réagir différemment aux commandes de puissance d'arc relatives (telles que STEP DOWN (abaisser)) pendant la période 0,1 s mentionnée ci-dessus.

NOTE 2 Certains appareillages peuvent présenter une phase de préchauffage ou d'allumage (voir 9.7).

NOTE 3 Des appareillages de différents fabricants peuvent restaurer soit le niveau de puissance d'arc réel le plus récent, soit le niveau de puissance d'arc ciblé le plus récent si « MASK » est mémorisé pour le POWER-ON LEVEL.

### 9.3 Echec d'interface

Si la tension libre d'interface reste inférieure au domaine de tension élevée de réception spécifié (voir la CEI 62386-101:2009, Article 5) pendant plus de 500 ms, l'appareillage doit vérifier le contenu de la variable « SYSTEM FAILURE LEVEL ».

Si « MASK » est mémorisé, l'appareillage doit rester dans l'état dans lequel il se trouve (pas de modification du niveau de puissance d'arc, pas de mise sous ou hors tension). Si une autre valeur est mémorisée, l'appareillage doit passer immédiatement à ce niveau de puissance d'arc, sans modification de l'intensité lumineuse. A la restauration de la tension libre, l'appareillage ne doit pas modifier son état.

#### 9.4 Niveau Min et Max

La programmation d'un MIN LEVEL supérieur ou d'un MAX LEVEL inférieur au niveau effectif de puissance d'arc doit immédiatement positionner le niveau effectif de puissance d'arc sur le nouveau MIN LEVEL ou MAX LEVEL, sans modification de l'intensité lumineuse. La programmation d'un MIN LEVEL inférieur ou d'un MAX LEVEL supérieur au niveau effectif de puissance d'arc ne doit pas affecter le niveau effectif de puissance d'arc.

Les niveaux de puissance d'arc mémorisés dans l'appareillage ne doivent pas être restreints par les réglages MIN et MAX LEVEL. Néanmoins, ces niveaux doivent entraîner le fonctionnement de l'appareillage au MIN LEVEL ou MAX LEVEL si la valeur mémorisée est inférieure au MIN LEVEL ou supérieure au MAX LEVEL.

Les niveaux de puissance d'arc « 0 » (OFF) et « 255 » (MASK) ne doivent pas être affectés par les réglages MIN LEVEL et MAX LEVEL.

#### 9.5 Durée et vitesse de modification de l'intensité lumineuse

Les durées et vitesses de modification de l'intensité lumineuse doivent être conformes aux valeurs indiquées dans le Tableau 2.

**Tableau 2 – Durées et vitesses de modification de l'intensité lumineuse**

X	DUREE DE MODIFICATION DE L'INTENSITE LUMINEUSE s	VITESSE DE MODIFICATION DE L'INTENSITE LUMINEUSE pas/s
0	Absence de modification de l'intensité lumineuse	Non applicable
1	0,7	358
2	1,0	253
3	1,4	179
4	2,0	127
5	2,8	89,4
6	4,0	63,3
7	5,7	44,7
8	8,0	31,6
9	11,3	22,4
10	16,0	15,8
11	22,6	11,2
12	32,0	7,9
13	45,3	5,6
14	64,0	4,0
15	90,5	2,8

Les commandes de contrôle de puissance d'arc reçues pendant un processus de modification de l'intensité lumineuse en cours doivent arrêter ce dernier et être exécutées immédiatement.

Si une lampe éclairée doit être éteinte, la phase de transition de « MIN LEVEL » à « OFF » doit être prise en considération pour le calcul de la durée de modification de l'intensité lumineuse.

Si une lampe doit être allumée et si son intensité lumineuse doit être modifiée pour atteindre une certaine valeur, la phase de transition de « OFF » à « MIN LEVEL » ne doit pas être prise en considération pour le calcul de la durée de modification de l'intensité lumineuse.

Afin d'obtenir un comportement uniforme, le dispositif de commande doit tenir compte des écarts de durée d'allumage (retard du temps d'amorçage) entre les différents types d'appareillages.

Si à la suite d'une commande, l'appareillage réduit aussi vite que possible l'intensité lumineuse pour atteindre un nouveau niveau d'intensité lumineuse, mais qu'avant que ce niveau ne soit atteint, une nouvelle commande influençant aussi ce niveau est reçue, le niveau de rendement final doit être exactement le même que celui qui aurait été atteint si la première commande avait été traitée instantanément.

NOTE Toutes les modifications apportées au niveau effectif font référence au niveau de puissance d'arc, mais la modification de la puissance d'arc peut être plus lente.

## 9.6 Réaction aux commandes pendant l'état d'erreur

Si l'appareillage se trouve dans un état d'erreur empêchant le fonctionnement de la ou des lampes (par exemple, en raison d'une lampe grillée), il doit réagir aux commandes de puissance d'arc de la manière suivante:

L'appareillage doit calculer les niveaux de puissance d'arc « virtuels », conformément à la définition de la modification de l'intensité lumineuse appropriée. Il doit également établir le niveau « virtuel » effectif lorsque la panne est réparée (la lampe peut fonctionner).

## 9.7 Comportement pendant les durées de préchauffage et d'allumage des lampes

Les durées de préchauffage et d'allumage des lampes spécifient le temps de transition entre les états « lamp(s) = off » et « lamp(s) = on ». Pendant cette durée, l'état de la puissance d'arc indiqué par le bit 2 de l'information d'état de la commande 144 doit être « off ». Pendant le préchauffage, les processus de modification de l'intensité lumineuse sont gelés au niveau de puissance d'arc minimum et la réaction aux commandes de puissance d'arc doit être identique à celle qui aurait été causée si la ou les lampes fonctionnaient au niveau « MIN LEVEL ».

## 9.8 Accès et carte de la mémoire

### 9.8.1 Commandes d'accès à la mémoire

Une mémoire persistante librement accessible est définie pour l'identification de l'appareillage dans un système. Une partie de cette mémoire est en lecture seule et programmée par le fabricant de l'appareillage. Les commandes d'accès à la mémoire sont utilisées pour lire et écrire le contenu de cette mémoire.

L'espace mémoire total est organisé dans des blocs de mémoire d'une taille maximale de 256 octets. 256 blocs de mémoire peuvent être adressés au maximum.

Le bloc est sélectionné par le contenu du DTR1. L'adresse de l'emplacement de mémoire à l'intérieur du bloc sélectionné est indiquée par le contenu du DTR.

La mémoire est lue à l'aide de la commande 197 « READ MEMORY LOCATION » (lecture de l'emplacement de mémoire).

La mémoire est écrite à l'aide de la commande 275 « WRITE MEMORY LOCATION » (écriture de l'emplacement de mémoire). Avant l'écriture, l'appareillage doit être réglé dans l'état d'autorisation d'écriture au moyen de la commande 129 « ENABLE WRITE MEMORY ». Certains emplacements de la mémoire sont en lecture seule ou verrouillables pour l'écriture.

L'octet se trouvant dans l'emplacement 0x00 de chaque bloc contient l'adresse du dernier emplacement de mémoire accessible du bloc.

L'octet se trouvant dans l'emplacement 0x01 de chaque bloc contient une somme de contrôle du bloc de mémoire. La somme de contrôle doit être calculée au moyen de la formule

$$CS: = (0 - \text{mémoire}[0x02] - \text{mémoire}[0x03] - \dots - \text{memory}[\text{memory}[0x00]]) \text{ modulo } 256$$

La somme de contrôle doit être calculée par l'appareillage.

L'octet figurant dans l'emplacement 0x02 du bloc de mémoire 0 contient le numéro du bloc de mémoire accessible le plus élevé.

Le bloc de mémoire 0 doit être implémenté comme décrit en 9.8.2.1, avec l'implémentation de blocs de mémoire supplémentaires, si nécessaire, comme décrit de 9.8.2.1 à 9.8.2.3.

## 9.8.2 Carte de la mémoire

### 9.8.2.1 Bloc de mémoire 0

Le bloc de mémoire 0 contient les informations relatives à l'appareillage et doit être implémenté comme indiqué dans le Tableau 3, avec au moins les emplacements de mémoire jusqu'à l'adresse 0x0E.

Le bloc de mémoire 0 ne doit pas être affecté par la commande 32 « RESET » (réinitialisation).

**Tableau 3 – Carte de la mémoire du bloc de mémoire 0**

Adresse	Description	Valeur par défaut <sup>a</sup>	Accès mémoire
0x00	adresse du dernier emplacement de mémoire accessible	rodage en usine	lecture seule
0x01	somme de contrôle du bloc de mémoire 0	rodage en usine	lecture seule
0x02	numéro du dernier bloc de mémoire accessible	rodage en usine	lecture seule
0x03	octet GTIN 0 (bit le plus significatif)	rodage en usine	lecture seule
0x04	octet GTIN 1	rodage en usine	lecture seule
0x05	octet GTIN 2	rodage en usine	lecture seule
0x06	octet GTIN 3	rodage en usine	lecture seule
0x07	octet GTIN 4	rodage en usine	lecture seule
0x08	octet GTIN 5	rodage en usine	lecture seule
0x09	version du microprogramme de l'appareillage (majeure)	rodage en usine	lecture seule
0x0A	version du microprogramme de l'appareillage (mineure)	rodage en usine	lecture seule
0x0B	octet de numéro de série 1 (octet le plus significatif)	rodage en usine	lecture seule
0x0C	octet de numéro de série 2	rodage en usine	lecture seule
0x0D	octet de numéro de série 3	rodage en usine	lecture seule
0x0E	octet de numéro de série 4	rodage en usine	lecture seule
≥ 0x0F	Informations supplémentaires sur l'appareillage <sub>b</sub>	<sup>b</sup>	<sup>b</sup>
<p><sup>a</sup> = l'appareillage quitte l'usine</p> <p><sup>b</sup> = l'objet, la valeur par défaut et l'accès à ces emplacements de mémoire doivent être définis par le fabricant de l'appareillage.</p> <p>Les octets figurant dans les emplacements 0x03 à 0x08 (« GTIN 0 » à « GTIN 5 ») contiennent le code article international (GTIN), par exemple le numéro EAN, en binaire. Les octets doivent être mémorisés en commençant par le plus significatif et doivent contenir des zéros non significatifs.</p> <p>Les octets des emplacements 0x09 et 0x0A (« version du microprogramme ») contiennent la version du microprogramme de l'appareillage.</p> <p>Les octets des emplacements 0x0B à 0x0E (« octet de numéro de série 1 » à « octet de numéro de série 4 ») contiennent le numéro de série unique de l'appareillage.</p> <p>Le bloc de mémoire 0 ne doit pas être affecté par la commande 32 « RESET ».</p> <p>NOTE Si le numéro de série est constitué de plus de 4 octets, des emplacements de mémoire supplémentaires peuvent être utilisés, en commençant à partir de l'adresse 0x0F.</p>			

### 9.8.2.2 Bloc de mémoire 1

Le bloc de mémoire 1 peut être utilisé par le fabricant d'origine (par exemple, le fabricant de luminaire) pour mémoriser des informations supplémentaires et doit être implémenté (si le bloc de mémoire 1 est accessible) conformément aux valeurs indiquées dans le Tableau 4, avec au moins les emplacements de mémoire jusqu'à l'adresse 0x0F.

**Tableau 4 – Carte de la mémoire du bloc de mémoire 1**

Adresse	Description	Valeur par défaut <sup>a</sup>	Accès mémoire
0x00	adresse du dernier emplacement de mémoire accessible	rodage en usine	lecture seule
0x01	somme de contrôle du bloc de mémoire 1	<sup>b</sup>	lecture seule
0x02	octet de verrouillage du bloc de mémoire 1 (lecture seule si différent de 0x55)	0xFF	en lecture / écriture
0x03	octet GTIN fabricant d'origine 0 (bit le plus significatif)	0xFF	en lecture / écriture (verrouillable)
0x04	octet GTIN fabricant d'origine 1	0xFF	en lecture / écriture (verrouillable)
0x05	octet GTIN fabricant d'origine 2	0xFF	en lecture / écriture (verrouillable)
0x06	octet GTIN fabricant d'origine 3	0xFF	en lecture / écriture (verrouillable)
0x07	octet GTIN fabricant d'origine 4	0xFF	en lecture / écriture (verrouillable)
0x08	octet GTIN fabricant d'origine 5	0xFF	en lecture / écriture (verrouillable)
0x09	octet de numéro de série fabricant d'origine 1 (octet le plus significatif)	0xFF	en lecture / écriture (verrouillable)
0x0A	octet de numéro de série fabricant d'origine 2	0xFF	en lecture / écriture (verrouillable)
0x0B	octet de numéro de série fabricant d'origine 3	0xFF	en lecture / écriture (verrouillable)
0x0C	octet de numéro de série fabricant d'origine 4 (bit le moins significatif)	0xFF	en lecture / écriture (verrouillable)
0x0D	Sous-système (bit 4 à bit 7) Numéro de dispositif (bit 0 à bit 3) <sup>c</sup>	0xFF	en lecture / écriture (verrouillable)
0x0E	Numéro de type de la lampe (verrouillable) <sup>c</sup>	0xFF	en lecture / écriture (verrouillable)
0x0F	Numéro de type de la lampe <sup>c</sup>	0xFF	en lecture / écriture
≥ 0x10	Informations supplémentaires fabricant d'origine	0xFF	en lecture / écriture (verrouillable)
<sup>a</sup> = l'appareillage quitte l'usine <sup>b</sup> = la somme de contrôle doit être calculée par l'appareillage <sup>c</sup> = le codage de ces octets doit être défini par le fabricant d'origine <sup>d</sup> = l'objet de ces emplacements de mémoire doit être défini par le fabricant d'origine			

L'octet de l'emplacement 0x02 (« octet de verrouillage de mémoire ») doit être utilisé pour verrouiller l'accès en écriture.

Les octets des emplacements 0x03 à 0x08 (« GTIN fabricant d'origine 0 » à « GTIN fabricant d'origine 5 ») doivent être utilisés pour identifier le luminaire, par exemple en mémorisant le code EAN. Les octets doivent être mémorisés en commençant par le plus significatif et doivent contenir des zéros non significatifs.

Les octets des emplacements 0x09 à 0x0C (« Octet de numéro de série fabricant d'origine 1 » à « Octet de numéro de série fabricant d'origine 4 ») doivent être utilisés pour mémoriser le numéro de série unique du luminaire.

L'octet de l'emplacement 0x0D doit être utilisé pour mémoriser les informations sur le numéro de dispositif (bit 0 à bit 3) de l'appareillage au sein du luminaire ou sur le sous-système (bit 4 à bit 7) auquel appartient l'appareillage.

Les octets des emplacements 0x0E et 0x0F doivent être utilisés pour mémoriser les informations sur les types de lampe pouvant être utilisés.

Le bloc de mémoire 1 ne doit pas être affecté par la commande 32 « RESET ».

### 9.8.2.3 Autres blocs de mémoire

D'autres blocs de mémoire peuvent être utilisés pour mémoriser des informations supplémentaires et être implémentés conformément à la carte de la mémoire indiquée dans le Tableau 5.

**Tableau 5 – Carte de la mémoire d'autres blocs de mémoire**

Adresse	Description	Valeur par défaut <sup>a</sup>	Accès mémoire
0x00	adresse du dernier emplacement de mémoire accessible	rodage en usine	lecture seule
0x01	somme de contrôle du bloc de mémoire	<sup>b</sup>	lecture seule
0x02	octet de verrouillage du bloc de mémoire 0x55 (lecture seule si différent de 0x55)	0xFF	en lecture / écriture
≥ 0x03	pour utilisation libre	0xFF	en lecture / écriture (verrouillable)
<sup>a</sup> = l'appareillage quitte l'usine <sup>b</sup> = la somme de contrôle doit être calculée par l'appareillage			

L'octet de l'emplacement 0x02 (« octet de verrouillage de mémoire ») doit être utilisé pour verrouiller l'accès en écriture.

## 10 Déclaration des variables

Les valeurs par défaut, les valeurs réinitialisées, le domaine de validité et le type de mémoire des variables définies doivent être conformes aux valeurs indiquées dans le Tableau 6.

Tableau 6 – Déclaration des variables

VARIABLE	VALEUR PAR DEFAULT (l'appareillage quitte l'usine)	VALEUR REINITIALISEE	DOMAINE DE VALIDITE	MEMOIRE <sup>b</sup>
"ACTUAL LEVEL"	???? ???? <sup>c</sup>	254	0, MIN LEVEL – MAX LEVEL	1 octet RAM
" POWER ON LEVEL" <sup>a</sup>	254	254	0– 255("MASK")	1 octet
"SYSTEM FAILURE LEVEL" <sup>a</sup>	254	254	0 – 255 ("MASK")	1 octet
"MIN LEVEL"	"PHYSICAL MIN LEVEL"	"PHYSICAL MIN LEVEL"	PHYSICAL MIN LEVEL – MAX LEVEL	1 octet
"MAX LEVEL"	254	254	MIN LEVEL – 254	1 octet
"FADE RATE"	7	7	1 – 15	1 octet
"FADE TIME"	0	0	0 – 15	1 octet
"SHORT ADDRESS"	255 ("MASK") pas d'adresse	pas de modification	0 – 63, <sup>d</sup> 255 ("MASK"),	1 octet
"SEARCH ADDRESS"	FF FF FF <sup>c</sup>	FF FF FF	00 00 00 - FF FF FF	3 octets RAM
"RANDOM ADDRESS"	FF FF FF	FF FF FF	00 00 00 - FF FF FF	3 octets
"GROUP 0-7"	0000 0000 (aucun groupe)	0000 0000 (aucun groupe)	0 – 255	1 octet
"GROUP 8-15"	0000 0000 (aucun groupe)	0000 0000 (aucun groupe)	0 – 255	1 octet
"SCENE 0-15" <sup>a</sup>	255 ("MASK")	255 ("MASK")	0 – 255 ("MASK")	16 octets
"STATUS INFORMATION"	1??0 ???? <sup>c</sup>	0?10 0???	0 – 255	1 octet RAM
DTR	???? ???? <sup>c</sup>	pas de modification	0 – 255	1 octet RAM
DTR1	???? ???? <sup>c</sup>	pas de modification	0 – 255	1 octet RAM
DTR2	???? ???? <sup>c</sup>	pas de modification	0 – 255	1 octet RAM
"VERSION NUMBER"	rodage en usine	pas de modification	0 – 255	1 octet ROM
" PHYSICAL MIN LEVEL"	rodage en usine	pas de modification	1 – 254	1 octet ROM
<p>? = non défini</p> <p><sup>a</sup> Le niveau effectif de puissance d'arc doit être restreint par le domaine « min/max level » (voir 9.4).</p> <p><sup>b</sup> Mémoire persistante (durée de stockage illimitée) si aucune indication contraire.</p> <p><sup>c</sup> Valeur de mise sous tension</p> <p><sup>d</sup> 0 – 63 pour AAAAAA au format 0AAA AAA1</p>				

## 11 Définition des commandes

### 11.1 Commandes de contrôle de la puissance d'arc

#### 11.1.1 Commande de contrôle directe de la puissance d'arc:

**Commande –: YAAA AAA0 XXXX XXXX « DIRECT ARC POWER CONTROL » (commande directe de puissance d'arc)**

Le niveau de puissance d'arc effectif doit être réglé sur la valeur indiquée par l'octet de données à l'aide de la durée effective de modification de l'intensité lumineuse. Pendant la modification de l'intensité lumineuse, le bit 4 du registre d'état doit indiquer « fade is running » (modification de l'intensité lumineuse en cours).

Les commandes de contrôle directes non comprises dans le domaine de « MAX LEVEL » à « MIN LEVEL » doivent provoquer le réglage du niveau de puissance d'arc au niveau MAX et MIN LEVEL respectif. Les niveaux de puissance d'arc « 0 » (OFF) et « 255 » (MASK) ne doivent pas être affectés par les réglages MIN LEVEL et MAX LEVEL.

La valeur « 255 » (MASK) signifie « STOP FADING » (arrêt de la modification de l'intensité lumineuse). Cette valeur doit être ignorée par la suite et, par conséquent, ne pas être stockée dans une mémoire. Si « MASK » est reçue pendant la phase de préchauffage, l'appareillage doit rester hors tension.

Un niveau de puissance d'arc reçu dont la valeur est « 0 » ou « Mask » ne doit pas avoir d'effet visible sur une lampe qui est hors tension.

#### 11.1.2 Commandes de contrôle indirectes de la puissance d'arc

**Commande 0: YAAA AAA1 0000 0000 "OFF"**

La lampe doit être éteinte immédiatement sans modification de l'intensité lumineuse.

**Commande 1: YAAA AAA1 0000 0001 "UP"**

Augmentation de la lumière pendant 200 ms avec le FADE RATE sélectionné. Pendant la modification de l'intensité lumineuse, le bit 4 du registre d'état doit indiquer « fade is running ».

Aucune modification ne doit se produire si le niveau de puissance d'arc est déjà au « MAX LEVEL ».

Si cette commande est à nouveau reçue pendant son exécution, elle doit être redéclenchée.

Cette commande ne doit pas provoquer la mise sous tension des lampes.

**Commande 2: YAAA AAA1 0000 0010 "DOWN"**

Affaiblissement de la lumière pendant 200 ms avec le FADE RATE sélectionné. Pendant la modification de l'intensité lumineuse, le bit 4 du registre d'état doit indiquer « fade is running ».

Aucune modification ne doit se produire si le niveau de puissance d'arc est déjà au « MIN LEVEL ».

Si cette commande est à nouveau reçue pendant son exécution, elle doit être redéclenchée.

Cette commande ne doit pas provoquer la mise hors tension des lampes.

**Commande 3: YAAA AAA1 0000 0011 "STEP UP"**

Le niveau effectif de puissance d'arc doit être immédiatement réglé au pas supérieur, sans modification de l'intensité lumineuse.

Aucune modification ne doit se produire si le niveau de puissance d'arc est déjà au « MAX LEVEL ».

Cette commande ne doit pas provoquer la mise sous tension des lampes.

**Commande 4: YAAA AAA1 0000 0100 "STEP DOWN"**

Le niveau effectif de puissance d'arc doit être immédiatement réglé au pas inférieur, sans modification de l'intensité lumineuse.

Aucune modification ne doit se produire si le niveau de puissance d'arc est déjà au « MIN LEVEL ».

Cette commande ne doit pas provoquer la mise hors tension des lampes.

**Commande 5: YAAA AAA1 0000 0101 "RECALL MAX LEVEL"**

Le niveau effectif de puissance d'arc doit être réglé au « MAX LEVEL », sans modification de l'intensité lumineuse. Si la lampe est mise hors tension, elle doit être mise sous tension à l'aide de cette commande.

Pendant le processus d'initialisation, l'appareillage doit lancer ou relancer une procédure d'identification définie par le fabricant, après réception de cette commande. Toute autre commande de contrôle de la puissance d'arc doit arrêter l'identification.

NOTE L'identification peut être effectuée simplement à l'aide d'un système optique, en réglant le rendement lumineux au niveau maximum.

**Commande 6: YAAA AAA1 0000 0110 "RECALL MIN LEVEL"**

Le niveau effectif de puissance d'arc doit être réglé au « MIN LEVEL », sans modification de l'intensité lumineuse. Si la lampe est mise hors tension, elle doit être mise sous tension à l'aide de cette commande.

Pendant le processus d'initialisation, l'appareillage doit lancer ou relancer une procédure d'identification définie par le fabricant, après réception de cette commande. Toute autre commande de contrôle de la puissance d'arc doit arrêter l'identification.

NOTE L'identification peut être effectuée simplement à l'aide d'un système optique, en réglant le rendement lumineux au niveau minimum.

Ces procédures d'identification doivent être implémentées de sorte à faciliter l'identification univoque d'un appareillage individuel, uniquement à l'aide des commandes 5 et 6 pendant le processus d'adressage.

**Commande 7: YAAA AAA1 0000 0111 "STEP DOWN AND OFF"**

Le niveau effectif de puissance d'arc doit être immédiatement réglé au pas inférieur, sans modification de l'intensité lumineuse.

Si le niveau effectif de puissance d'arc est déjà au « MIN LEVEL », la lampe doit être mise hors tension par cette commande.

**Commande 8: YAAA AAA1 0000 1000 "ON AND STEP UP"**

Le niveau effectif de puissance d'arc doit être immédiatement réglé au pas supérieur, sans modification de l'intensité lumineuse.

Si la lampe est hors tension, elle doit être mise sous tension à l'aide de cette commande et doit être réglée au « MIN LEVEL ».

**Commande 9: YAAA AAA1 0000 1001 "ENABLE DAPC SEQUENCE"**

Cette commande doit marquer le lancement d'une séquence de commande directe de la puissance d'arc (DAPC), permettant au dispositif de commande de réguler dynamiquement la vitesse de gradation de l'intensité lumineuse.

Une séquence DAPC doit se composer d'une commande « ENABLE DAPC SEQUENCE », suivie de plusieurs commandes « DIRECT ARC POWER CONTROL » séparées les unes des autres de 200 ms au plus.

La séquence DAPC doit se terminer si au bout de 200 ms, l'appareillage ne reçoit pas de commande « DIRECT ARC POWER CONTROL ». La séquence DAPC doit être abandonnée à la réception d'une commande de contrôle indirecte de la puissance d'arc différente de la commande 9.

Pendant une séquence DAPC, le FADE TIME habituel doit être remplacé par une durée de modification de l'intensité lumineuse supérieure ou égale à 200 ms. La vitesse de modification du niveau de puissance d'arc peut être limitée à un seuil maximum défini en fonction de la capacité de l'appareillage; ce seuil maximum doit être d'au moins 358 pas/seconde (FADE RATE 1). Le FADE TIME habituel doit être automatiquement restauré si la séquence DAPC se termine.

Si le niveau effectif de puissance d'arc est zéro, le nouveau niveau doit être adopté sans modification de l'intensité lumineuse.

**Commandes 10 – 11: YAAA AAA1 0000 101X**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 12 – 15: YAAA AAA1 0000 11XX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

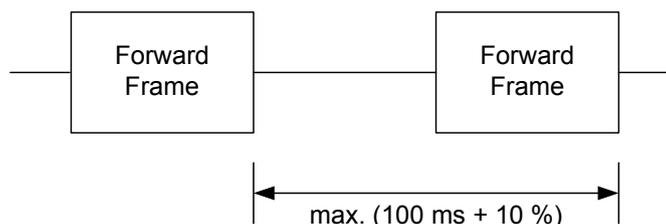
**Commandes 16 – 31: YAAA AAA1 0001 XXXX "GO TO SCENE"**

Définissent le niveau effectif de puissance d'arc à la valeur mémorisée pour le scénario XXXX à l'aide de la durée de modification de l'intensité lumineuse effective. Pendant la modification de l'intensité lumineuse, le bit 4 du registre d'état doit indiquer « fade is running ».

Si l'appareillage n'appartient pas au scénario XXXX (les valeurs « 255 » / « MASK » sont mémorisées), le niveau de puissance d'arc doit rester inchangé.

**11.2 Commandes de configuration:****11.2.1 Commandes de configuration générales:**

Chaque commande de configuration (32 – 129) doit être reçue deux fois en l'espace de 100 ms (nominal) avant d'être exécutée, afin de réduire le risque de mauvaise réception. Aucune autre commande ne doit être envoyée au même appareillage de commande entre ces deux commandes, sinon la première commande doit être ignorée et la séquence de configuration correspondante interrompue. Voir Figure 11.



**Figure 11 – Cadencement des commandes de configuration**

Toutes les valeurs de DTR doivent être comparées aux valeurs mentionnées dans le Tableau 6. En d'autres termes, la valeur doit être définie sur la limite supérieure / inférieure si elle est supérieure / inférieure à la plage de validité définie dans le Tableau 6.

**Commande 32: YAAA AAA1 0010 0000 "RESET"**

Après la seconde réception de la commande, les variables enregistrées dans la mémoire (voir l'Article 10) doivent être modifiées pour atteindre leurs valeurs réinitialisées. La réception correcte des commandes dans les 300 ms suivantes n'est pas garantie.

**Commande 33: YAAA AAA1 0010 0001 "STORE ACTUAL LEVEL IN THE DTR "**

Le niveau de puissance d'arc effectif doit être mémorisé dans le DTR.

Si une lampe est grillée, le niveau « virtuel » de puissance d'arc doit être mémorisé.

**Commandes 34 – 35: YAAA AAA1 0010 001X**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 36 – 39: YAAA AAA1 0010 01XX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 40 – 41: YAAA AAA1 0010 100X**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**11.2.2 Réglages des paramètres de puissance d'arc:**

**Commande 42: YAAA AAA1 0010 1010 "STORE THE DTR AS MAX LEVEL"**

La valeur mémorisée dans le « Data Transfer Register » doit être sauvegardée comme le nouveau « MAX LEVEL ».

Si cette valeur est inférieure au « MIN LEVEL » de l'appareillage, le « MIN LEVEL » doit alors être mémorisé comme le nouveau « MAX LEVEL ».

Si le niveau effectif « ACTUAL LEVEL » est supérieur au nouveau « MAX LEVEL », il convient qu'il soit immédiatement réglé au nouveau « MAX LEVEL », sans modification de l'intensité lumineuse.

Si le contenu du DTR est MASK, la valeur 254 doit alors être mémorisée comme le MAX LEVEL.

**Commande 43: YAAA AAA1 0010 1011 "STORE THE DTR AS MIN LEVEL"**

La valeur mémorisée dans le « Data Transfer Register » doit être sauvegardée comme le nouveau « MIN LEVEL ». Si cette valeur est inférieure au « PHYSICAL MIN LEVEL » de l'appareillage, le « PHYSICAL MIN LEVEL » doit alors être mémorisé comme le nouveau « MIN LEVEL ».

Si cette valeur est MASK ou est supérieure au « MAX LEVEL » de l'appareillage, le « MAX LEVEL » doit alors être mémorisé comme le nouveau « MIN LEVEL ».

Si le niveau effectif « ACTUAL LEVEL » est inférieur au nouveau « MIN LEVEL », il convient qu'il soit immédiatement réglé au nouveau « MIN LEVEL » sans modification de l'intensité lumineuse, mais si le niveau « ACTUAL LEVEL » est « 0 » (OFF), il convient qu'il ne soit pas affecté par la commande « STORE THE DTR AS MIN LEVEL ».

**Commande 44: YAAA AAA1 0010 1100 "STORE THE DTR AS SYSTEM FAILURE LEVEL"**

La valeur mémorisée dans le « Data Transfer Register » doit être sauvegardée comme le nouveau « SYSTEM FAILURE LEVEL ».

**Commande 45: YAAA AAA1 0010 1101 "STORE THE DTR AS POWER ON LEVEL"**

La valeur mémorisée dans le « Data Transfer Register » doit être sauvegardée comme le nouveau « POWER ON LEVEL ».

**Commande 46: YAAA AAA1 0010 1110 "STORE THE DTR AS FADE TIME"**

Le « FADE TIME », T, doit être réglé sur une valeur, conformément à la formule suivante, avec une tolérance de  $\pm \frac{1}{2}$  pas; monotonique. Voir aussi 9.5

$$T = \frac{1}{2} \cdot \sqrt{2^X} \cdot 1s \text{ avec } X = 1 - 15.$$

où X = 0 signifie qu'il n'y a pas de modification de l'intensité lumineuse.

NOTE La durée de modification de l'intensité lumineuse spécifie la durée de modification du niveau de puissance d'arc, du niveau effectif au niveau demandé. Si la lampe est éteinte, il convient de ne pas inclure les durées de préchauffage et d'allumage (amorçage) dans la durée de modification de l'intensité lumineuse.

La nouvelle durée de modification de l'intensité lumineuse doit être valide après réception de la commande de puissance d'arc suivante. Si une nouvelle durée de modification de l'intensité lumineuse est mémorisée pendant un processus de modification de l'intensité en cours, ce processus doit d'abord être terminé avant d'utiliser la nouvelle valeur.

NOTE La durée de modification de l'intensité lumineuse est utilisée par les commandes "DIRECT ARC POWER CONTROL" et "GO TO SCENE".

**Commande 47: YAAA AAA1 0010 1111 "STORE THE DTR AS FADE RATE"**

Le « FADE RATE », F, doit être réglé sur la valeur donnée par la formule suivante, avec une tolérance de  $\pm \frac{1}{2}$  pas; monotonique. Voir 9.5.

$$F = \frac{506}{\sqrt{2^X}} \text{ pas/s}$$

avec X = 1 – 15

NOTE La vitesse de modification de l'intensité lumineuse spécifie la vitesse en pas/seconde de la modification du niveau de puissance d'arc.

La nouvelle vitesse de modification de l'intensité lumineuse doit être valide après réception de la commande de puissance d'arc suivante. Si une nouvelle vitesse de modification de l'intensité lumineuse est mémorisée pendant un processus de modification de l'intensité en cours, ce processus doit d'abord être terminé avant d'utiliser la nouvelle valeur.

NOTE La vitesse de modification de l'intensité lumineuse est utilisée par les commandes "UP" et "DOWN".

**Commandes 48 – 63: YAAA AAA1 0011 XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 64 – 79: YAAA AAA1 0100 XXXX "STORE THE DTR AS SCENE"**

La valeur dans le Data Transfer Register doit être enregistrée comme un nouveau niveau pour le scénario XXXX.

**11.2.3 Réglages des paramètres système****Commandes 80 – 95: YAAA AAA1 0101 XXXX "REMOVE FROM SCENE"**

L'appareillage doit être supprimé du scénario XXXX.

Le retrait de l'appareillage du scénario XXXX signifie la mémorisation de l'octet 1111 1111 (« MASK » ou « DON'T CHANGE ») dans le registre de scénario XXXX.

**Commandes 96 – 111: YAAA AAA1 0110 XXXX "ADD TO GROUP"**

L'appareillage doit être ajouté au groupe XXXX.

**Commandes 112 – 127: YAAA AAA1 0111 XXXX "REMOVE FROM GROUP"**

L'appareillage doit être supprimé du groupe XXXX.

Le retrait de l'appareillage du groupe XXXX signifie la mémorisation de « 0 » dans le bit correspondant du registre de groupe.

**Commande 128: YAAA AAA1 1000 0000 "STORE THE DTR AS SHORT ADDRESS" (mémoriser le DTR sous forme d'adresse courte)**

La valeur figurant dans le DTR doit être sauvegardée comme une nouvelle adresse courte.

La structure du contenu du DTR doit être: XXXX XXXX = 0AAA AAA1 ou 1111 1111 ("MASK"). MASK doit supprimer l'adresse courte.

NOTE Si les valeurs ne sont pas valides, la commande sera ignorée.

**Commande 129: YAAA AAA1 1000 0001 "ENABLE WRITE MEMORY"**

La commande doit activer des écritures postérieures dans la mémoire. L'état d'autorisation d'écriture doit être annulé à la réception de toute commande différente de « WRITE MEMORY LOCATION » ou « ENABLE WRITE MEMORY » adressant le même appareillage.

Voir 9.8 pour plus de détails.

**Commandes 130 – 131: YAAA AAA1 1000 001X**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 132 – 135: YAAA AAA1 1000 01XX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 136 – 143: YAAA AAA1 1000 1XXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**11.3 Commandes de requêtes****11.3.1 Requêtes liées aux informations d'état**

Si les valeurs des paramètres répertoriés dans le Tableau 6 sont réinitialisées, l'appareillage doit être à l'état « RESET STATE ».

**Commande 144: YAAA AAA1 1001 0000 "QUERY STATUS"**

La réponse doit être l'octet « STATUS INFORMATION » suivant:

bit 0	Etat de l'appareillage;	"0" = OK
bit 1	Lampe grillée;	"0" = OK

bit 2	Puissance d'arc sous tension;	"0" = OFF
bit 3	Requête: Erreur limite;	"0" = Le dernier niveau de puissance d'arc demandé est entre MIN et MAX LEVEL ou OFF
bit 4	Modification de l'intensité lumineuse en cours;	"0" = modification de l'intensité lumineuse prête; "1" = modification de l'intensité lumineuse en cours
bit 5	Requête: "RESET STATE"?	"0" = "No"
bit 6	Requête: Missing short address?	"0" = "No"
bit 7	Requête: "POWER FAILURE"?	"0" = "No"; "RESET" ou une commande de puissance d'arc a été reçue depuis la dernière mise sous tension.

L'octet "STATUS INFORMATION" doit être disponible dans la RAM de l'appareillage et doit être régulièrement mis à jour par l'appareillage, pour refléter la situation réelle.

**Commande 145: YAAA AAA1 1001 0001 "QUERY CONTROL GEAR"**

Demander s'il existe un appareillage avec l'adresse indiquée, capable de communiquer. La réponse doit être "Yes" ou "No".

**Commande 146: YAAA AAA1 1001 0010 "QUERY LAMP FAILURE"**

Demander s'il y a un problème au niveau de la lampe à l'adresse spécifiée. La réponse doit être "Yes" ou "No".

**Commande 147: YAAA AAA1 1001 0011 "QUERY LAMP POWER ON"**

Demander si une lampe fonctionne à l'adresse spécifiée. La réponse doit être "Yes" ou "No".

**Commande 148: YAAA AAA1 1001 0100 "QUERY LIMIT ERROR"**

Demander si le dernier niveau de puissance d'arc demandé à l'adresse spécifiée est susceptible de ne pas être atteint, dans la mesure où il est supérieur au MAX LEVEL ou inférieur au MIN LEVEL. La réponse doit être "Yes" ou "No".

**Commande 149: YAAA AAA1 1001 0101 "QUERY RESET STATE"**

Demander si l'appareillage est à l'état "RESET STATE". La réponse doit être "Yes" ou "No".

**Commande 150: YAAA AAA1 1001 0110 "QUERY MISSING SHORT ADDRESS"**

Demander si l'appareillage n'a pas d'adresse courte. La réponse doit être "Yes" ou "No".

La réponse doit être « Yes » si l'appareillage n'a pas d'adresse courte.

**Commande 151: YAAA AAA1 1001 0111 "QUERY VERSION NUMBER"**

La réponse doit être 1.

**Commande 152: YAAA AAA1 1001 1000 "QUERY CONTENT DTR"**

La réponse doit être le contenu du DTR, sous la forme d'un nombre à 8 bits.

**Commande 153: YAAA AAA1 1001 1001 "QUERY DEVICE TYPE"**

La réponse doit être le type de dispositif, sous la forme d'un nombre à 8 bits. Si l'appareillage prend en charge plusieurs types de dispositif, la réponse doit être 255 (« MASK »).

Le codage de ces types de dispositif doit être conforme aux spécifications de l'Annexe B de la présente norme.

**Commande 154: YAAA AAA1 1001 1010 "QUERY PHYSICAL MINIMUM LEVEL"**

La réponse doit être le « PHYSICAL MINIMUM LEVEL », sous la forme d'un nombre à 8 bits.

**Commande 155: YAAA AAA1 1001 1011 "QUERY POWER FAILURE"**

La réponse doit être "YES" si l'appareillage n'a pas reçu une commande "RESET" ou l'une des commandes de contrôle de puissance d'arc suivantes depuis la dernière mise sous tension: "DIRECT ARC POWER CONTROL", "OFF", "RECALL MAX LEVEL", "RECALL MIN LEVEL", "STEP DOWN AND OFF", "ON AND STEP UP", "GO TO SCENE"

**Commande 156:** YAAA AAA1 1001 1100 "QUERY CONTENT DTR1"

La réponse doit être le contenu du DTR1, sous la forme d'un nombre à 8 bits.

**Commande 157:** YAAA AAA1 1001 1101 "QUERY CONTENT DTR2"

La réponse doit être le contenu du DTR2, sous la forme d'un nombre à 8 bits.

**Commandes 158 – 159:** YAAA AA1 1001 111X

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

### 11.3.2 Requêtes liées aux réglages des paramètres de puissance d'arc

**Commande 160:** YAAA AAA1 1010 0000 "QUERY ACTUAL LEVEL"

La réponse doit être le niveau effectif de puissance d'arc. Pendant le préchauffage, et à chaque fois qu'il existe une erreur de lampe, la réponse doit être « MASK ».

**Commande 161:** YAAA AAA1 1010 0001 "QUERY MAX LEVEL"

La réponse doit être ce niveau, sous la forme d'un nombre à 8 bits.

**Commande 162:** YAAA AAA1 1010 0010 "QUERY MIN LEVEL"

La réponse doit être ce niveau, sous la forme d'un nombre à 8 bits.

**Commande 163:** YAAA AAA1 1010 0011 "QUERY POWER ON LEVEL"

La réponse doit être ce niveau, sous la forme d'un nombre à 8 bits.

**Commande 164:** YAAA AAA1 1010 0100 "QUERY SYSTEM FAILURE LEVEL"

La réponse doit être ce niveau, sous la forme d'un nombre à 8 bits.

**Commande 165:** YAAA AAA1 1010 0101 "QUERY FADE TIME/FADE RATE"

La réponse doit être XXXX YYYY, où XXXX est la durée de modification de l'intensité lumineuse et YYYY la vitesse de modification de l'intensité lumineuse.

**Commandes 166 – 167:** YAAA AAA1 1010 011X

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 168 – 175:** YAAA AAA1 1010 1XXX

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

### 11.3.3 Requêtes liées aux réglages des paramètres système

**Commandes 176 – 191:** YAAA AAA1 1011 XXXX "QUERY SCENE LEVEL (SCENES 0-15)"

La réponse doit être le niveau de puissance d'arc du scénario XXXX, sous la forme d'un nombre à 8 bits.

**Commande 192:** YAAA AAA1 1100 0000 "QUERY GROUPS 0-7"

La réponse doit être l'appartenance aux groupes 0-7, sous la forme d'une valeur à 8 bits.

Il doit y avoir un bit pour chaque groupe.

Bit le moins significatif = groupe 0.

"0" = n'appartient pas au groupe. "1" = appartient au groupe.

**Commande 193:** YAAA AAA1 1100 0001 "QUERY GROUPS 8-15"

La réponse doit être l'appartenance aux groupes 8-15, sous la forme d'une valeur à 8 bits.

Il doit y avoir un bit pour chaque groupe.

Bit le moins significatif = groupe 8.

"0" = n'appartient pas au groupe. "1" = appartient au groupe.

**Commande 194: YAAA AAA1 1100 0010 "QUERY RANDOM ADDRESS (H)"**

La réponse doit être les 8 bits de poids fort de l'adresse aléatoire.

**Commande 195: YAAA AAA1 1100 0011 "QUERY RANDOM ADDRESS (M)"**

La réponse doit être les 8 bits de poids moyen de l'adresse aléatoire.

**Commande 196: YAAA AAA1 1100 0100 "QUERY RANDOM ADDRESS (L)"**

La réponse doit être les 8 bits de poids faible de l'adresse aléatoire.

**Commande 197: YAAA AAA1 1100 0101 "READ MEMORY LOCATION"**

La réponse doit être le contenu à 8 bits d'un emplacement de mémoire. Le bloc de mémoire doit être sélectionné par le contenu du DTR1 et l'adresse doit être indiquée par le contenu du DTR.

Le contenu de l'emplacement de mémoire suivant, s'il est compris dans le domaine d'adresse valide, doit être automatiquement transféré au DTR2.

A la suite de la lecture du contenu de l'emplacement de mémoire, le contenu du DTR doit être incrémenté. La lecture à partir du dernier emplacement de mémoire accessible doit avoir pour résultat que l'adresse interne pointe vers un emplacement de mémoire non valide.

Si l'adresse pointe vers un emplacement de mémoire non valide ou si le bloc de mémoire sélectionné n'est pas implémenté, la commande doit être ignorée.

Voir 9.8 pour plus de détails.

**Commandes 198 – 199: YAAA AAA1 1100 011X**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 200 – 207: YAAA AAA1 1100 1XXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 208 – 223: YAAA AAA1 1101 XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

#### 11.3.4 Commandes d'application étendues

La commande 272 doit être envoyée avant une commande d'application étendue. Pour connaître les autres exigences, voir la commande 272.

**Commandes 224 – 254: YAAA AAA1 111X XXXX**

Les commandes 224 à 254 doivent être définies dans chacune des parties 2XX de la présente norme.

**Commande 255: YAAA AA1 1111 1111 "QUERY EXTENDED VERSION NUMBER"**

La réponse doit être le numéro de version des parties 2XX de la présente norme, relatives au type de dispositif correspondant, sous la forme d'un nombre à 8 bits.

## 11.4 Commandes spéciales

### 11.4.1 Interruption des processus spéciaux

**Commande 256:** 1010 0001 0000 0000 "TERMINATE"

Les processus en mode spécial doivent être interrompus.

### 11.4.2 Téléchargement d'informations au DTR

**Commande 257:** 1010 0011 XXXX XXXX "DATA TRANSFER REGISTER (DTR)"

La valeur à 8 bits XXXX XXXX doit être mémorisée dans le DTR.

### 11.4.3 Commandes d'adressage

Le domaine d'adresse doit être défini à un maximum de 24 bits (3 octets), ce qui conduit à 16 777 216 adresses différentes.

Il y a des commandes d'adressage là où l'appareillage doit répondre comme s'il s'agissait d'une commande de requête.

**Commande 258:** 1010 0101 XXXX XXXX "INITIALISE"

Cette commande doit être reçue une deuxième fois en l'espace de 100 ms (nominal) avant d'être exécutée, afin de réduire le risque d'une mauvaise réception. Aucune autre commande adressant le même appareillage ne doit être envoyée entre ces deux commandes; à défaut, la première commande de ce type doit être ignorée, ainsi que la commande 258.

La commande doit lancer ou redéclencher une minuterie de 15 minutes. Les commandes d'adressage 259 à 270 doivent uniquement être traitées lorsque cette minuterie fonctionne. Les autres commandes doivent encore être traitées pendant cette période.

Cette période de temps doit être interrompue à l'aide de la commande « TERMINATE ».

La réaction de l'appareillage recevant cette commande dépend du contenu du second octet:

XXXX XXXX = 0000 0000 Tous les appareillages doivent réagir.

XXXX XXXX = 0AAA AAA1 Les appareillages avec l'adresse AAAAAAb doivent réagir.

XXXX XXXX = 1111 1111 Les appareillages sans adresse courte doivent réagir.

**Commande 259:** 1010 0111 0000 0000 "RANDOMISE"

Cette commande doit être reçue une deuxième fois en l'espace de 100 ms (nominal) avant d'être exécutée, afin de réduire le risque d'une mauvaise réception. Aucune autre commande adressant le même appareillage ne doit être envoyée entre ces deux commandes; à défaut, la première commande de ce type et la commande 259 doivent être ignorées.

L'appareillage doit générer une nouvelle adresse aléatoire à la réception de cette commande.

La nouvelle adresse aléatoire doit être disponible dans un intervalle de 100 ms.

**Commande 260:** 1010 1001 0000 0000 "COMPARE"

L'appareillage doit comparer cette adresse aléatoire avec l'adresse de recherche combinée mémorisée dans SEARCHADDRH, SEARCHADDRM et SEARCHADDRL. Si son adresse aléatoire est inférieure ou égale à l'adresse de recherche combinée mémorisée dans SEARCHADDRH, SEARCHADDRM et SEARCHADDRL, l'appareillage doit alors répondre "YES".

**Commande 261:** 1010 1011 0000 0000 "WITHDRAW"

L'appareillage dont l'adresse aléatoire est égale à l'adresse de recherche combinée mémorisée dans SEARCHADDRH, SEARCHADDRM et SEARCHADDRL doit être exclu du

processus de comparaison. Cet appareillage ne doit pas être exclu du processus d'initialisation.

**Commandes 262 – 263: 1010 11X1 0000 0000**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commande 264: 1011 0001 HHHH HHHH "SEARCHADDRH"**

Les 8 bits de poids fort de l'adresse de recherche.

**Commande 265: 1011 0011 MMMM MMMM "SEARCHADDRM"**

Les 8 bits de poids moyen de l'adresse de recherche.

**Commande 266: 1011 0101 LLLL LLLL "SEARCHADDRL"**

Les 8 bits de poids faible de l'adresse de recherche.

La combinaison des trois adresses de la commande 264 à 266 doit constituer l'adresse de recherche à 24 bits HHHH HHHH MMMM MMMM LLLL LLLL.

**Commande 267: 1011 0111 0AAA AAA1 "PROGRAM SHORT ADDRESS"**

L'appareillage doit mémoriser l'adresse à 6 bits reçue comme son adresse courte s'il est sélectionné.

« Sélectionné » doit signifier l'une ou l'autre des propositions suivantes:

- L'adresse aléatoire de l'appareillage est identique à l'adresse de recherche combinée mémorisée dans SEARCHADDRH, SEARCHADDRM et SEARCHADDRL.
- L'appareillage est sélectionné physiquement. La sélection physique doit être détectée par l'appareillage si une lampe n'est plus reliée électriquement à l'appareillage après réception de la commande 270.

L'adresse courte doit être supprimée à la réception de l'exécution suivante de la commande 267, sous la forme suivante:

1011 0111 1111 1111 signifiant « supprimer l'adresse courte »

**Commande 268: 1011 1001 0AAA AAA1 "VERIFY SHORT ADDRESS"**

L'appareillage doit répondre "YES" si l'adresse courte à 6 bits reçue est identique à sa propre adresse courte.

**Commande 269: 1011 1011 0000 0000 "QUERY SHORT ADDRESS"**

L'appareillage doit donner son adresse courte si l'adresse aléatoire est identique à l'adresse de recherche ou si l'appareillage est sélectionné physiquement. Le format de la réponse doit être 0AAA AAA1 ou MASK.

**Commande 270: 1011 1101 0000 0000 "PHYSICAL SELECTION"**

Si un appareillage reçoit cette commande, il doit annuler sa sélection physique et doit régler l'appareillage sur "Physical Selection Mode". Dans ce mode, la comparaison de SEARCH et RANDOM ADDRESS doit être désactivée.

**Commande 271: 1011 1111 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

#### 11.4.4 Commandes spéciales étendues

**Commande 272: 1100 0001 XXXX XXXX "ENABLE DEVICE TYPE X"**

Cette commande doit sélectionner le type de dispositif pour lequel la prochaine commande d'application étendue suivante (224 à 255) est valide. La réception de cette commande doit

annuler toute sélection antérieure d'un type de dispositif. La sélection est valide uniquement pour la prochaine commande d'application étendue suivante.

Si une commande adressée au même appareillage est reçue entre la commande 272 et une commande d'application étendue, cette dernière commande ne doit pas être exécutée et la sélection doit être annulée.

L'étendue de validité de X doit être comprise entre 0 et 254.

Cette commande doit être traitée sans recourir à la commande INITIALISE.

Un appareillage ne doit pas réagir à une commande qui appartient aux commandes d'application étendues d'un type de dispositif différent du sien.

Tous les appareillages doivent être capables de répondre de façon appropriée à la plage de commandes standard.

Les types de dispositifs doivent correspondre à ceux énumérés dans l'Annexe B et leur codage doit être conforme aux spécifications des parties 2XX particulières de la CEI 62386.

NOTE Il convient que les dispositifs de commande soient capables d'identifier les différents dispositifs et de mémoriser la relation entre l'adresse individuelle d'un dispositif et le type de dispositif dans une mémoire persistante.

**Commande 273: 1100 0011 XXXX XXXX "DATA TRANSFER REGISTER 1 (DTR1)"**

La valeur à 8 bits XXXX XXXX doit être mémorisée dans le DTR1.

**Commande 274: 1100 0101 XXXX XXXX "DATA TRANSFER REGISTER 2 (DTR2)"**

La valeur à 8 bits XXXX XXXX doit être mémorisée dans le DTR2.

**Commande 275: 1100 0111 XXXX XXXX "WRITE MEMORY LOCATION"**

Si la mémoire est autorisée en écriture, la valeur indiquée par XXXX XXXX doit être mémorisée dans un emplacement de la mémoire. Le bloc de mémoire doit être sélectionné par le contenu du DTR1 et l'adresse doit être indiquée par le contenu du DTR.

Après l'exécution de cette commande, le contenu du DTR doit être incrémenté. L'écriture dans le dernier emplacement de mémoire accessible doit annuler l'état d'autorisation d'écriture après le traitement de la commande.

Cette commande doit être ignorée si la mémoire n'est pas autorisée en écriture, si l'adresse n'est pas comprise dans la plage valide ou si le bloc de mémoire sélectionné n'est pas implémenté.

Les écritures aux adresses valides désignées comme en lecture seule par le fabricant doivent être ignorées, excepté le fait que le contenu du DTR doit être incrémenté de 1.

Si l'emplacement de la mémoire est autorisé en écriture, la commande doit provoquer une réponse en voie de retour contenant la valeur écrite.

Voir 9.8 pour plus de détails.

NOTE Des écritures simultanées vers plusieurs dispositifs risquent de provoquer une corruption de la réponse en voie de retour.

**Commandes 276 – 279: 1100 1XX1 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 280 – 287: 1101 XXX1 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 288 – 295: 1110 XXX1 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 296 – 299: 1111 0XX1 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 300 – 301: 1111 10X1 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commande 302: 1111 1101 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 303 – 318: 101X XXX0 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 319 – 334: 110X XXX0 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 335 – 342: 1110 XXX0 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 343 – 346: 1111 0XX0 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commandes 347 – 348: 1111 10X0 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

**Commande 349: 1111 1100 XXXX XXXX**

Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.

### 11.5 Résumé du répertoire de commandes

Le Tableau 7 donne un résumé du répertoire de commandes.

**Tableau 7 – Résumé du répertoire de commandes**

Numéro de la commande	Code de la commande	Nom de la commande
–	YAAA AAA0 XXXX XXXX	DIRECT ARC POWER CONTROL
0	YAAA AAA1 0000 0000	OFF
1	YAAA AAA1 0000 0001	UP
2	YAAA AAA1 0000 0010	DOWN
3	YAAA AAA1 0000 0011	STEP UP
4	YAAA AAA1 0000 0100	STEP DOWN
5	YAAA AAA1 0000 0101	RECALL MAX LEVEL
6	YAAA AAA1 0000 0110	RECALL MIN LEVEL
7	YAAA AAA1 0000 0111	STEP DOWN AND OFF
8	YAAA AAA1 0000 1000	ON AND STEP UP
9	YAAA AAA1 0000 1001	ENABLE DAPC SEQUENCE
10 – 11	YAAA AAA1 0000 101X	<sup>a</sup>

Tableau 7 (suite)

Numéro de la commande	Code de la commande	Nom de la commande
12 – 15	YAAA AAA1 0000 11XX	<sup>a</sup>
16 – 31	YAAA AAA1 0001 XXXX	GO TO SCENE
32	YAAA AAA1 0010 0000	RESET
33	YAAA AAA1 0010 0001	STORE ACTUAL LEVEL IN THE DTR
34 – 35	YAAA AAA1 0010 001X	<sup>a</sup>
36 – 39	YAAA AAA1 0010 01XX	<sup>a</sup>
40 – 41	YAAA AAA1 0010 100X	<sup>a</sup>
42	YAAA AAA1 0010 1010	STORE THE DTR AS MAX LEVEL
43	YAAA AAA1 0010 1011	STORE THE DTR AS MIN LEVEL
44	YAAA AAA1 0010 1100	STORE THE DTR AS SYSTEM FAILURE LEVEL
45	YAAA AAA1 0010 1101	STORE THE DTR AS POWER ON LEVEL
46	YAAA AAA1 0010 1110	STORE THE DTR AS FADE TIME
47	YAAA AAA1 0010 1111	STORE THE DTR AS FADE RATE
48 – 63	YAAA AAA1 0011 XXXX	<sup>a</sup>
64 – 79	YAAA AAA1 0100 XXXX	STORE THE DTR AS SCENE
80 – 95	YAAA AAA1 0101 XXXX	REMOVE FROM SCENE
96 – 111	YAAA AAA1 0110 XXXX	ADD TO GROUP
112 – 127	YAAA AAA1 0111 XXXX	REMOVE FROM GROUP
128	YAAA AAA1 1000 0000	STORE THE DTR AS SHORT ADDRESS
129	YAAA AAA1 1000 0001	ENABLE WRITE MEMORY
130 – 131	YAAA AAA1 1000 001X	<sup>a</sup>
132 – 135	YAAA AAA1 1000 01XX	<sup>a</sup>
136 – 143	YAAA AAA1 1000 1XXX	<sup>a</sup>
144	YAAA AAA1 1001 0000	QUERY STATUS
145	YAAA AAA1 1001 0001	QUERY CONTROL GEAR
146	YAAA AAA1 1001 0010	QUERY LAMP FAILURE
147	YAAA AAA1 1001 0011	QUERY LAMP POWER ON
148	YAAA AAA1 1001 0100	QUERY LIMIT ERROR
149	YAAA AAA1 1001 0101	QUERY RESET STATE
150	YAAA AAA1 1001 0110	QUERY MISSING SHORT ADDRESS
151	YAAA AAA1 1001 0111	QUERY VERSION NUMBER
152	YAAA AAA1 1001 1000	QUERY CONTENT DTR
153	YAAA AAA1 1001 1001	QUERY DEVICE TYPE
154	YAAA AAA1 1001 1010	QUERY PHYSICAL MINIMUM LEVEL
155	YAAA AAA1 1001 1011	QUERY POWER FAILURE
156	YAAA AAA1 1001 1100	QUERY CONTENT DTR1
157	YAAA AAA1 1001 1101	QUERY CONTENT DTR2
158 – 159	YAAA AAA1 1001 111X	<sup>a</sup>
160	YAAA AAA1 1010 0000	QUERY ACTUAL LEVEL
161	YAAA AAA1 1010 0001	QUERY MAX LEVEL
162	YAAA AAA1 1010 0010	QUERY MIN LEVEL
163	YAAA AAA1 1010 0011	QUERY POWER ON LEVEL

Tableau 7 (suite)

Numéro de la commande	Code de la commande	Nom de la commande
164	YAAA AAA1 1010 0100	QUERY SYSTEM FAILURE LEVEL
165	YAAA AAA1 1010 0101	QUERY FADE TIME/FADE RATE
166 – 167	YAAA AAA1 1010 011X	<sup>a</sup>
168 – 175	YAAA AAA1 1010 1XXX	<sup>a</sup>
176 – 191	YAAA AAA1 1011 XXXX	QUERY SCENE LEVEL
192	YAAA AAA1 1100 0000	QUERY GROUPS 0-7
193	YAAA AAA1 1100 0001	QUERY GROUPS 8-15
194	YAAA AAA1 1100 0010	QUERY RANDOM ADDRESS (H)
195	YAAA AAA1 1100 0011	QUERY RANDOM ADDRESS (M)
196	YAAA AAA1 1100 0100	QUERY RANDOM ADDRESS (L)
197	YAAA AAA1 1100 0101	READ MEMORY LOCATION
198 – 199	YAAA AAA1 1100 011X	<sup>a</sup>
199 – 207	YAAA AAA1 1100 1XXX	<sup>a</sup>
208 – 223	YAAA AAA1 1101 XXXX	<sup>a</sup>
224 – 254	YAAA AAA1 111X XXXX	Voir les parties 2XX de la présente norme
255	YAAA AAA1 1111 1111	QUERY EXTENDED VERSION NUMBER
256	1010 0001 0000 0000	TERMINATE
257	1010 0011 XXXX XXXX	DATA TRANSFER REGISTER (DTR)
258	1010 0101 XXXX XXXX	INITIALISE
259	1010 0111 0000 0000	RANDOMISE
260	1010 1001 0000 0000	COMPARE
261	1010 1011 0000 0000	WITHDRAW
262 – 263	1010 11X1 0000 0000	<sup>a</sup>
264	1011 0001 HHHH HHHH	SEARCHADDRH
265	1011 0011 MMMM	SEARCHADDRM
266	1011 0101 LLLL LLLL	SEARCHADDRL
267	1011 0111 0AAA AAA1	PROGRAM SHORT ADDRESS
268	1011 1001 0AAA AAA1	VERIFY SHORT ADDRESS
269	1011 1011 0000 0000	QUERY SHORT ADDRESS
270	1011 1101 0000 0000	PHYSICAL SELECTION
271	1011 1111 XXXX XXXX	<sup>a</sup>
272	1100 0001 XXXX XXXX	ENABLE DEVICE TYPE X
273	1100 0011 XXXX XXXX	DATA TRANSFER REGISTER 1 (DTR1)
274	1100 0101 XXXX XXXX	DATA TRANSFER REGISTER 2 (DTR2)
275	1100 0111 XXXX XXXX	WRITE MEMORY LOCATION
276 – 279	1100 1XX1 XXXX XXXX	<sup>a</sup>
280 – 287	1101 XXX1 XXXX XXXX	<sup>a</sup>
288 – 295	1110 XXX1 XXXX XXXX	<sup>a</sup>
296 – 299	1111 0XX1 XXXX XXXX	<sup>a</sup>
300 – 301	1111 10X1 XXXX XXXX	<sup>a</sup>

Tableau 7 (suite)

Numéro de la commande	Code de la commande	Nom de la commande
302	1111 1101 XXXX XXXX	<sup>a</sup>
303 – 318	101X XXX0 XXXX XXXX	<sup>a</sup>
319 – 334	110X XXX0 XXXX XXXX	<sup>a</sup>
335 – 342	1110 XXX0 XXXX XXXX	<sup>a</sup>
343 – 346	1111 0XX0 XXXX XXXX	<sup>a</sup>
347 – 348	1111 10X0 XXXX XXXX	<sup>a</sup>
349	1111 1100 XXXX XXXX	<sup>a</sup>
<sup>a</sup> Réservées à un usage ultérieur. L'appareillage ne doit avoir aucune réaction.		

## 12 Procédures d'essai

### 12.0 Généralités

Un appareillage doit être intégré de sorte à pouvoir être soumis à essai à l'aide des procédures d'essai spécifiées à l'Article 12 et dans la partie appropriée de la série CEI 62386-200.

La configuration de l'essai doit comprendre un ordinateur programmé conformément à la procédure d'essai et un adaptateur matériel, connectés au port de l'interface de commande du dispositif soumis à essai, comme illustré dans la Figure 12.

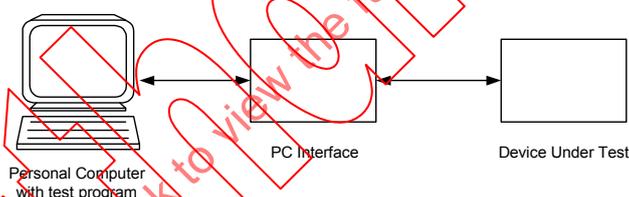
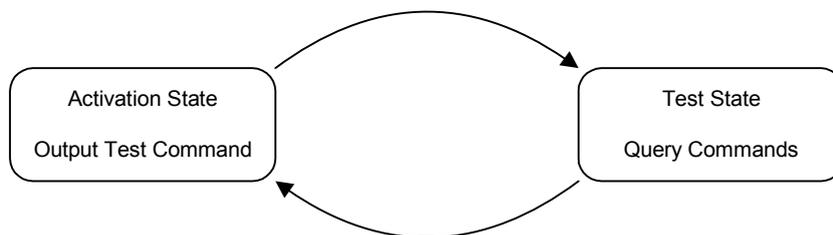


Figure 12 – Structure d'essai générale

La séquence d'essai doit être constituée principalement d'une phase d'activation (sortie de commande) et d'une phase de validation. Dans la phase d'activation, la commande à soumettre à essai doit être envoyée au dispositif soumis à essai. Dans la phase de validation, l'état interne du dispositif soumis à essai doit être vérifié par les commandes de requête. Voir Figure 13.



Activation State	Etat d'activation
Test State	Etat d'essai
Output Test Command	Commande d'essai de sortie
Query Commands	Commandes de requête

**Figure 13 – Etat d'activation et état d'essai**

L'état initial du dispositif soumis à essai avant les procédures d'essai doit être comme suit:

- la ou les lampe(s) sont branchées;
- l'alimentation est branchée ( $t_{on} \geq$  durée de préchauffage);
- les processus spéciaux sont terminés;
- le dispositif soumis à essai n'a pas d'adresse courte;
- le dispositif soumis à essai est à l'état RESET.

NOTE Les séquences d'essai peuvent être utilisées indépendamment les unes des autres.

Si une séquence d'essai spécifique est utilisée séparément, il est essentiel que le dispositif soumis à essai exécute correctement la commande « RESET » (voir 12.2.1.1).

Noter que les messages d'erreur peuvent être causés par différents problèmes. Par exemple, une mauvaise réponse à la commande QUERY ACTUAL LEVEL peut indiquer que la requête ne fonctionne pas correctement ou qu'une commande Arc Power Control Command (contrôle de puissance d'arc) précédemment envoyée ne fonctionne pas. Par conséquent, il convient que l'ordre des séquences soit maintenu.

Certaines séquences d'essai utilisent un paramètre « Preheat Time », qui doit être entré dans le programme d'essai afin d'obtenir des résultats d'essai corrects.

Le langage LDS (langage de description et de spécification) doit être utilisé pour la description des séquences d'essai. Voir ITU-T: Z.100 CCITT.

*Transmission des données:*

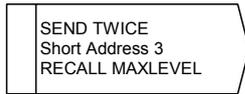
Le mode d'adressage utilisé et le nom de la commande doivent être mentionnés au niveau de chaque commande.

```

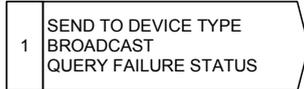
SEND
GROUP 5
RECALL MAXLEVEL
  
```

Etant donné que chaque commande de configuration doit être reçue deux fois de suite, avec un espacement de 100 ms, la sous-routine SEND TWICE doit être définie pour une utilisation dans la phase d'activation.

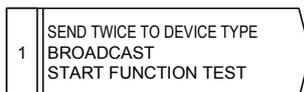
La représentation graphique suivante de la sous-routine SEND TWICE est introduite:



Etant donné que chaque commande d'application étendue doit être précédée par la commande 272 'ENABLE DEVICE TYPE 1', la sous-routine SEND TO DEVICE TYPE X doit être définie pour une utilisation dans la phase d'activation, comme indiqué dans la représentation graphique suivante, dans laquelle le chiffre à gauche correspond au DEVICE TYPE NUMBER:



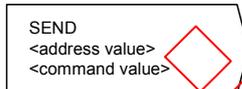
Etant donné que chaque commande de configuration étendue d'application doit d'abord être précédée par la commande 272 'ENABLE DEVICE TYPE 1', puis doit être reçue deux fois de suite, avec un espacement de 100 ms, la sous-routine SEND TWICE TO DEVICE TYPE X doit être définie pour une utilisation dans la phase d'activation, comme indiqué dans la représentation graphique suivante, dans laquelle le chiffre à gauche correspond au DEVICE TYPE NUMBER:



Au niveau des RESERVED COMMANDS (par exemple la commande 9) du répertoire de commandes, le numéro de commande doit être imprimé à la place du nom de la commande:



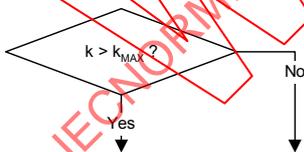
Dans certaines séquences des RESERVED COMMANDS, les valeurs des deux octets du code de commande doivent être indiquées:



Un mélange des deux derniers modes de description est également possible.

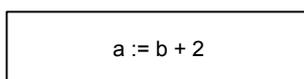
#### Branches:

Le branchement de la séquence d'essai doit être conforme au paramètre soumis à essai.



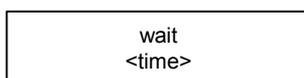
#### Affectations:

Le réglage d'un paramètre doit être fonction de la valeur spécifiée.



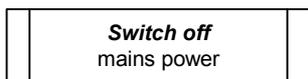
#### Attente:

La séquence d'essai doit être arrêtée pendant la durée spécifiée.



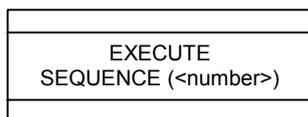
#### Procédure externe:

Une procédure externe doit faire l'objet d'une description, par exemple commutation, connexion ou déconnexion des fils, mesures externes, etc.

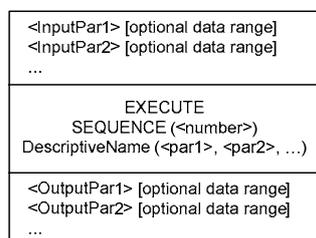


**Sous-séquence:**

Une séquence d'essai définie peut être utilisée comme sous-séquence dans d'autres séquences d'essai.



Si les paramètres sont transmis vers et/ou d'une sous-séquence, ceci doit être illustré comme suit:



Les paramètres d'entrée et de sortie avec leur plage de données facultative doivent refléter l'entrée admise et la sortie renvoyée.

La partie 'DescriptiveName' doit refléter une description de la fonctionnalité fournie par la séquence. Les paramètres <par1>, <par2>, ... doivent refléter les paramètres d'entrée réels transmis à la séquence.

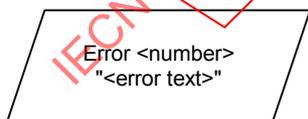
Tous les résultats fournis par la séquence (<output par1>, <output par1>, ...) doivent perdurer une fois la séquence terminée.

Les variables (statique / non volatile) utilisées à l'intérieur d'une séquence doivent être reflétées dans la définition de la séquence au moyen d'une liste de référence.

La séquence qui comporte ces variables statiques doit les régler à leurs valeurs par défaut lorsque l'essai (12.x) est terminé.

**Message:**

Des messages indiquant par exemple les erreurs ou les résultats d'essai doivent s'afficher dans l'encadré des messages.



Des paramètres sont nécessaires pour certaines commandes. Le téléchargement d'une valeur de 200 dans le DTR doit être imprimé comme décrit dans l'exemple suivant: DTR (200)

Si le paramètre est une variable, l'impression doit être: DTR (<variable>)

Pour toutes les séquences d'essai, il doit être supposé que la communication avec le dispositif soumis à essai fonctionne correctement, c'est-à-dire qu'il n'existe aucune erreur de communication due aux distorsions sur la ligne d'interface pendant le déroulement de l'essai.

Il doit être supposé que le résultat de chaque séquence d'essai est enregistré. Les messages d'erreur doivent indiquer l'étape à laquelle s'est produit le dysfonctionnement du dispositif soumis à essai.

Les niveaux de tension observés sur l'interface doivent correspondre aux valeurs nominales ( $V_{HIGH} = 16,0 \text{ V}$ ;  $V_{LOW} = 0,0 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 50 \text{ }\mu\text{s}$ ), sauf spécification contraire.

Dans les procédures d'essai, les abréviations suivantes sont utilisées:

- **MC** = Master controller (combinateur)
- **IPS** = Interface power supply (alimentation de l'interface)
- **DTR** = DATA TRANSFER REGISTER (registre de transfert des données)
- **PHM** = PHYSICAL MIN LEVEL (niveau physique minimum)
- **ST. ACT LEV. DTR** = STORE ACTUAL LEVEL IN THE DTR (mémoriser le niveau réel dans le DTR)
- **SYS. FAIL. LEV.** = SYSTEM FAILURE LEVEL (niveau défaillance système)
- **POW. ON LEVEL** = POWER ON LEVEL (niveau mise sous tension)
- **STORE DTR AS SHORT ADDR.** = STORE THE DTR AS SHORT ADDRESS (mémoriser le DTR sous forme d'adresse courte)
- **DAPC** = DIRECT ARC POWER CONTROL (commande directe de puissance d'arc)

**Les paramètres d'essai doivent être les suivants:**

- Température conforme à A.1.1 de la CEI 60929
- Alimentation électrique: tension de secteur nominale
- Alimentation d'interface: caractéristique courant-tension linéaire entre les valeurs fixées (voir l'annotation ci-après)
- niveau de tension;  $t_{rise} = t_{fall} = 50 \text{ }\mu\text{s}$
- La commande 145 'QUERY CONTROL GEAR' doit être utilisée pour vérifier la réception de la commande et le bon format de la voie de retour du dispositif soumis à essai. (Réponse correcte: Yes)
- Les tensions et courants doivent être mesurés au niveau des bornes d'entrée de l'appareillage

**La précision des mesures doit être conforme aux spécifications suivantes:**

- mesure de courant continu: classe de précision 1 ou supérieure (multimètre  $R_S \leq 10 \text{ }\Omega$ );
- A défaut: classe de précision 5 ou supérieure (oscilloscope  $R_I \geq 1 \text{ M}\Omega$ ,  $C_I \leq 20 \text{ pF}$ ,  $f_B \geq 10 \text{ MHz}$ )

**L'annotation doit être comme suit:**

« Master controller » (MC): il convient que sa réaction au bus soit identique à celle d'un appareillage ( $I_{max} = 2 \text{ mA}$ )

"Interface power supply" (IPS): Conçu pour  $n$  appareillages, plus 1 MC.

Niveau de tension  $V_{IPS}$ :  $11,5 \text{ V} \leq V_{IPS} \leq 22,5 \text{ V}$  en raison du niveau min. / max.  
 $15 \text{ V} \leq V_{IPS} \leq 17 \text{ V}$  spécifié de l'unité de transmission

Caractéristiques  $I_{IPS} - V_{IPS}$ :  $V_{IPS} \geq 11,5 \text{ V}$  at  $I_{IPS} \leq (n+1)*2 \text{ mA}$  haut niveau au courant statique maximum

$V_{IPS} \leq 4,5 \text{ V}$  à  $I_{IPS} \geq 2*0,9*(n+1)*2 \text{ mA}$  bas niveau au courant statique maximum double; réduit par une tolérance de 10 %

Temps de réponse du circuit limiteur de courant  $< 10 \text{ }\mu\text{s}$

## 12.1 Séquences d'essais 'Physical operational parameters'

### 12.1.1 Séquences d'essais 'Waveform'

#### 12.1.1.1 Séquence d'essais 'Current rating'

L'IPS doit être programmée pour une tension  $V_{IPS} = 22,5 \text{ V}$ . Le MC doit ne pas être actif (aucune communication avec le dispositif soumis à essai). Voir Figure 14.

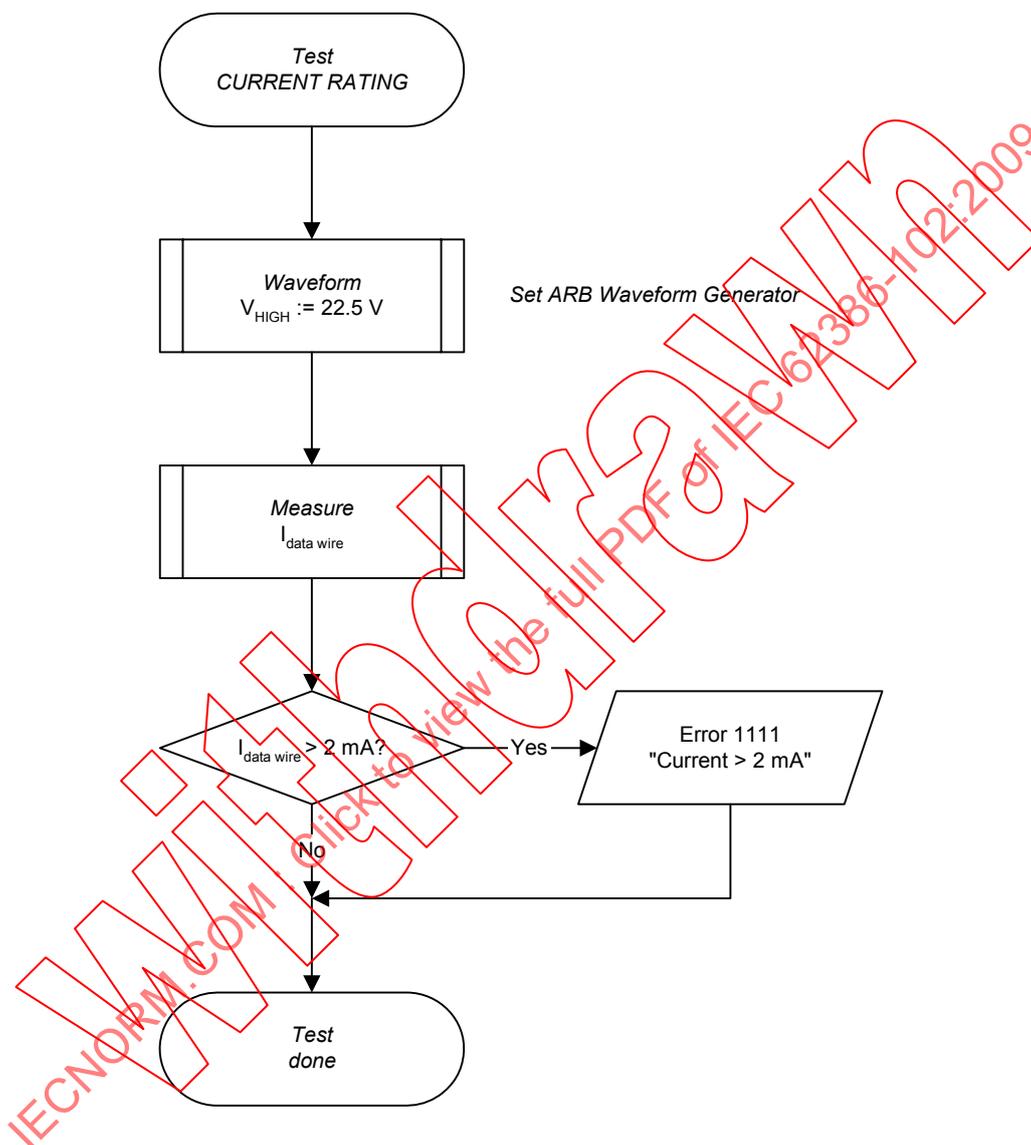


Figure 14 – Séquence d'essais 'Current rating'

#### 12.1.1.2 Séquence d'essais 'Voltage rating'

La communication avec le dispositif soumis à essai est vérifiée avec trois combinaisons différentes de tension  $V_{HIGH}$  et  $V_{LOW}$  et de durées  $t_{RISE}$  /  $t_{FALL}$ :

- $V_{HIGH} = 22,5 \text{ V}$ ;  $V_{LOW} = -6,5 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 10 \mu\text{s}$
- $V_{HIGH} = 9,5 \text{ V}$ ;  $V_{LOW} = 6,5 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 10 \mu\text{s}$
- $V_{HIGH} = 9,5 \text{ V}$ ;  $V_{LOW} = 6,5 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 100 \mu\text{s}$

Pour l'essai, la commande 145 "QUERY CONTROL GEAR" doit être utilisée. La réponse correcte doit être 'Yes' (0xFF). Voir Figure 15.

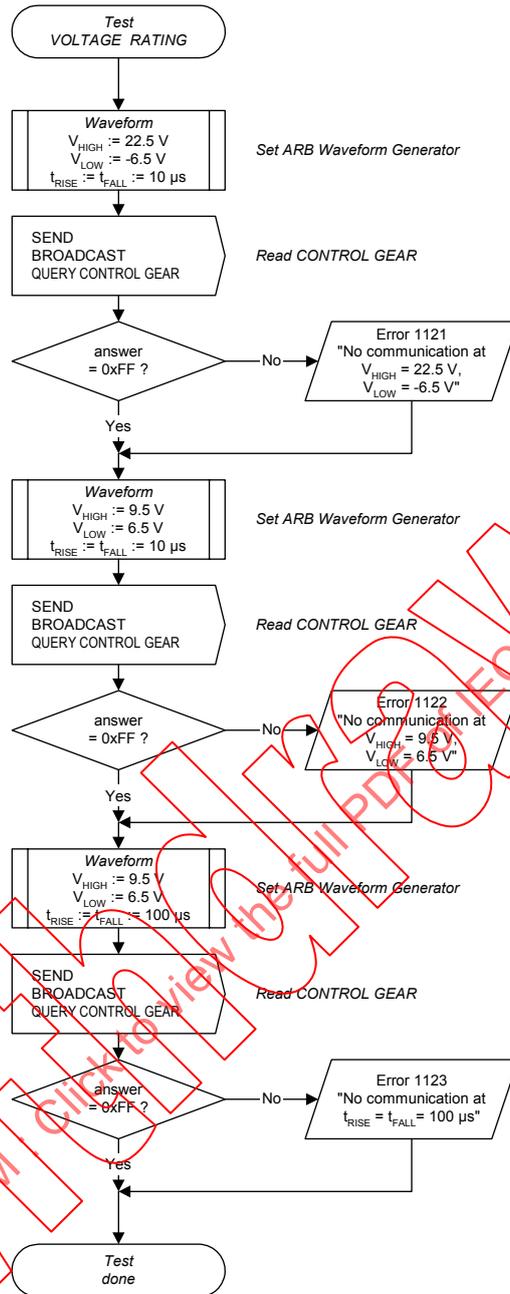


Figure 15 – Séquence d'essais 'Voltage rating'

### 12.1.1.3 Séquence d'essais 'Back channel rise time / fall time'

La communication avec le dispositif soumis à essai doit être vérifiée avec deux combinaisons différentes de tension  $V_{IPS}$  et d'intensité  $I_{IPS}$ :

- $V_{HIGH} = 17,0 \text{ V}$ ;  $V_{LOW} = 0,0 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 50 \text{ μs}$ ;  $I_{IPS} = 250 \text{ mA (max)}$
- $V_{HIGH} = 15,0 \text{ V}$ ;  $V_{LOW} = 0,0 \text{ V}$ ;  $t_{RISE} = t_{FALL} = 50 \text{ μs}$ ;  $I_{IPS} = 8 \text{ mA (max)}$

Dans les deux cas, les paramètres physiques de la réponse en voie de retour du dispositif soumis à essai doivent être vérifiés:

- $V_{HIGH} > 11,5 \text{ V}$ ;  $V_{LOW} < 4,5 \text{ V}$ ;  $10 \text{ μs} < t_{rise} < 100 \text{ μs}$ ;  $10 \text{ μs} < t_{fall} < 100 \text{ μs}$ ;

Pour l'essai, la commande 145 "QUERY CONTROL GEAR" doit être utilisée. La réponse correcte doit être 'Yes' (0xFF). Voir Figure 16.

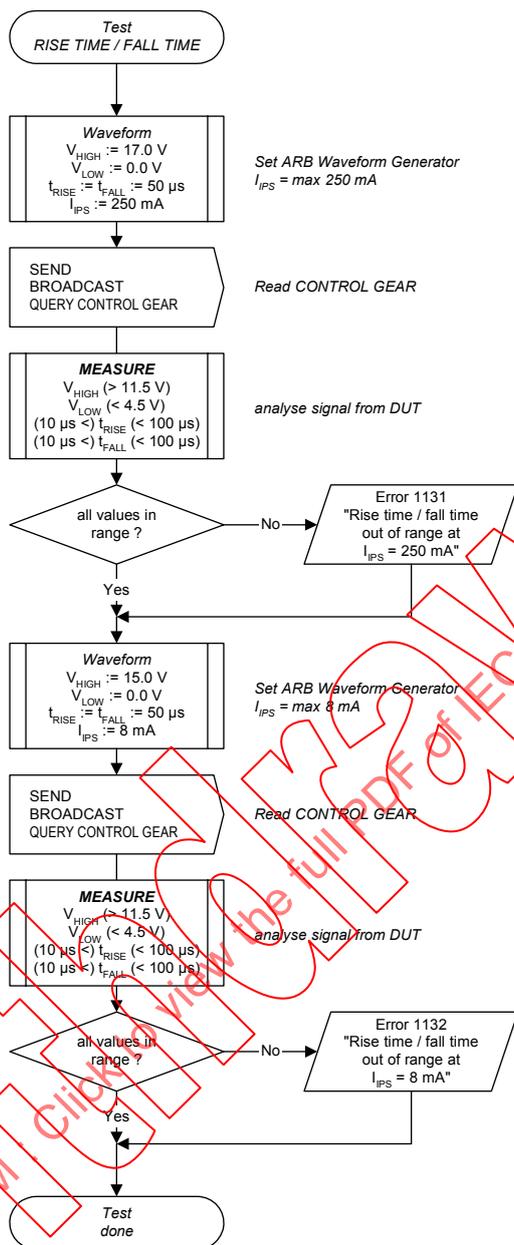


Figure 16 – Séquence d'essais 'Back channel rise time / fall time'

#### 12.1.1.4 Séquence d'essais 'Transmission rate'

La séquence suivante illustrée à la Figure 17 doit vérifier la communication avec le dispositif soumis à essai à une vitesse de transmission minimum et maximum ( $1\,200\text{ Hz} \pm 10\%$ ).

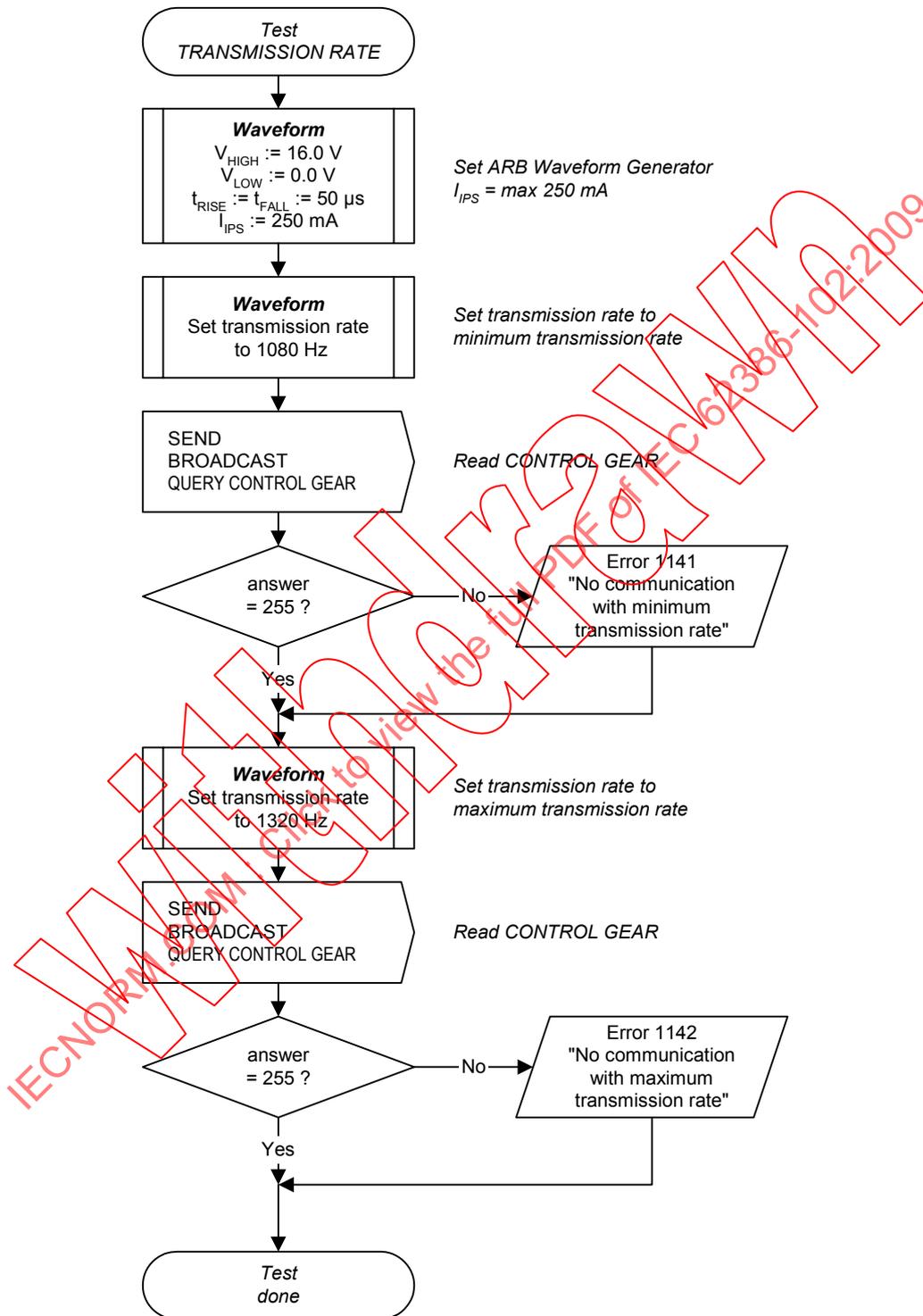


Figure 17 – Séquence d'essais 'Transmission rate'

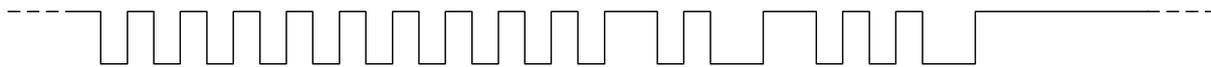
**12.1.1.5 Séquence d'essais 'Pulse width'**

La séquence illustrée à la Figure 18 doit soumettre à essai la communication avec des tolérances de largeur d'impulsions dans la trame en avant. Les demi-bits de la trame en avant sont transmis avec des tolérances de cadencement différentes. Les combinaisons de cadencement sont présentées dans le Tableau 8.

- Cellule binaire A: bit de départ
- Cellules binaires B à I: bits d'adresse (0xFF = 11111111b)
- Cellules binaires K à S: bits de commandes 0x91 = 10010001b)
- Cellules binaires T, U: bits d'arrêt

**Tableau 8 – Combinaisons de cadencement pour la séquence d'essais 'Pulse width'**

$T_e - 10\%$ 375,0 $\mu$ s	$T_e + 10\%$ 458,3 $\mu$ s	$2 \cdot T_e - 10\%$ 750,0 $\mu$ s	$2 \cdot T_e \pm 0\%$ 833,3 $\mu$ s	$2 \cdot T_e + 10\%$ 916,7 $\mu$ s
	A1			A1 + A2
	B1			B1 + B2
C1			C1 + C2	
	D1			D1 + D2
	E1		E1 + E2	
F1		F1 + F2		
G1			G1 + G2	
H1		H1 + H2		
I1		I1 + I2		
	K1		K1 + K2	
L1			L1 + L2	
M1			M1 + M2	
	N1			N1 + N2
	O1		O1 + O2	
	P1		P1 + P2	
R1		R1 + R2		
S1			S1 + S2	
			T1 + T2	
			U1 + U2	



idle line |A1|A2|B1|B2|C1|C2|D1|D2|E1|E2|F1|F2|G1|G2|H1|H2|I1|I2|K1|K2|L1|L2|M1|M2|N1|N2|O1|O2|P1|P2|R1|R2|S1|S2|T1|T2|U1|U2| idle line

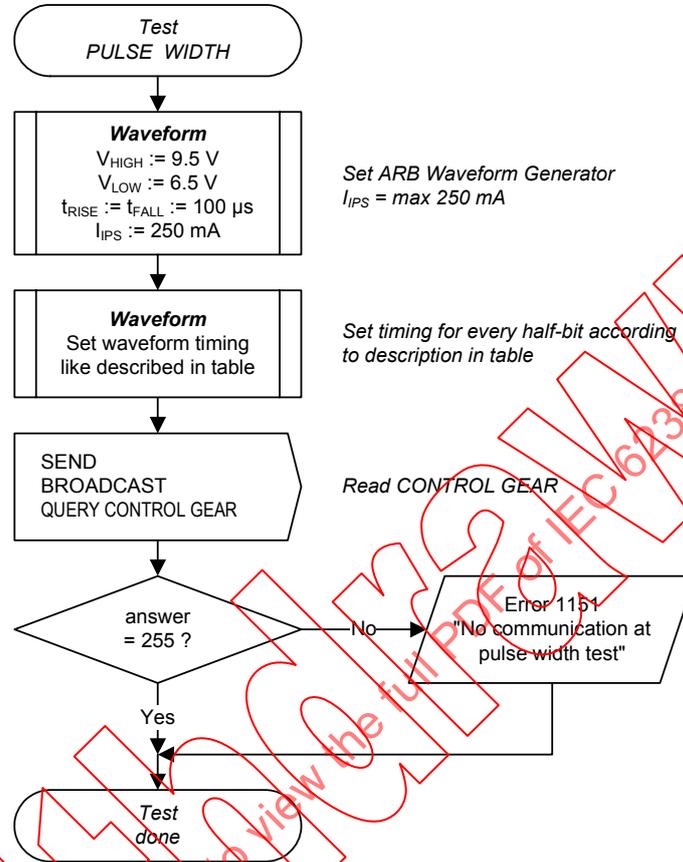
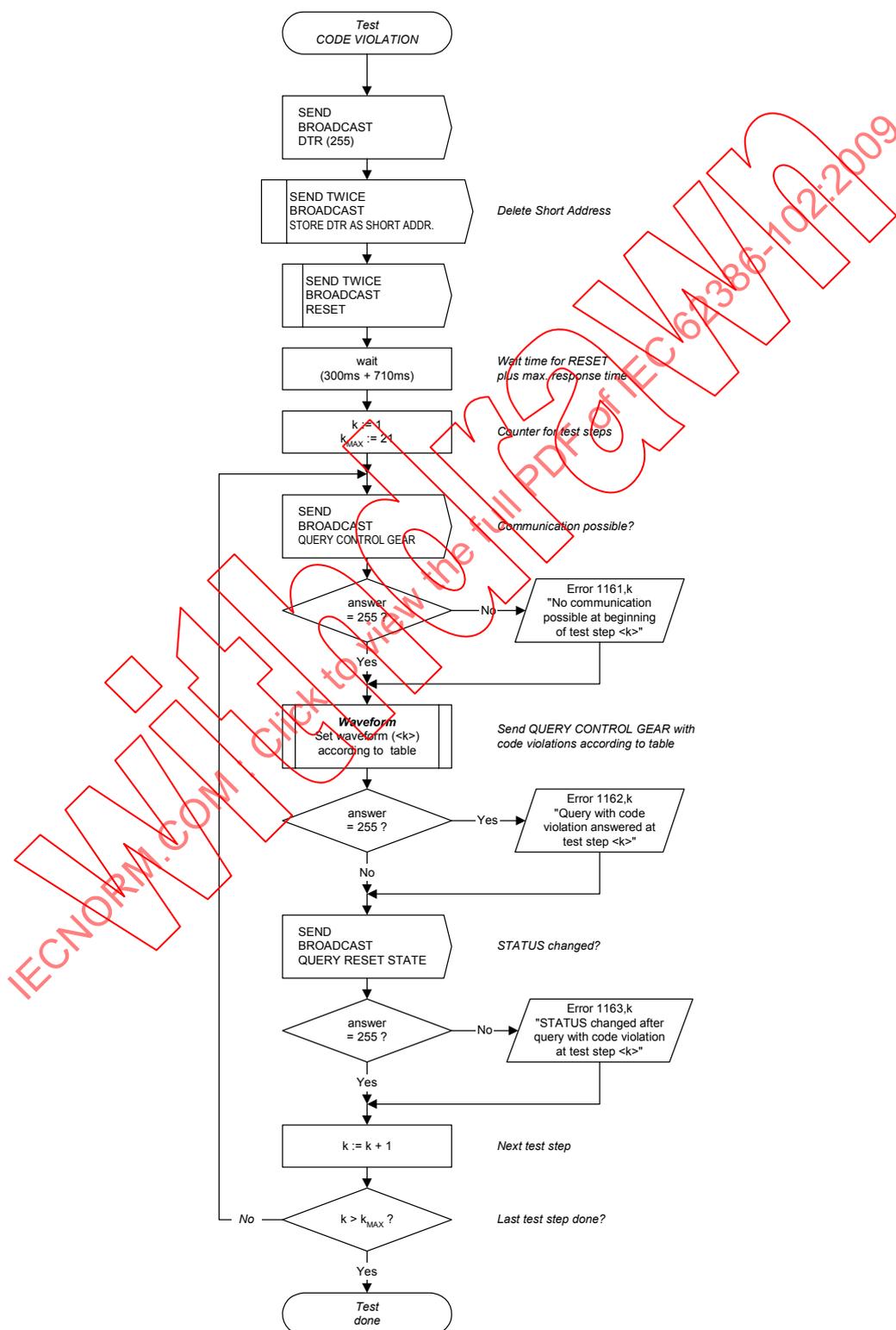


Figure 18 – Séquence d'essais 'Pulse width'

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

**12.1.1.6 Séquence d'essais 'Code violation'**

Les commandes reçues avec une violation du code doivent être ignorées par le dispositif soumis à essai. La commande QUERY CONTROL GEAR doit être utilisée pour l'essai. Un nouveau bit doit être perturbé à chaque étape de l'essai. Le dispositif soumis à essai ne doit pas répondre à la requête ni modifier son état. La séquence d'essai est illustrée à la Figure 19 et les formes d'ondes (configurations binaires) sont illustrées à la Figure 20.



**Figure 19 – 'Code violation'**

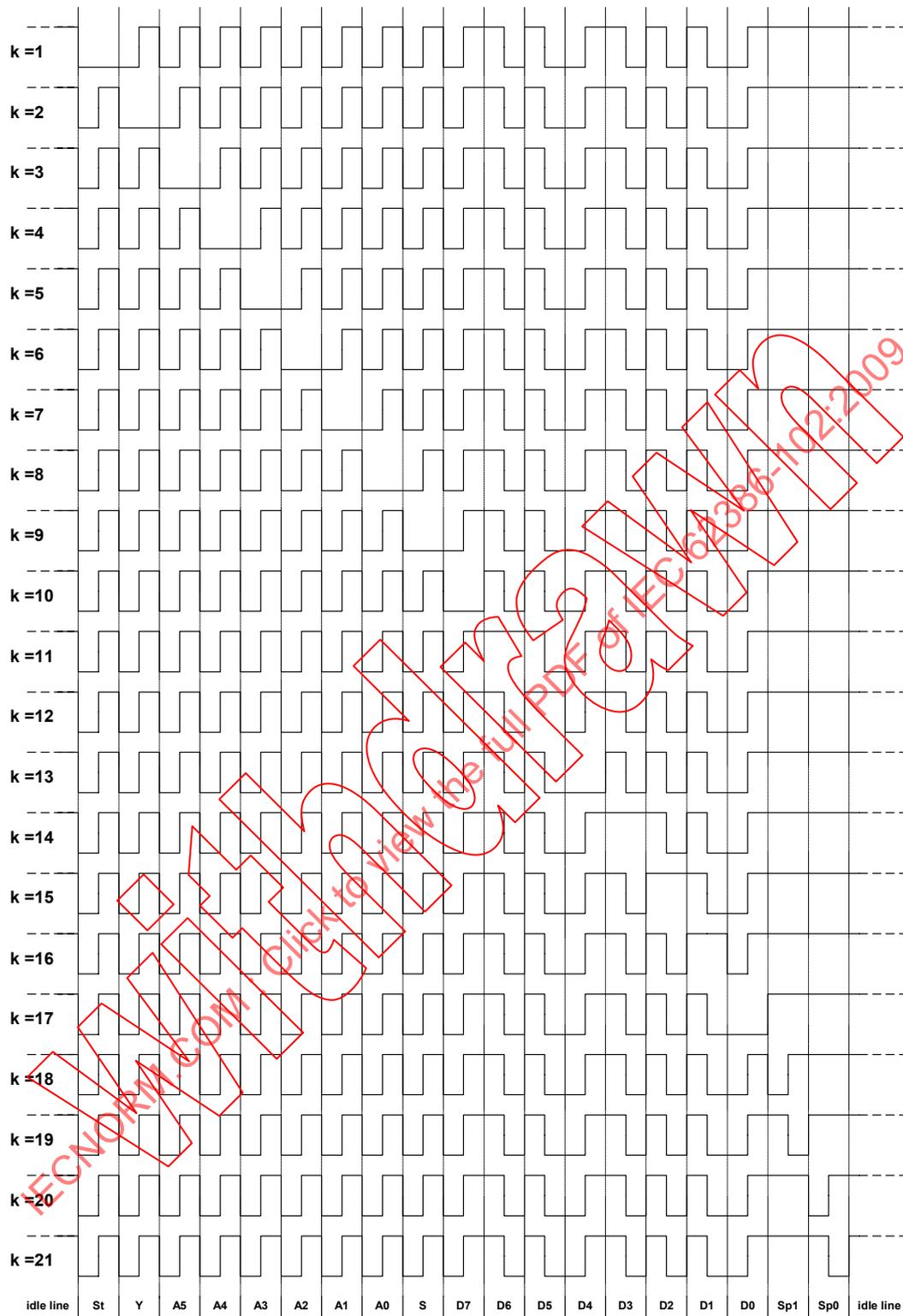


Figure 20 – Formes d'onde pour l'essai 'Code violation'

### 12.1.2 Séquence d'essais 'Frame structure timing'

Dans la première partie de la séquence d'essai illustrée à la Figure 21, le cadencement de la voie de retour doit être soumis à essai. La durée d'établissement mesurée doit être de  $3340 \mu\text{s} < t_{\text{ANSWER}} < 9590 \mu\text{s}$ . Dans la seconde partie, la réaction du dispositif soumis à essai, à la durée minimum entre deux trames en avant, doit être soumise à essai.

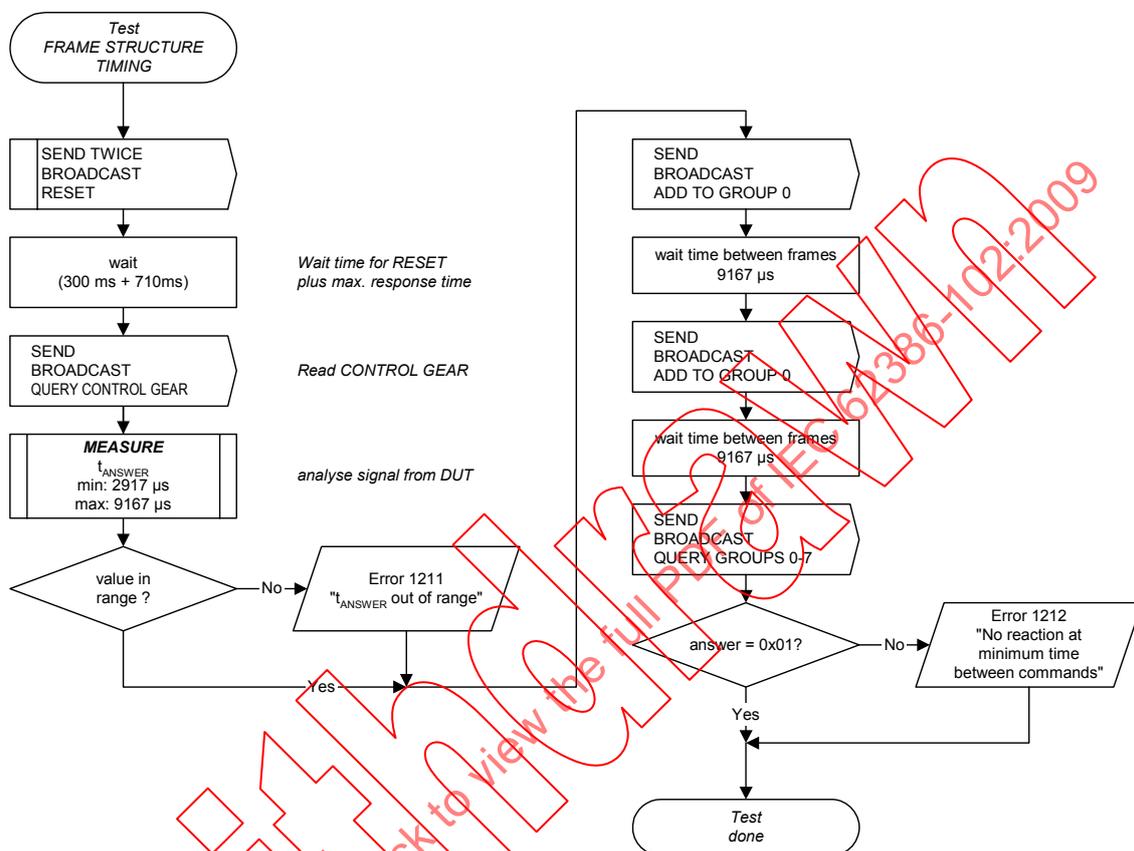


Figure 21 – Séquence d'essais 'Frame structure timing'

### 12.1.3 Essai d'isolation

Essai conforme à 15.5 de la CEI 61347-2-3 (isolation principale):

Essai de l'isolation des bornes de commande vers

- les bornes d'alimentation et de lampe court-circuitées
- le potentiel de la terre

### 12.1.4 Séquences d'essais facultatives

#### 12.1.4.1 Séquence d'essais 'Polarity'

La communication avec le dispositif soumis à essai doit être vérifiée pour les deux polarités des fils de données. Pour l'essai, la commande 145 "QUERY CONTROL GEAR" doit être utilisée. La réponse correcte est 'Yes' (0xFF). Voir Figure 22.

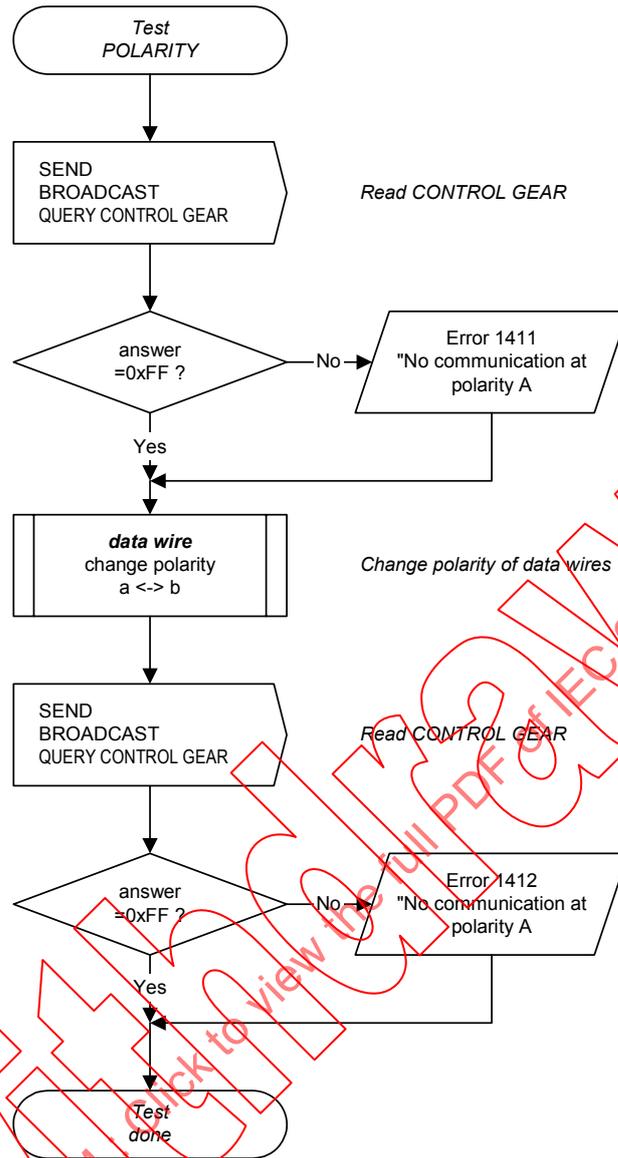


Figure 22 – Séquence d'essais 'Polarity'

IECNORM.COM Click to view the full PDF of IEC 62386-102:2009

### 12.1.4.2 Séquence d'essais 'Overvoltage protection'

Pour cet essai, les bornes d'alimentation du dispositif soumis à essai ne doivent pas être raccordées au secteur. Les bornes de commande du dispositif soumis à essai doivent être raccordées à une source de tension fournissant la tension nominale de secteur du dispositif soumis à essai pendant 1 minute. Après un temps de récupération de 15 minutes, la communication avec le dispositif soumis à essai doit être soumise à essai à l'aide de la commande 145 "QUERY CONTROL GEAR". La réponse correcte est 'Yes' (0xFF). Voir Figure 23.

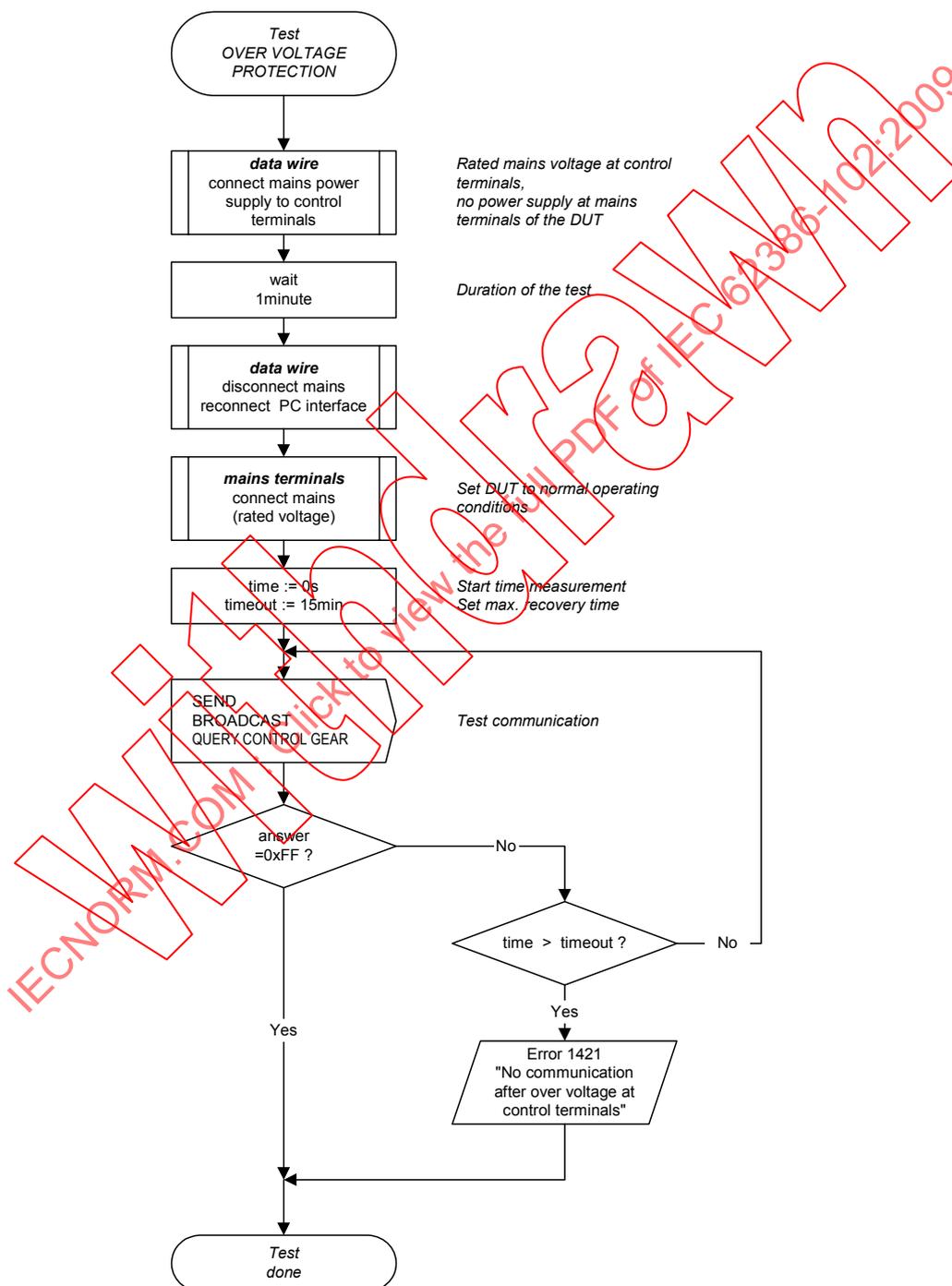


Figure 23 – Séquence d'essais 'Overvoltage protection'

### 12.1.5 Séquence d'essais 'Response time'

Le temps de réponse est défini comme la durée nécessaire au changement de rendement lumineux du MAX LEVEL au MIN LEVEL à un FADE TIME programmé de 0. Cette durée est également importante pour les autres séquences d'essais.

La mesure doit être effectuée à l'aide d'un oscilloscope raccordé à la sortie analogique d'un photomètre. La séquence d'essais est illustrée à la Figure 24.

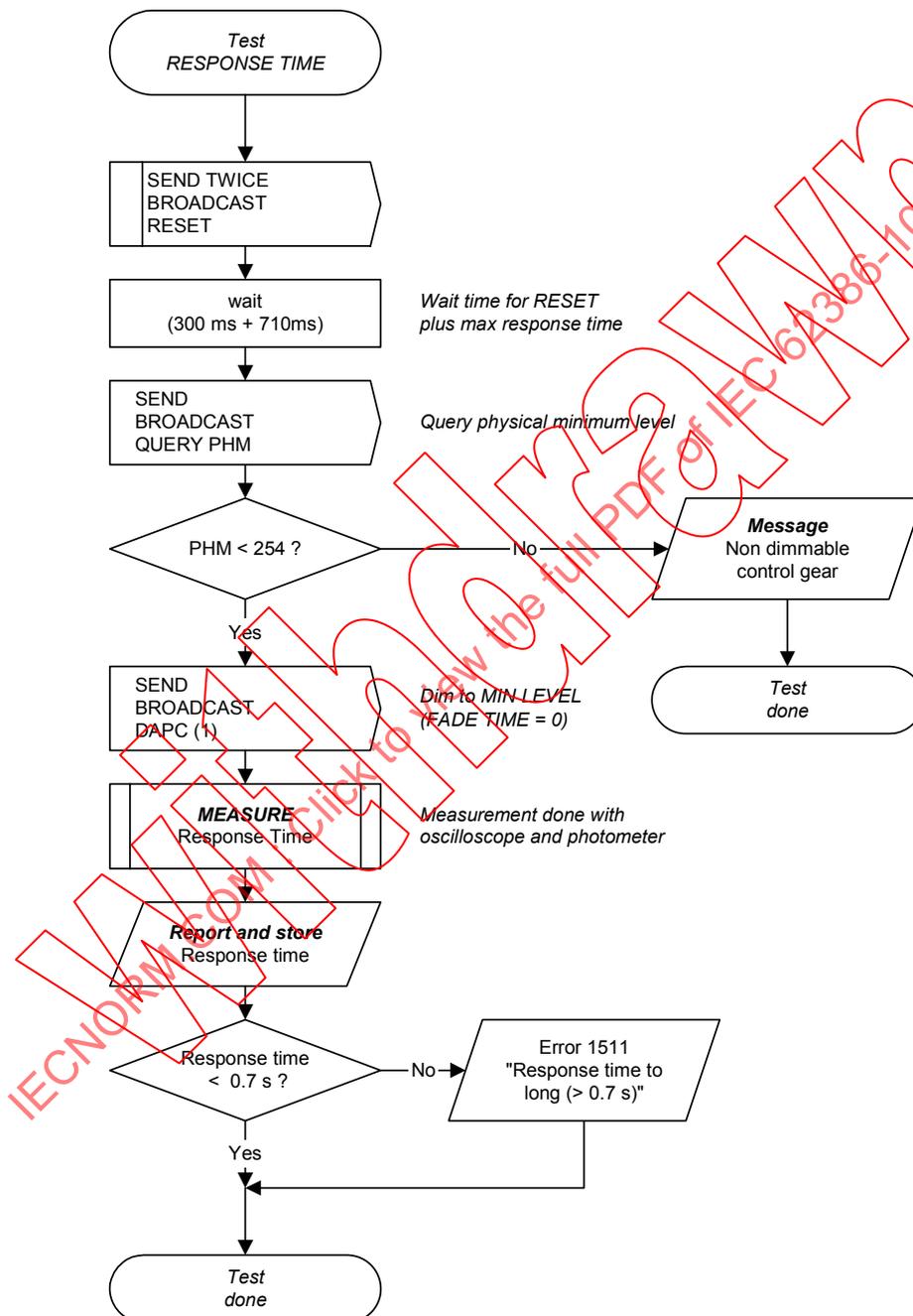


Figure 24 – Séquence d'essais 'Response time'

## 12.2 Séquences d'essais 'Configuration commands'

### 12.2.1 Séquences d'essais 'General configuration commands'

#### 12.2.1.1 Séquence d'essais 'RESET'

Pour garantir l'obtention de résultats corrects à partir des procédures d'essai, la commande 'RESET' doit être soumise à essai en premier.

Dans la séquence d'essais illustrée à la Figure 25, tous les paramètres du dispositif soumis à essai, programmables par l'utilisateur, sont réglés sur des valeurs non réinitialisées. Après l'envoi d'une commande RESET, les valeurs réinitialisées des paramètres doivent être vérifiées. La valeur réinitialisée de la RANDOM ADDRESS doit être soumise à essai dans la séquence 12.5.2.1 et la valeur réinitialisée de la variable SEARCH ADDRESS doit être vérifiée dans la séquence d'essais 12.5.4.4. Les paramètres applicables à cette séquence d'essai sont donnés dans le Tableau 9.

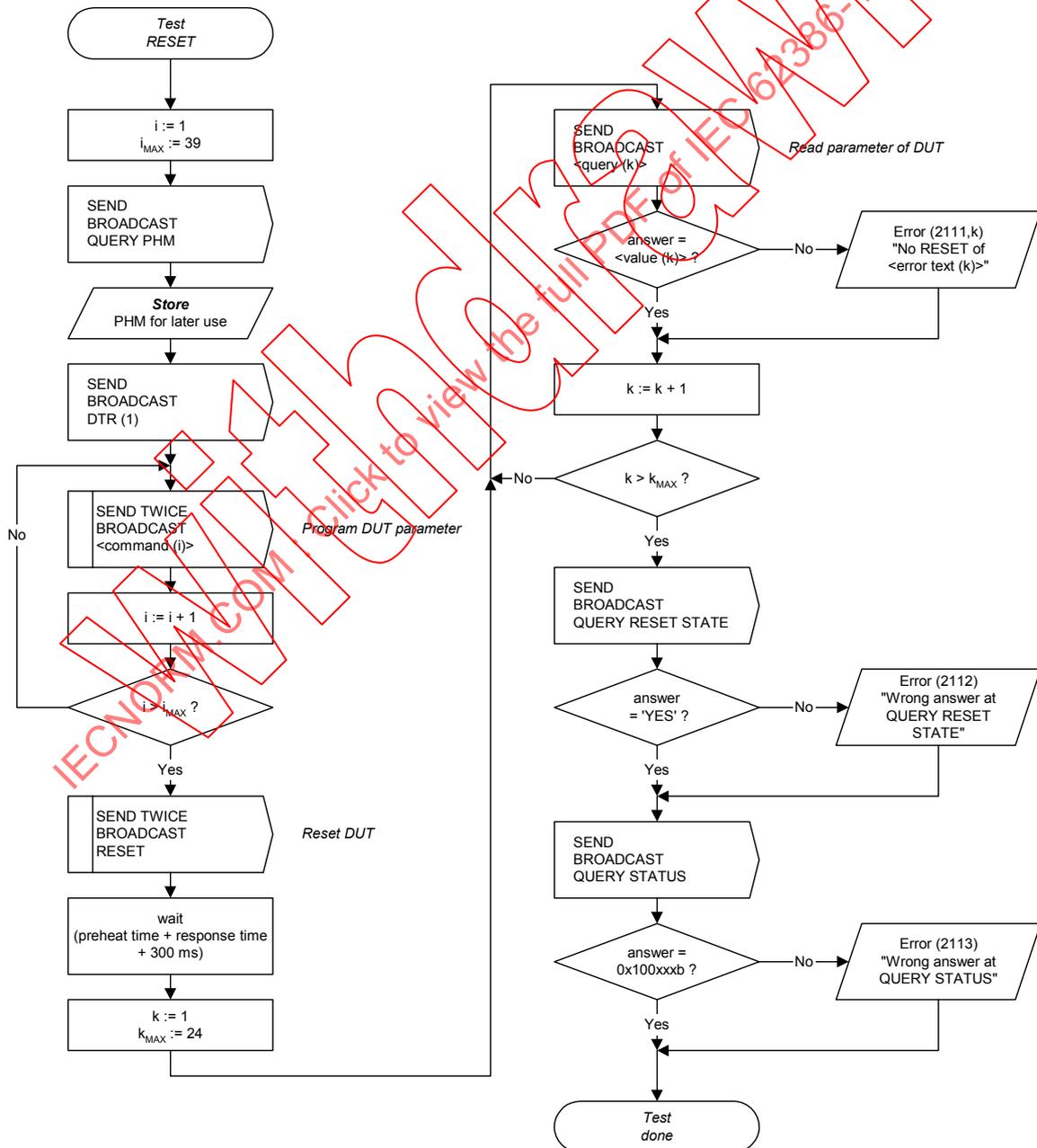


Figure 25 – Séquence d'essais 'RESET'

Tableau 9 – Paramètres pour la séquence d'essais 'RESET'

i	<command (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	1	QUERY GROUP 0-7	0x00	GROUP 0-7
2	ADD TO GROUP 1	2	QUERY GROUP 8-15	0x00	GROUP 8-15
3	ADD TO GROUP 2	3	QUERY SCENE LEVEL 0	255	SCENE 0
4	ADD TO GROUP 3	4	QUERY SCENE LEVEL 1	255	SCENE 1
5	ADD TO GROUP 4	5	QUERY SCENE LEVEL 2	255	SCENE 2
6	ADD TO GROUP 5	6	QUERY SCENE LEVEL 3	255	SCENE 3
7	ADD TO GROUP 6	7	QUERY SCENE LEVEL 4	255	SCENE 4
8	ADD TO GROUP 7	8	QUERY SCENE LEVEL 5	255	SCENE 5
9	ADD TO GROUP 8	9	QUERY SCENE LEVEL 6	255	SCENE 6
10	ADD TO GROUP 9	10	QUERY SCENE LEVEL 7	255	SCENE 7
11	ADD TO GROUP 10	11	QUERY SCENE LEVEL 8	255	SCENE 8
12	ADD TO GROUP 11	12	QUERY SCENE LEVEL 9	255	SCENE 9
13	ADD TO GROUP 12	13	QUERY SCENE LEVEL 10	255	SCENE 10
14	ADD TO GROUP 13	14	QUERY SCENE LEVEL 11	255	SCENE 11
15	ADD TO GROUP 14	15	QUERY SCENE LEVEL 12	255	SCENE 12
16	ADD TO GROUP 15	16	QUERY SCENE LEVEL 13	255	SCENE 13
17	STORE DTR AS SCENE 0	17	QUERY SCENE LEVEL 14	255	SCENE 14
18	STORE DTR AS SCENE 1	18	QUERY SCENE LEVEL 15	255	SCENE 15
19	STORE DTR AS SCENE 2	19	QUERY MAX LEVEL	254	MAX LEVEL
20	STORE DTR AS SCENE 3	20	QUERY MIN LEVEL	PHM	MIN LEVEL
21	STORE DTR AS SCENE 4	21	QUERY SYSTEM FAILURE LEVEL	254	SYSTEM FAILURE LEVEL
22	STORE DTR AS SCENE 5	22	QUERY POWER ON LEVEL	254	POWER ON LEVEL
23	STORE DTR AS SCENE 6	23	QUERY FADE TIME / FADE RATE	0x07	FADE TIME / FADE RATE
24	STORE DTR AS SCENE 7	24	QUERY ACTUAL LEVEL	254	ACTUAL LEVEL
25	STORE DTR AS SCENE 8				
26	STORE DTR AS SCENE 9				
27	STORE DTR AS SCENE 10				
28	STORE DTR AS SCENE 11				
29	STORE DTR AS SCENE 12				
30	STORE DTR AS SCENE 13				
31	STORE DTR AS SCENE 14				
32	STORE DTR AS SCENE 15				
33	STORE DTR AS MAX LEVEL				
34	STORE DTR AS MIN LEVEL				
35	STORE DTR AS SYSTEM FAILURE LEVEL				
36	STORE DTR AS POWER ON LEVEL				
37	STORE DTR AS FADE TIME				
38	STORE DTR AS FADE RATE				
39	OFF				

### 12.2.1.2 Séquence d'essais 'RESET': timeout / command in-between'

La commande RESET doit être exécutée uniquement si elle est reçue à deux reprises dans une période de 100 ms. L'envoi d'aucune autre commande adressée au même appareillage n'est autorisé entre les deux commandes RESET. Dans le cas contraire, les commandes RESET ainsi que l'autre commande doivent être ignorées. Les trois commandes doivent être envoyées dans une période de 100 ms. La séquence d'essais est illustrée à la Figure 26.

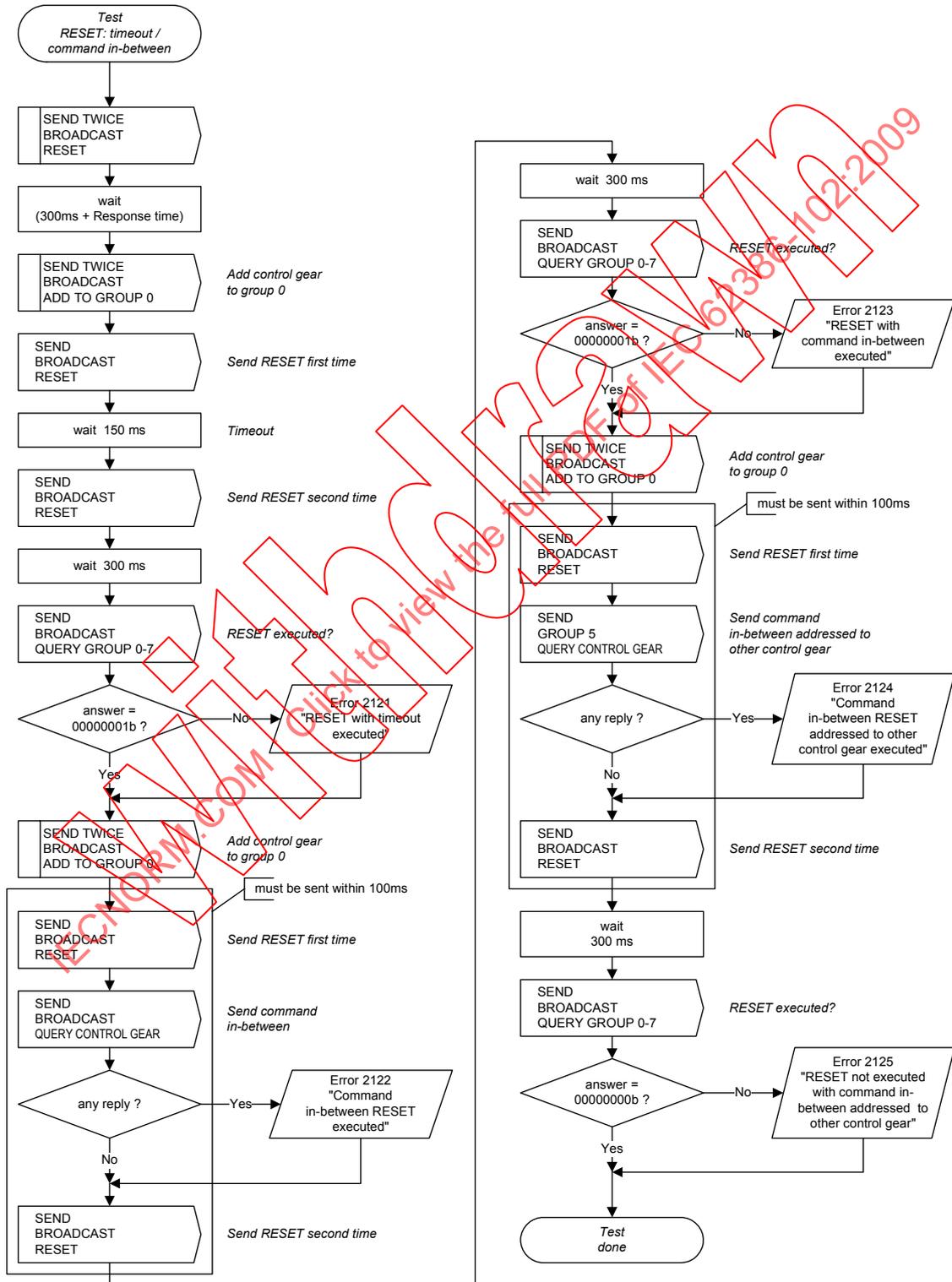


Figure 26 – Séquence d'essais 'RESET': timeout / command in-between'

### 12.2.1.3 Séquence d'essais '100 ms-timeout'

Dans la séquence d'essais illustrée à la Figure 27, il est procédé à une tentative de réglage de tous les paramètres du dispositif soumis à essai, programmables par l'utilisateur, à des valeurs non réinitialisées à l'aide des commandes de configuration, avec une temporisation de 150 ms. Aucune modification des paramètres ne doit se produire en raison de la temporisation. Les paramètres pour la séquence d'essais sont donnés dans le Tableau 10.

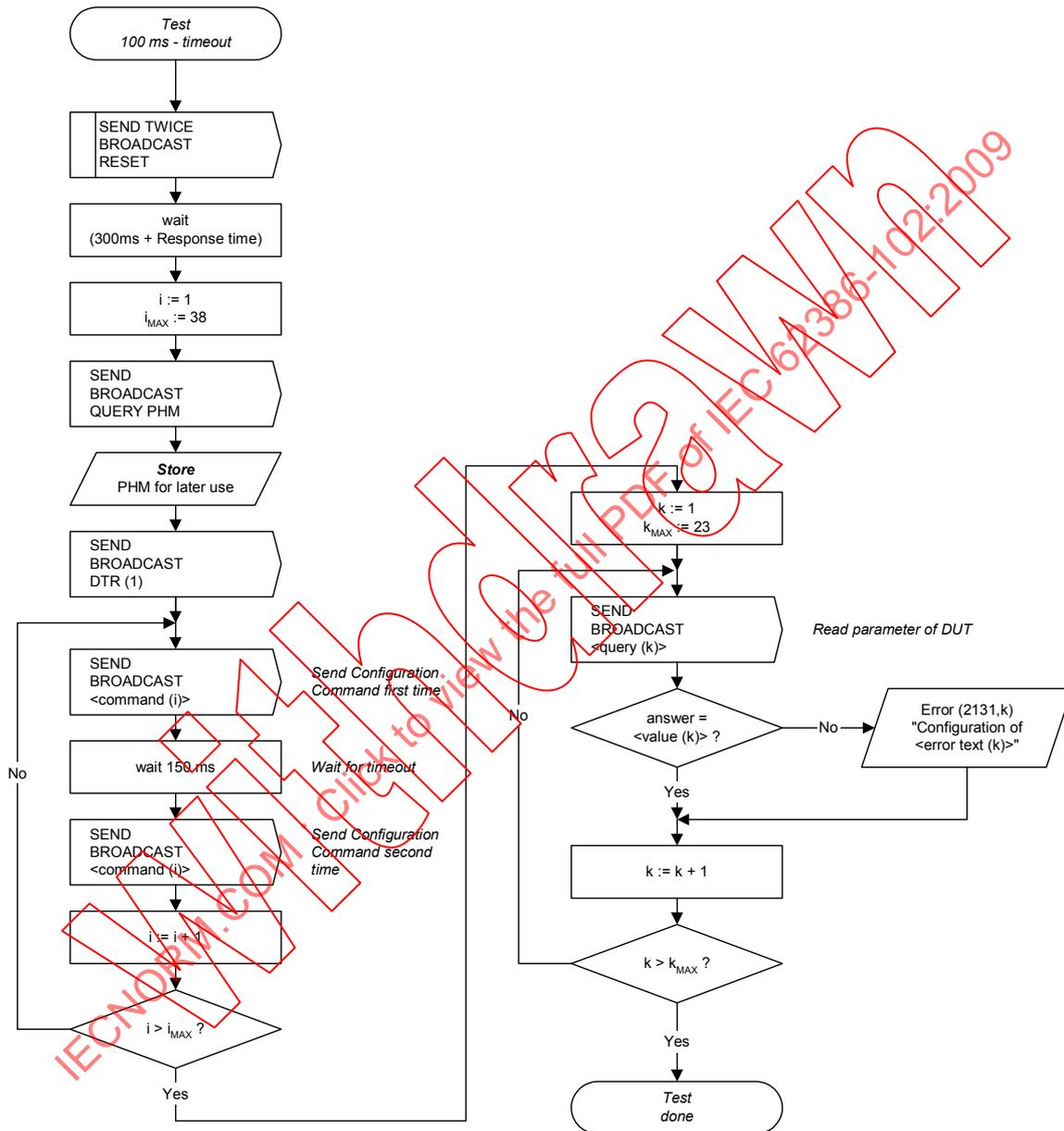


Figure 27 – Séquence d'essais '100 ms-timeout'

**Tableau 10 – Paramètres pour la séquence d'essais '10 ms-timeout'**

i	<command (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	1	QUERY GROUP 0-7	0x00	GROUP 0-7
2	ADD TO GROUP 1	2	QUERY GROUP 8-15	0x00	GROUP 8-15
3	ADD TO GROUP 2	3	QUERY SCENE LEVEL 0	255	SCENE 0
4	ADD TO GROUP 3	4	QUERY SCENE LEVEL 1	255	SCENE 1
5	ADD TO GROUP 4	5	QUERY SCENE LEVEL 2	255	SCENE 2
6	ADD TO GROUP 5	6	QUERY SCENE LEVEL 3	255	SCENE 3
7	ADD TO GROUP 6	7	QUERY SCENE LEVEL 4	255	SCENE 4
8	ADD TO GROUP 7	8	QUERY SCENE LEVEL 5	255	SCENE 5
9	ADD TO GROUP 8	9	QUERY SCENE LEVEL 6	255	SCENE 6
10	ADD TO GROUP 9	10	QUERY SCENE LEVEL 7	255	SCENE 7
11	ADD TO GROUP 10	11	QUERY SCENE LEVEL 8	255	SCENE 8
12	ADD TO GROUP 11	12	QUERY SCENE LEVEL 9	255	SCENE 9
13	ADD TO GROUP 12	13	QUERY SCENE LEVEL 10	255	SCENE 10
14	ADD TO GROUP 13	14	QUERY SCENE LEVEL 11	255	SCENE 11
15	ADD TO GROUP 14	15	QUERY SCENE LEVEL 12	255	SCENE 12
16	ADD TO GROUP 15	16	QUERY SCENE LEVEL 13	255	SCENE 13
17	STORE DTR AS SCENE 0	17	QUERY SCENE LEVEL 14	255	SCENE 14
18	STORE DTR AS SCENE 1	18	QUERY SCENE LEVEL 15	255	SCENE 15
19	STORE DTR AS SCENE 2	19	QUERY MAX LEVEL	254	MAX LEVEL
20	STORE DTR AS SCENE 3	20	QUERY MIN LEVEL	PHM	MIN LEVEL
21	STORE DTR AS SCENE 4	21	QUERY SYSTEM FAILURE LEVEL	254	SYSTEM FAILURE LEVEL
22	STORE DTR AS SCENE 5	22	QUERY POWER ON LEVEL	254	POWER ON LEVEL
23	STORE DTR AS SCENE 6	23	QUERY FADE TIME / FADE RATE	0x07	FADE TIME / FADE RATE
24	STORE DTR AS SCENE 7				
25	STORE DTR AS SCENE 8				
26	STORE DTR AS SCENE 9				
27	STORE DTR AS SCENE 10				
28	STORE DTR AS SCENE 11				
29	STORE DTR AS SCENE 12				
30	STORE DTR AS SCENE 13				
31	STORE DTR AS SCENE 14				
32	STORE DTR AS SCENE 15				
33	STORE DTR AS MAX LEVEL				
34	STORE DTR AS MIN LEVEL				
35	STORE DTR AS SYSTEM FAILURE LEVEL				
36	STORE DTR AS POWER ON LEVEL				
37	STORE DTR AS FADE TIME				
38	STORE DTR AS FADE RATE				

12.2.1.4 Séquence d'essais 'Commands in-between'

Dans la séquence d'essais illustrée à la Figure 28, il est procédé à une tentative de modification de tous les paramètres du dispositif soumis à essai, programmables par l'utilisateur, à l'aide des commandes de configuration. Entre les deux commandes de configuration, la commande STEP DOWN est envoyée. Ces trois commandes doivent être envoyées dans une période de 100 ms. Aucune modification des paramètres ne doit se produire en raison de la commande intermédiaire. Le niveau d'éclairage effectif en fin d'essai doit être de 254 car la commande intermédiaire doit également être ignorée par le dispositif soumis à essai. Si la commande intermédiaire est adressée vers un autre dispositif soumis à essai, la commande de configuration doit être exécutée. Les paramètres pour la séquence d'essais sont donnés dans le Tableau 11.

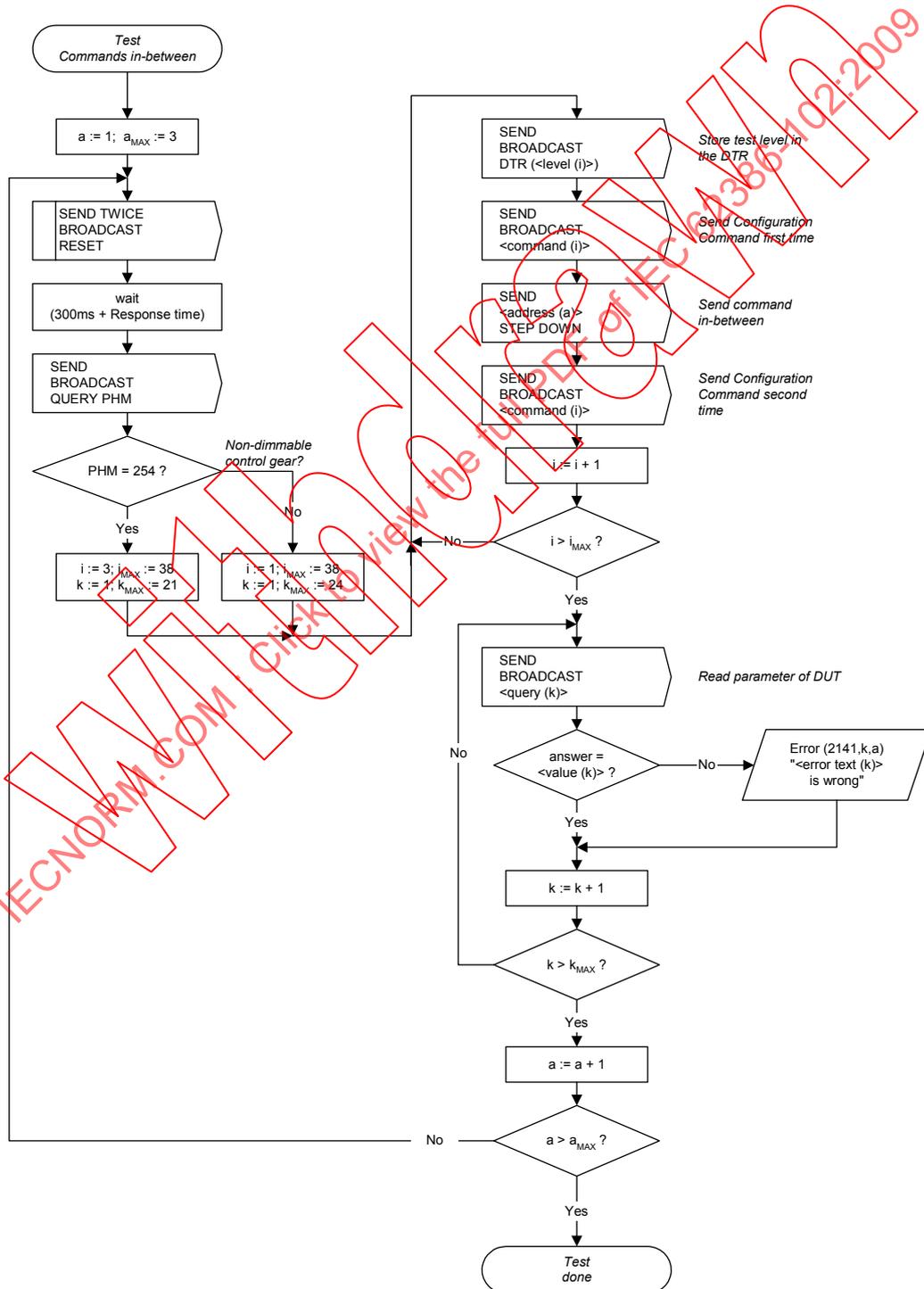


Figure 28 – Séquence d'essais 'Commands in-between'

**Tableau 11 – Paramètres pour la séquence d'essais 'Commands in-between'**

i	<command (i)>	<level (i)>	k	<query (k)>	<value (k)>		<error text (k)>
					a = 1	a ≠ 1	
1	STORE DTR AS MAX LEVEL	PHM + 1	1	QUERY GROUP 0-7	0x00	0xFF	GROUP 0-7
2	STORE DTR AS MIN LEVEL	PHM + 1	2	QUERY GROUP 8-15	0x00	0xFF	GROUP 8-15
3	STORE DTR AS SCENE 0	10	3	QUERY SCENE LEVEL 0	255	10	SCENE 0
4	STORE DTR AS SCENE 1	10	4	QUERY SCENE LEVEL 1	255	10	SCENE 1
5	STORE DTR AS SCENE 2	10	5	QUERY SCENE LEVEL 2	255	10	SCENE 2
6	STORE DTR AS SCENE 3	10	6	QUERY SCENE LEVEL 3	255	10	SCENE 3
7	STORE DTR AS SCENE 4	10	7	QUERY SCENE LEVEL 4	255	10	SCENE 4
8	STORE DTR AS SCENE 5	10	8	QUERY SCENE LEVEL 5	255	10	SCENE 5
9	STORE DTR AS SCENE 6	10	9	QUERY SCENE LEVEL 6	255	10	SCENE 6
10	STORE DTR AS SCENE 7	10	10	QUERY SCENE LEVEL 7	255	10	SCENE 7
11	STORE DTR AS SCENE 8	10	11	QUERY SCENE LEVEL 8	255	10	SCENE 8
12	STORE DTR AS SCENE 9	10	12	QUERY SCENE LEVEL 9	255	10	SCENE 9
13	STORE DTR AS SCENE 10	10	13	QUERY SCENE LEVEL 10	255	10	SCENE 10
14	STORE DTR AS SCENE 11	10	14	QUERY SCENE LEVEL 11	255	10	SCENE 11
15	STORE DTR AS SCENE 12	10	15	QUERY SCENE LEVEL 12	255	10	SCENE 12
16	STORE DTR AS SCENE 13	10	16	QUERY SCENE LEVEL 13	255	10	SCENE 13
17	STORE DTR AS SCENE 14	10	17	QUERY SCENE LEVEL 14	255	10	SCENE 14
18	STORE DTR AS SCENE 15	10	18	QUERY SCENE LEVEL 15	255	10	SCENE 15
19	STORE DTR AS SYSTEM FAILURE LEVEL	10	19	QUERY FADE TIME / FADE RATE	0x07	0xAA	FADE TIME / FADE RATE
20	STORE DTR AS POWER ON LEVEL	10	20	QUERY POWER ON LEVEL	254	10	POWER ON LEVEL
21	STORE DTR AS FADE TIME	10	21	QUERY SYSTEM FAILURE LEVEL	254	10	SYSTEM FAILURE LEVEL
22	STORE DTR AS FADE RATE	10	22	QUERY MIN LEVEL	PHM	PHM + 1	MIN LEVEL
23	ADD TO GROUP 0	10	23	QUERY MAX LEVEL	254	PHM + 1	MAX LEVEL
24	ADD TO GROUP 1	10	24	QUERY ACTUAL LEVEL	254	PHM + 1	ACTUAL LEVEL
25	ADD TO GROUP 2	10					
26	ADD TO GROUP 3	10					
27	ADD TO GROUP 4	10					
28	ADD TO GROUP 5	10					
29	ADD TO GROUP 6	10					
30	ADD TO GROUP 7	10					
31	ADD TO GROUP 8	10					
32	ADD TO GROUP 9	10					
33	ADD TO GROUP 10	10					
34	ADD TO GROUP 11	10					
35	ADD TO GROUP 12	10					
36	ADD TO GROUP 13	10					
37	ADD TO GROUP 14	10					
38	ADD TO GROUP 15	10					

a	<address (a)>
1	BROADCAST
2	Short Address 5
3	GROUP 15

### 12.2.1.5 Séquence d'essais 'QUERY VERSION NUMBER'

Le numéro de version du dispositif soumis à essai doit être lu. La séquence d'essais est illustrée à la Figure 29.

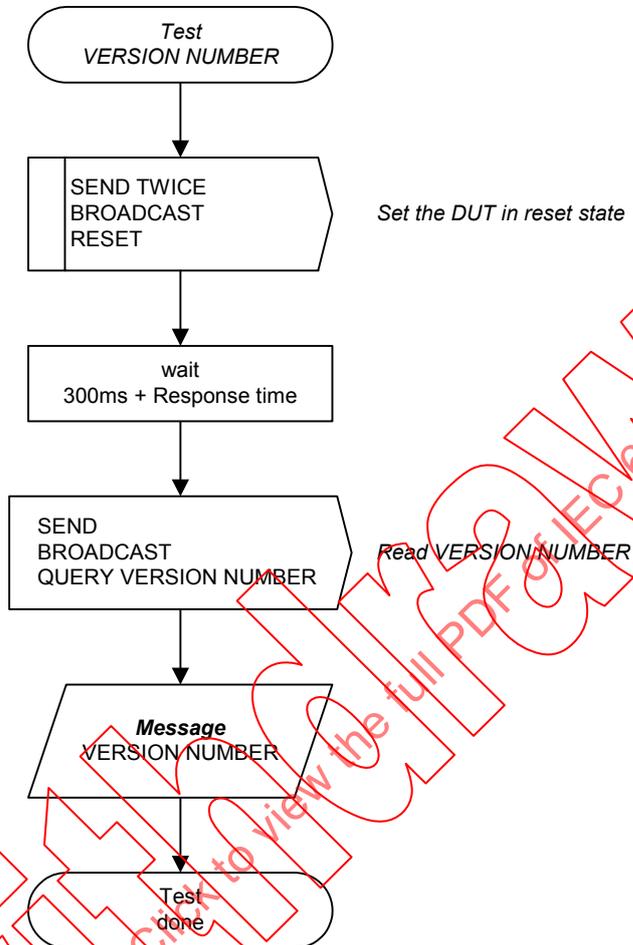


Figure 29 – Séquence d'essais 'QUERY VERSION NUMBER'

### 12.2.1.6 Séquence d'essais 'STORE ACTUAL LEVEL IN THE DTR'

La séquence d'essais illustrée à la Figure 30 doit être utilisée pour soumettre à l'essai la commande 33 'STORE ACTUAL LEVEL IN THE DTR' à trois états différents du dispositif soumis à essai: MAX LEVEL, MIN LEVEL et OFF. Voir Figure 30.

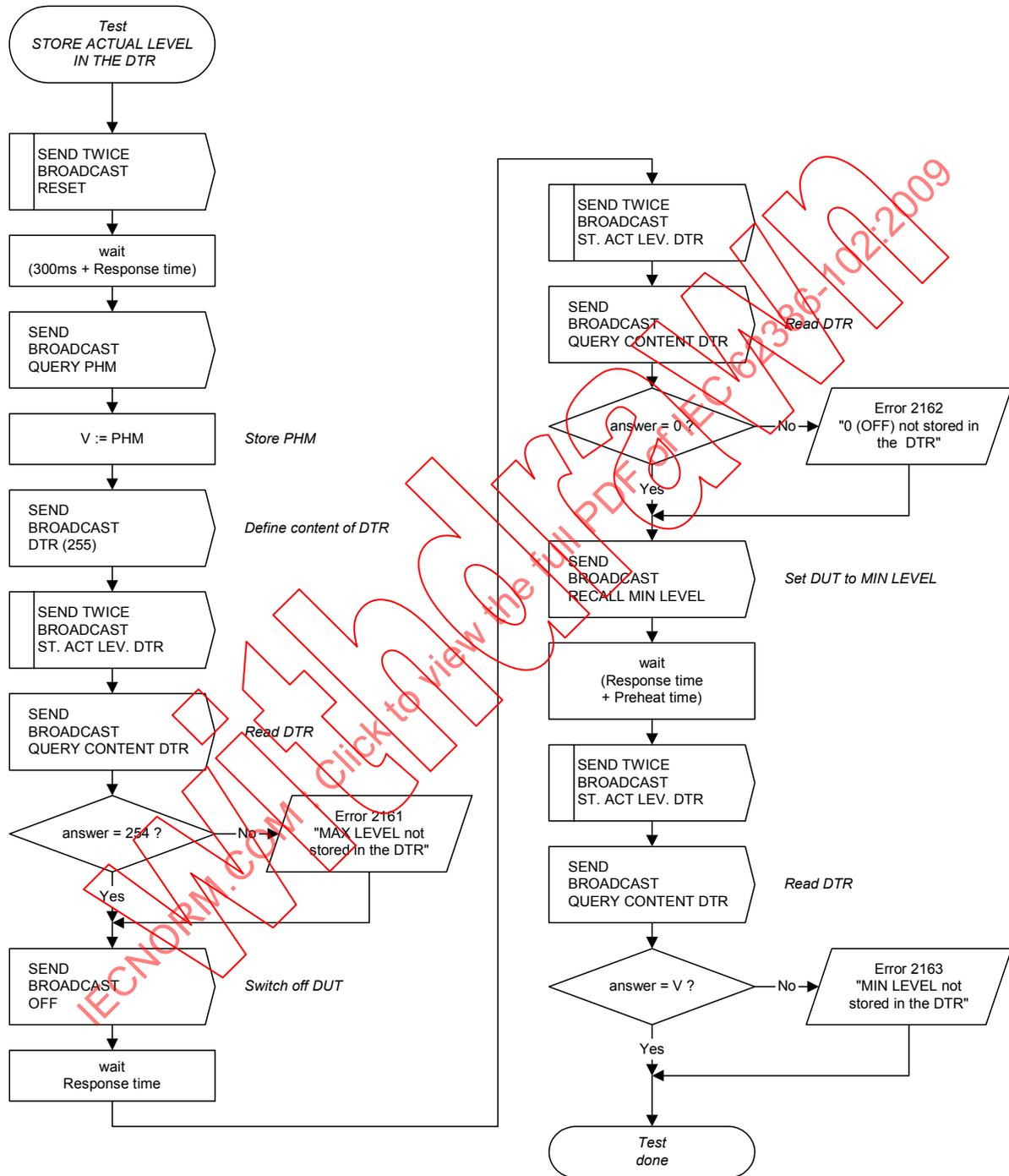


Figure 30 – Séquence d'essais 'STORE ACTUAL LEVEL IN THE DTR'

12.2.1.7 Séquence d'essais 'Persistent memory'

Dans la séquence d'essais illustrée à la Figure 31, il est procédé à la vérification de la mémoire persistante du dispositif soumis à essai. Tous les paramètres programmables sont modifiés (y compris le paramètre short address). L'alimentation secteur doit être interrompue pendant 5 s avant la vérification des paramètres. La commande RESET ne doit pas supprimer la short address. Les paramètres pour la séquence d'essais sont donnés dans le Tableau 12.

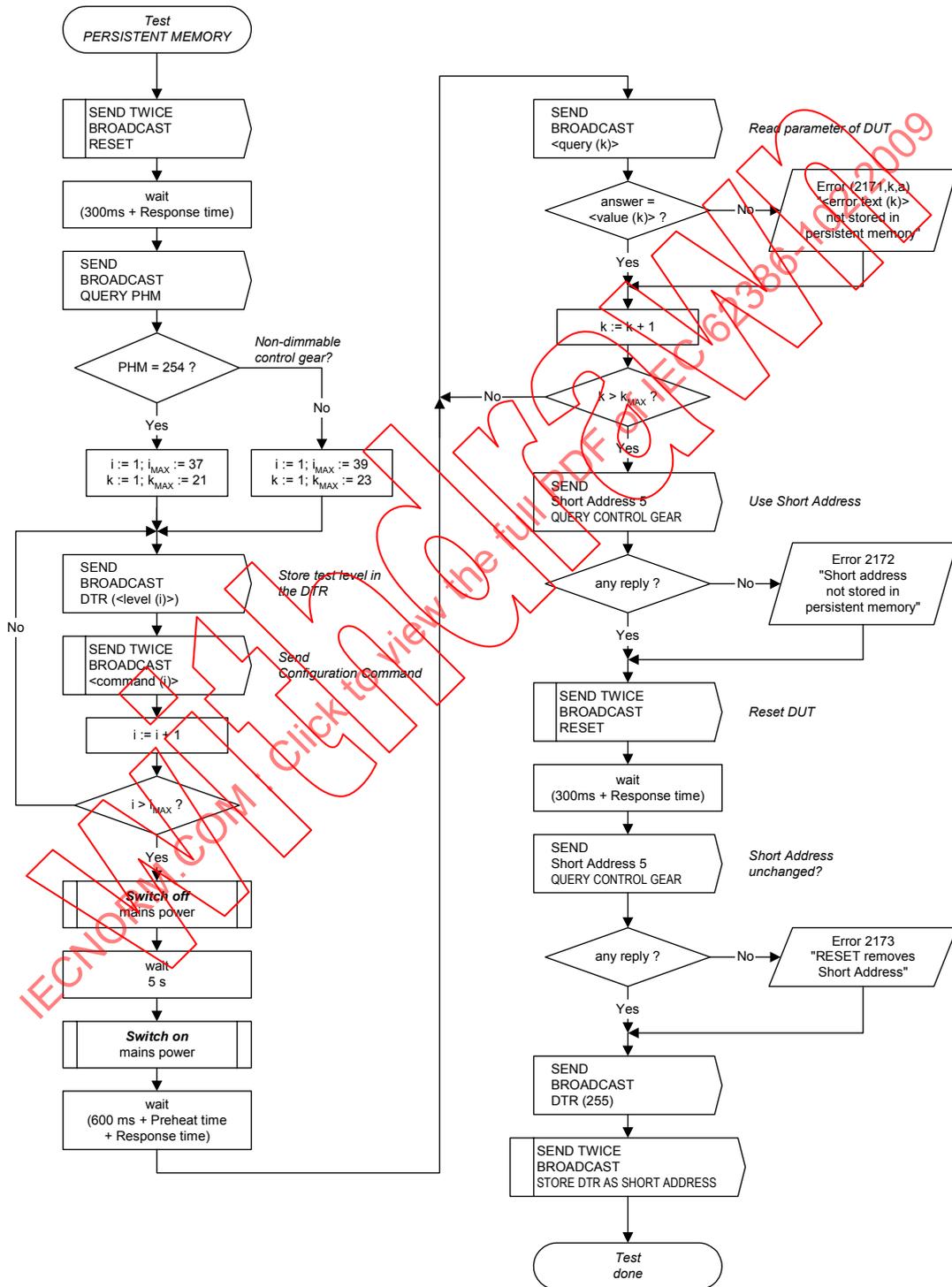


Figure 31 – Séquence d'essais 'Persistent memory'

**Tableau 12 – Paramètres pour la séquence d'essais 'Persistent memory'**

i	<command (i)>	<level (i)>	k	<query (k)>	<value (k)>	<error text (k)>
1	ADD TO GROUP 0	10	1	QUERY GROUP 0-7	0xFF	GROUP 0-7
2	ADD TO GROUP 1	10	2	QUERY GROUP 8-15	0xFF	GROUP 8-15
3	ADD TO GROUP 2	10	3	QUERY SCENE LEVEL 0	10	SCENE 0
4	ADD TO GROUP 3	10	4	QUERY SCENE LEVEL 1	10	SCENE 1
5	ADD TO GROUP 4	10	5	QUERY SCENE LEVEL 2	10	SCENE 2
6	ADD TO GROUP 5	10	6	QUERY SCENE LEVEL 3	10	SCENE 3
7	ADD TO GROUP 6	10	7	QUERY SCENE LEVEL 4	10	SCENE 4
8	ADD TO GROUP 7	10	8	QUERY SCENE LEVEL 5	10	SCENE 5
9	ADD TO GROUP 8	10	9	QUERY SCENE LEVEL 6	10	SCENE 6
10	ADD TO GROUP 9	10	10	QUERY SCENE LEVEL 7	10	SCENE 7
11	ADD TO GROUP 10	10	11	QUERY SCENE LEVEL 8	10	SCENE 8
12	ADD TO GROUP 11	10	12	QUERY SCENE LEVEL 9	10	SCENE 9
13	ADD TO GROUP 12	10	13	QUERY SCENE LEVEL 10	10	SCENE 10
14	ADD TO GROUP 13	10	14	QUERY SCENE LEVEL 11	10	SCENE 11
15	ADD TO GROUP 14	10	15	QUERY SCENE LEVEL 12	10	SCENE 12
16	ADD TO GROUP 15	10	16	QUERY SCENE LEVEL 13	10	SCENE 13
17	STORE DTR AS SCENE 0	10	17	QUERY SCENE LEVEL 14	10	SCENE 14
18	STORE DTR AS SCENE 1	10	18	QUERY SCENE LEVEL 15	10	SCENE 15
19	STORE DTR AS SCENE 2	10	19	QUERY POWER ON LEVEL	10	POWER ON LEVEL
20	STORE DTR AS SCENE 3	10	20	QUERY SYSTEM FAILURE LEVEL	10	SYSTEM FAILURE LEVEL
21	STORE DTR AS SCENE 4	10	21	QUERY FADE TIME / FADE RATE	0xAA	FADE TIME / FADE RATE
22	STORE DTR AS SCENE 5	10	22	QUERY MAX LEVEL	PHM + 1	MAX LEVEL
23	STORE DTR AS SCENE 6	10	23	QUERY MIN LEVEL	PHM + 1	MIN LEVEL
24	STORE DTR AS SCENE 7	10				
25	STORE DTR AS SCENE 8	10				
26	STORE DTR AS SCENE 9	10				
27	STORE DTR AS SCENE 10	10				
28	STORE DTR AS SCENE 11	10				
29	STORE DTR AS SCENE 12	10				
30	STORE DTR AS SCENE 13	10				
31	STORE DTR AS SCENE 14	10				
32	STORE DTR AS SCENE 15	10				
33	STORE DTR AS FADE RATE	10				
34	STORE DTR AS SHORT ADDRESS	11				
35	STORE DTR AS SYSTEM FAILURE LEVEL	10				
36	STORE DTR AS POWER ON LEVEL	10				
37	STORE DTR AS FADE TIME	10				
38	STORE DTR AS MAX LEVEL	PHM + 1				
39	STORE DTR AS MIN LEVEL	PHM + 1				

### 12.2.1.8 Séquence d'essais 'DTR1'

Au cours de l'essai, la commande 273 'DATA TRANSFER REGISTER 1' procède au téléchargement de différentes valeurs, lesdites valeurs étant par ailleurs vérifiées par la commande 156 'QUERY CONTENT DTR 1'. La séquence d'essais est illustrée à la Figure 32 et les paramètres sont donnés dans le Tableau 13.

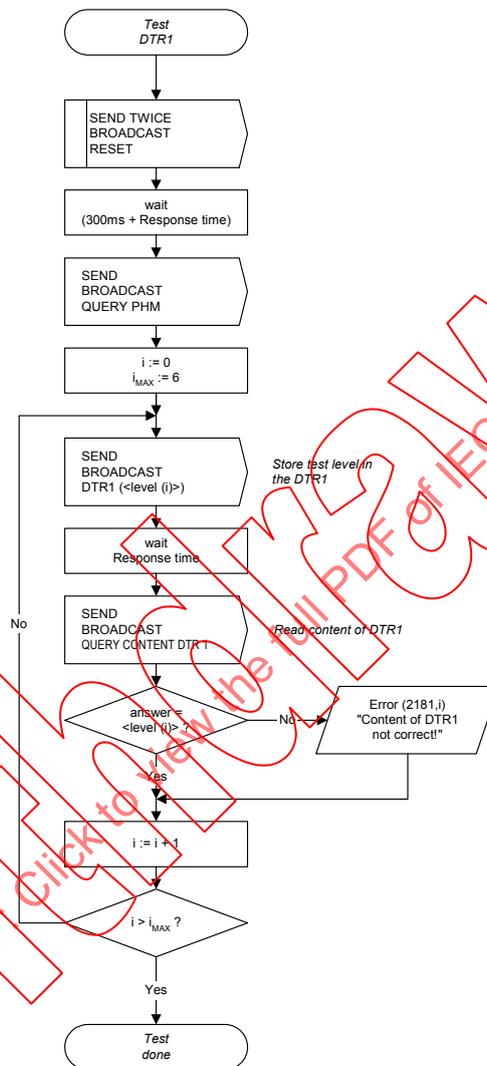


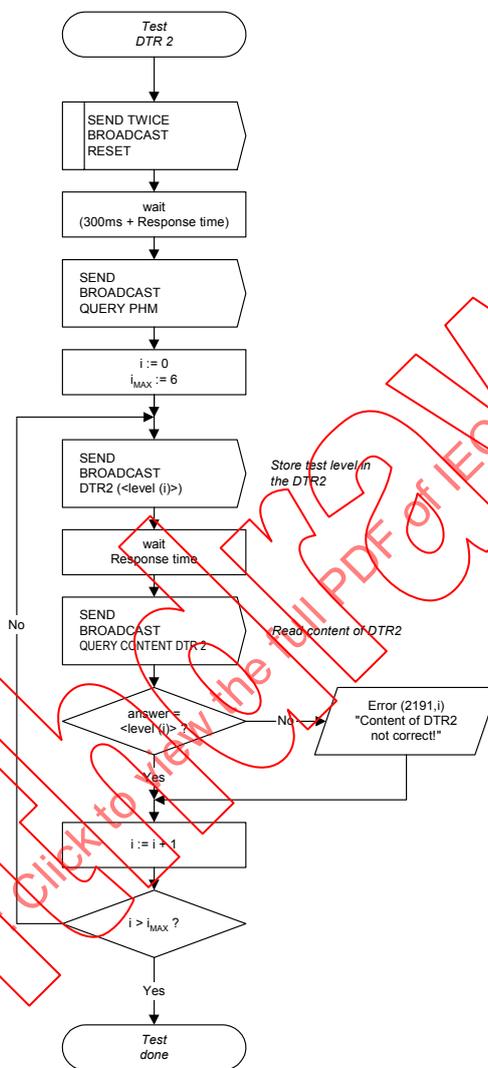
Figure 32 – Séquence d'essais 'DTR1'

Tableau 13 – Paramètres pour la séquence d'essais 'DTR1'

Etape d'essai i	<level (i)>
0	0
1	1
2	PHM
3	$(PHM + 254) / 2$
4	254
5	255
6	0

**12.2.1.9 Séquence d'essais 'DTR2'**

Au cours de l'essai, la commande 274 'DATA TRANSFER REGISTER 2' procède au téléchargement de différentes valeurs, lesdites valeurs étant par ailleurs vérifiées par la commande 157 'QUERY CONTENT DTR 2'. La séquence d'essais est illustrée à la Figure 33 et les paramètres sont donnés dans le Tableau 14.



**Figure 33 – Séquence d'essais 'DTR2'**

**Tableau 14 – Paramètres pour la séquence d'essais 'DTR2'**

Etape d'essai i	<level (i)>
0	0
1	1
2	PHM
3	$(PHM + 254) / 2$
4	254
5	255
6	0

**12.2.2 Séquences d'essais 'Arc power parameter settings'**

**12.2.2.1 Séquence d'essais 'STORE THE DTR AS MAX LEVEL'**

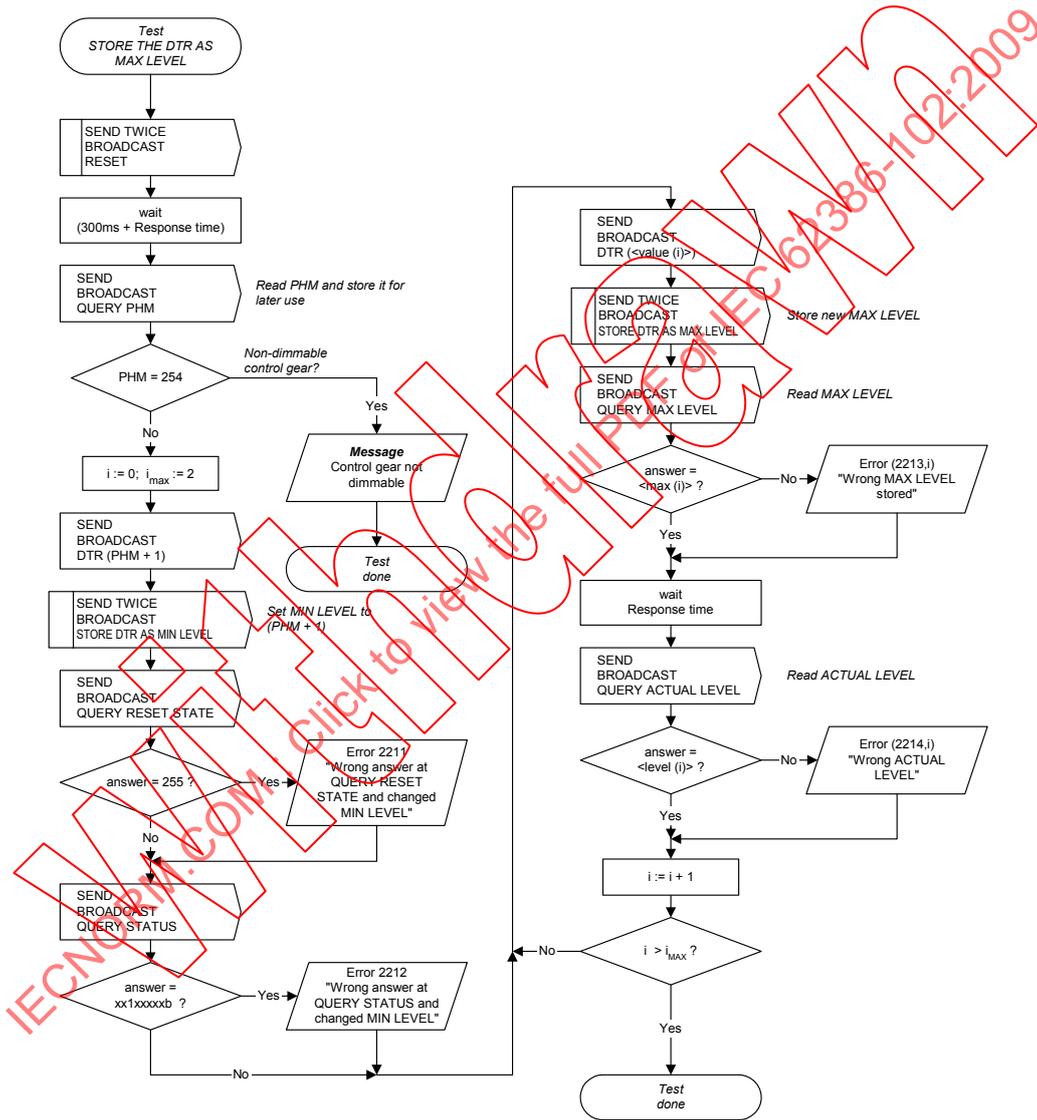
L'essai illustré à la Figure 34 doit être effectué avec trois valeurs d'essai:

Etape d'essai 0: niveau d'essai > MAX LEVEL

Etape d'essai 1: niveau d'essai < MIN LEVEL

Etape d'essai 2: MIN LEVEL < niveau d'essai < MAX LEVEL

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 15.



**Figure 34 – Séquence d'essais 'STORE THE DTR AS MAX LEVEL'**

**Tableau 15 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MAX LEVEL'**

Etape d'essai i	<value (i)>	<max (i)>	<level (i)>
0	255	254	254
1	0	PHM + 1	PHM + 1
2	253	253	PHM + 1

**12.2.2.2 Séquence d'essais 'STORE THE DTR AS MIN LEVEL'**

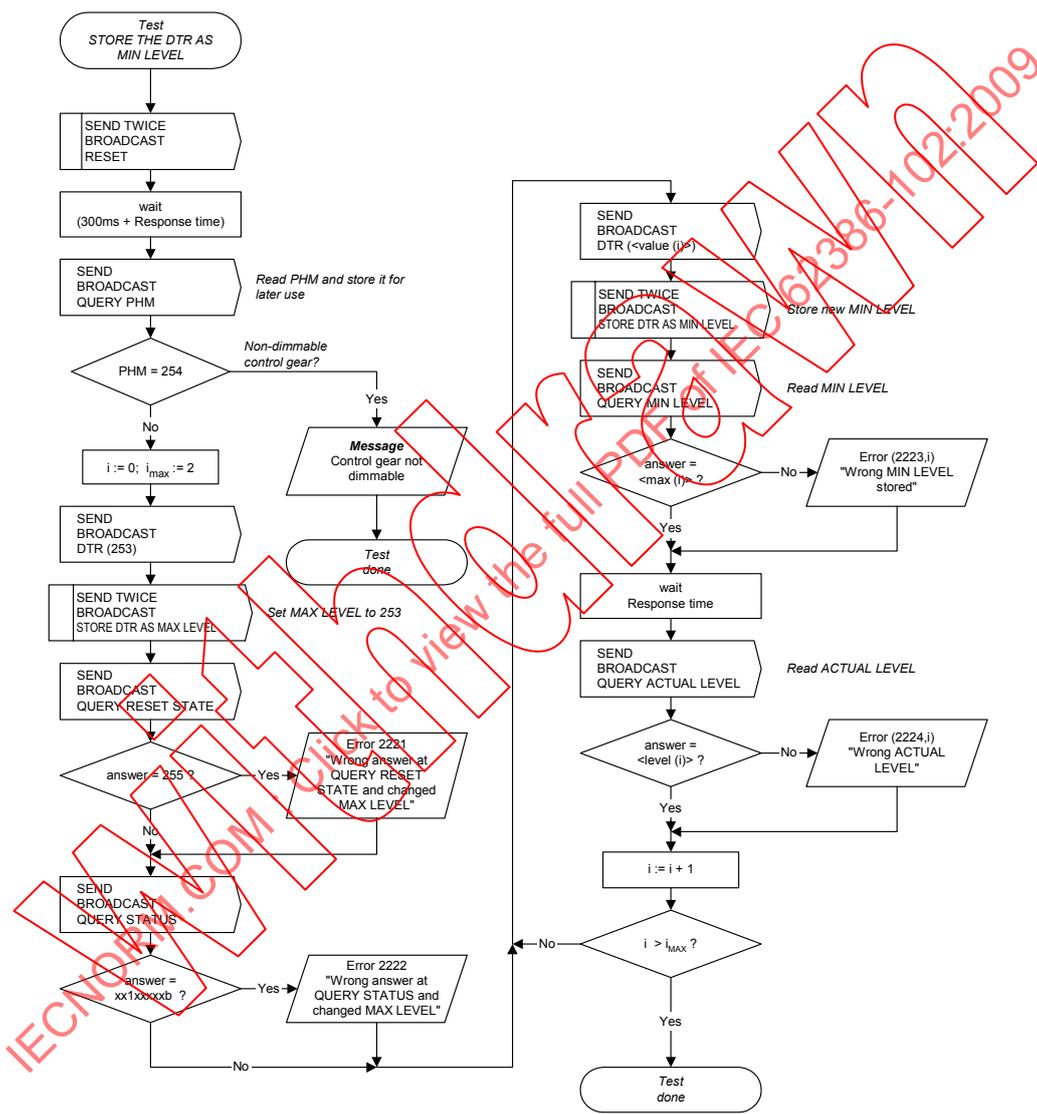
L'essai illustré à la Figure 35 doit être effectué avec trois valeurs d'essai:

Etape d'essai 0: PHYSICAL MIN LEVEL < niveau d'essai < MAX LEVEL

Etape d'essai 1: niveau d'essai > MAX LEVEL

Etape d'essai 2: niveau d'essai < PHYSICAL MIN LEVEL

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 16.



**Figure 35 – Séquence d'essais 'STORE THE DTR AS MIN LEVEL'**

**Tableau 16 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MIN LEVEL'**

Etape d'essai i	<value (i)>	<min (i)>	<level (i)>
0	PHM + 1	PHM + 1	PHM + 1
1	254	253	253
2	0	PHM	253

### 12.2.2.3 Séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL'

Dans la séquence d'essais illustrée à la Figure 36, la programmation du SYSTEM FAILURE LEVEL est soumise à essai. Le fonctionnement correct du dispositif soumis à essai en cas de défaillance système est également vérifié.

L'essai doit être effectué avec cinq valeurs d'essai:

Etape d'essai 0: MIN LEVEL < niveau d'essai < MAX LEVEL

Etape d'essai 1: niveau d'essai = MASK

Etape d'essai 2: niveau d'essai > MAX LEVEL

Etape d'essai 3: niveau d'essai = OFF

Etape d'essai 4: niveau d'essai < PHYSICAL MIN LEVEL

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 17.

**Tableau 17 – Paramètres pour la séquence d'essais  
STORE THE DTR AS SYSTEM FAILURE LEVEL**

Etape d'essai i	<value (i)>	<sys (i)>	<level (i)>	
			PHM = 254	PHM < 254
0	252	252	254	252
1	255	255	254	252
2	254	254	254	253
3	0	0	0	0
4	1	1	254	PHM + 1

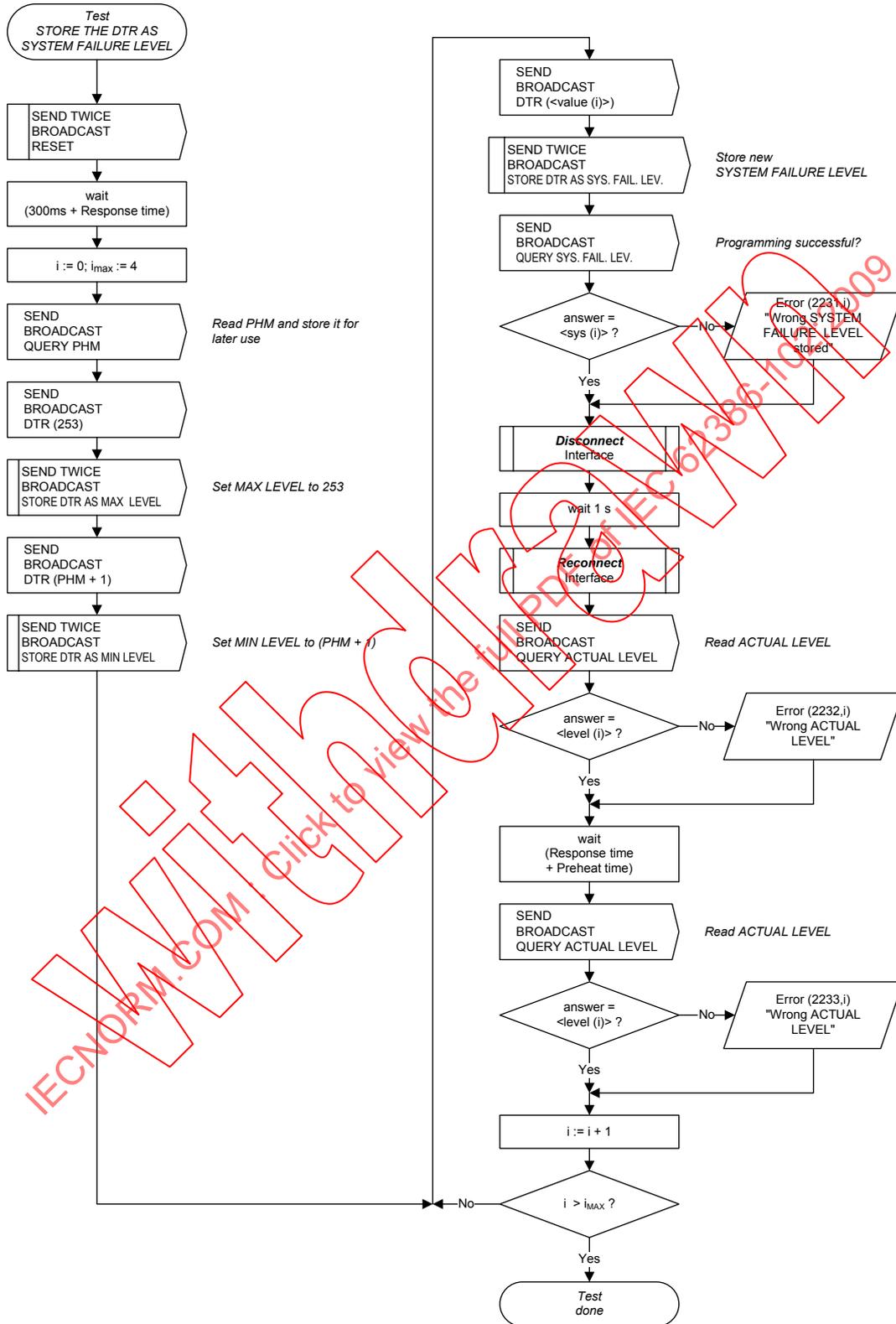


Figure 36 – Séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL'

#### 12.2.2.4 Séquence d'essais 'STORE THE DTR AS POWER ON LEVEL'

Dans la séquence d'essais illustrée à la Figure 37, la programmation du POWER ON LEVEL est soumise à essai. Le fonctionnement correct du dispositif soumis à essai en cas de mise sous tension est également vérifié.

L'essai doit être effectué avec trois valeurs d'essai:

Etape d'essai 0: niveau d'essai = 0

Etape d'essai 1: niveau d'essai =  $0.5 * (\text{PHYSICAL MIN LEVEL} + 254)$

Etape d'essai 2: niveau d'essai = 255 (MASK)

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 18.

**Tableau 18 – Paramètres pour la séquence d'essais  
'STORE THE DTR AS POWER ON LEVEL'**

Etape d'essai i	<value (i)>	<power (i)>	<level (i)>
0	0	0	0
1	$0.5 * (\text{PHM} + 254)$	$0.5 * (\text{PHM} + 254)$	$0.5 * (\text{PHM} + 254)$
2	255	255	PHM

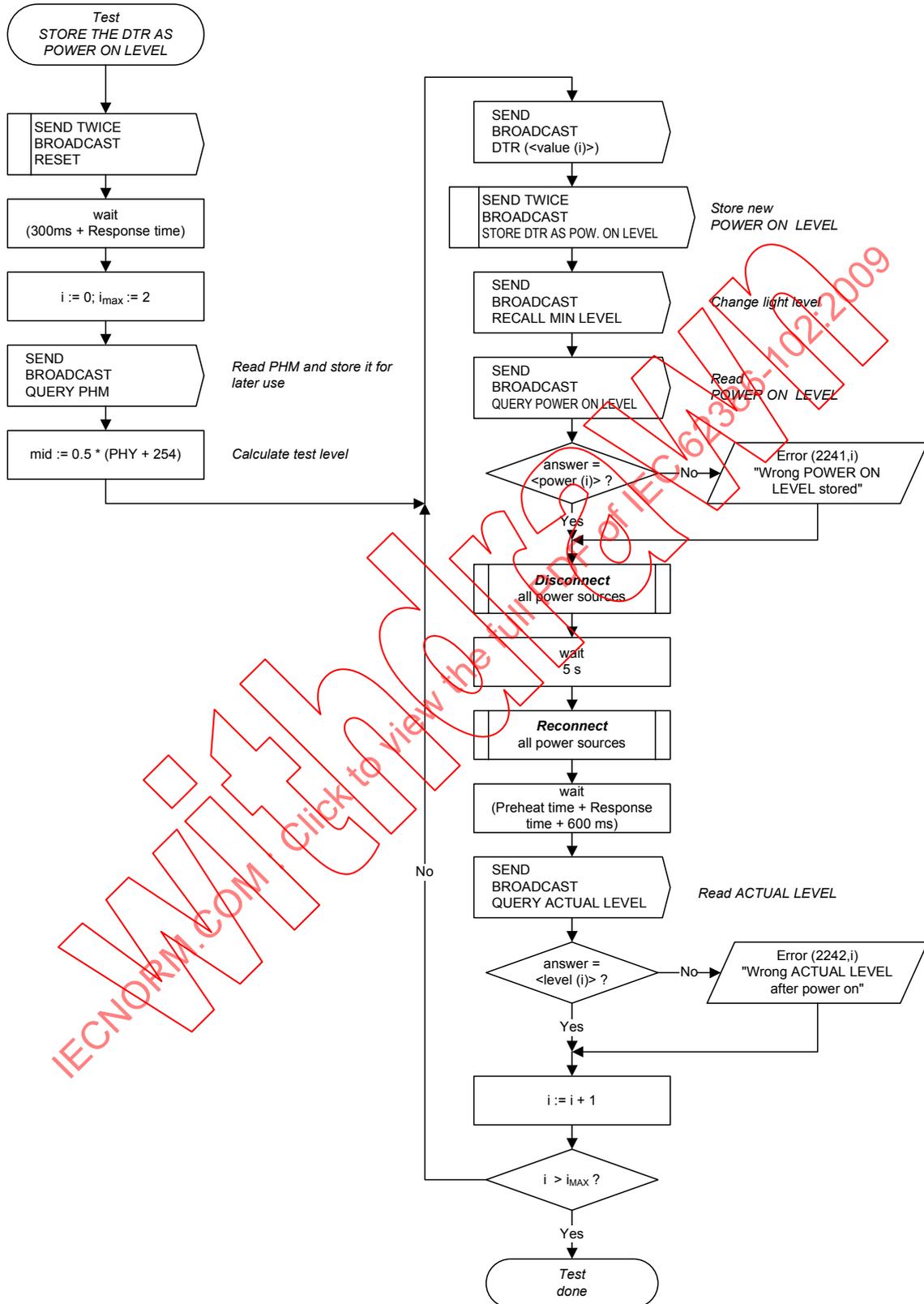


Figure 37 – Séquence d'essais 'STORE THE DTR AS POWER ON LEVEL'

### 12.2.2.5 Séquence d'essais 'STORE THE DTR AS FADE TIME'

Dans la séquence d'essais illustrée à la Figure 38, la programmation du FADE TIME est soumise à essai.

L'essai doit être effectué avec quatre valeurs d'essai:

Etape d'essai 0: valeur d'essai = 15

Etape d'essai 1: valeur d'essai = 0

Etape d'essai 2:  $0 < \text{valeur d'essai} < 15$

Etape d'essai 3: valeur d'essai  $> 15$

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 19.

**Tableau 19 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'**

Etape d'essai i	<value (i)>	<time/rate (i)>
0	15	0xF7
1	0	0x07
2	5	0x57
3	128	0xF7

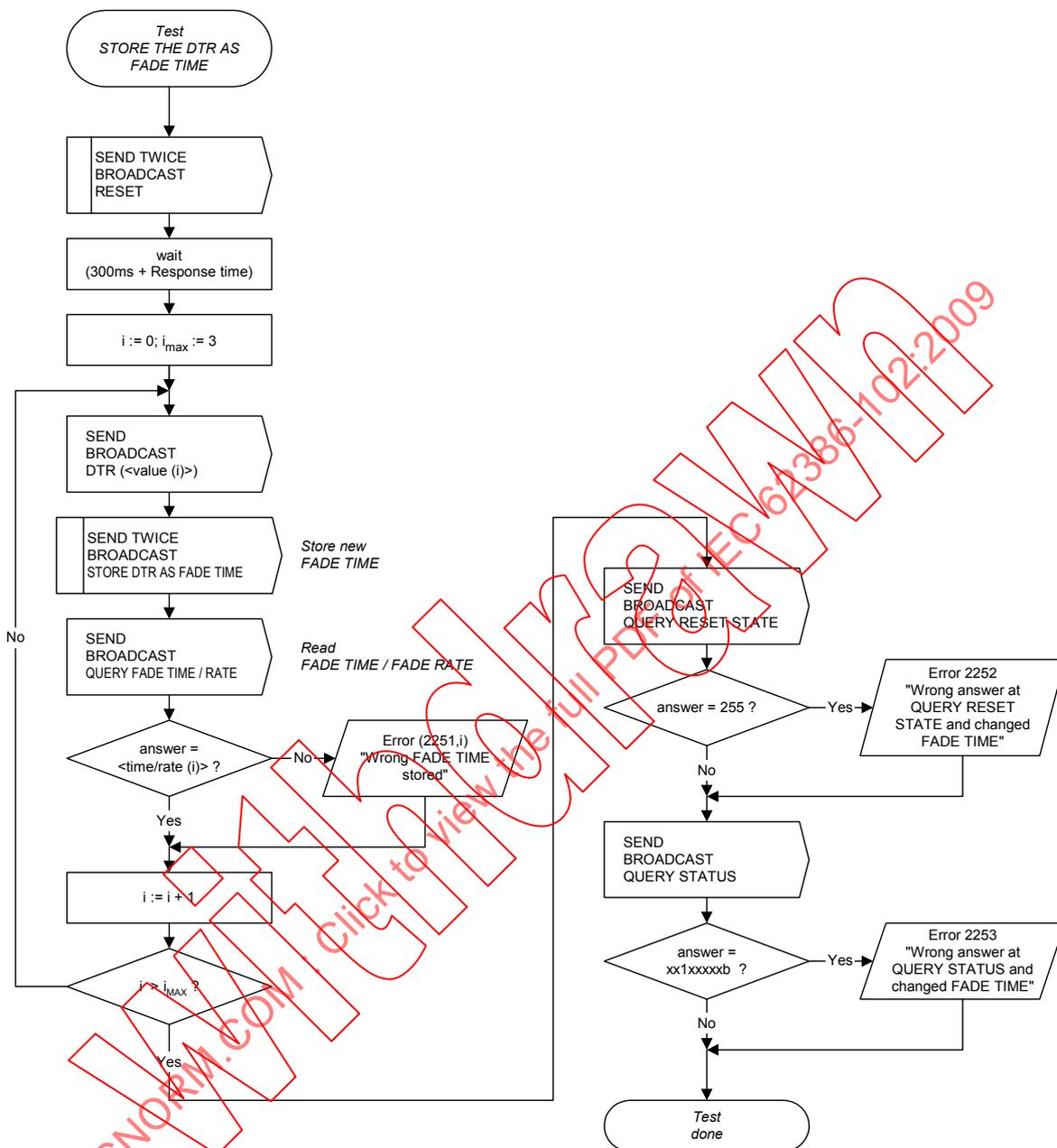


Figure 38 – Séquence d'essais 'STORE THE DTR AS FADE TIME'

### 12.2.2.6 Séquence d'essais 'STORE THE DTR AS FADE RATE'

Dans la séquence d'essais illustrée à la Figure 39, la programmation du FADE RATE est soumise à essai. L'essai doit être effectué avec cinq valeurs d'essai:

Etape d'essai 0: valeur d'essai = 15

Etape d'essai 1: valeur d'essai = 0

Etape d'essai 2:  $1 < \text{valeur d'essai} < 15$

Etape d'essai 3: valeur d'essai  $> 15$

Etape d'essai 4: valeur d'essai = 1

Les paramètres pour la séquence d'essais sont donnés dans le Tableau 20.

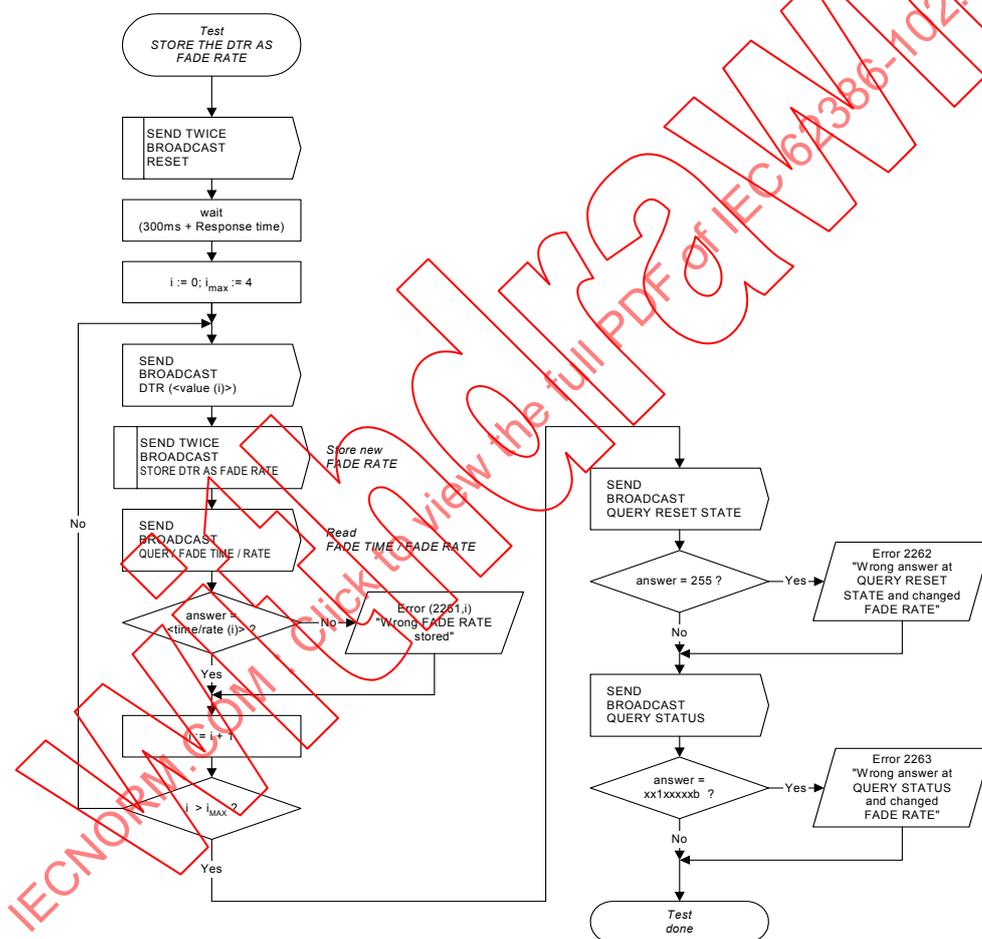


Figure 39 – Séquence d'essais 'STORE THE DTR AS FADE RATE'

Tableau 20 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'

Etape d'essai i	<value (i)>	<time/rate (i)>
0	15	0x0F
1	0	0x01
2	5	0x05
3	128	0x0F
4	1	0x01

12.2.2.7 Séquence d'essais 'STORE THE DTR AS SCENE' / 'GO TO SCENE'

La séquence d'essai illustrée à la Figure 40 doit être utilisée pour vérifier la mémorisation et le rappel de scénario du dispositif soumis à essai. Les paramètres pour l'essai sont donnés dans le Tableau 21.

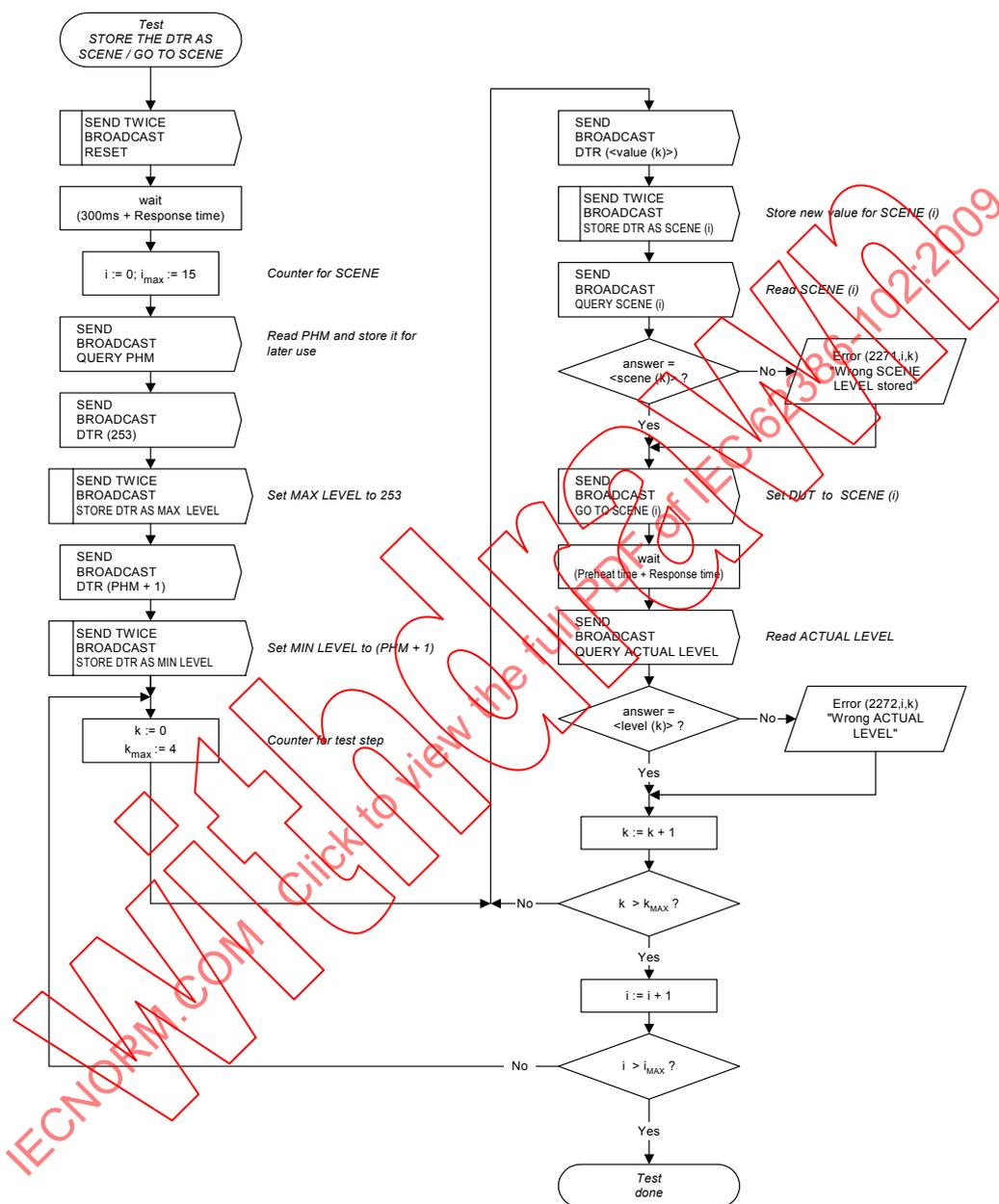


Figure 40 – Séquence d'essais 'STORE THE DTR AS SCENE' / 'GO TO SCENE'

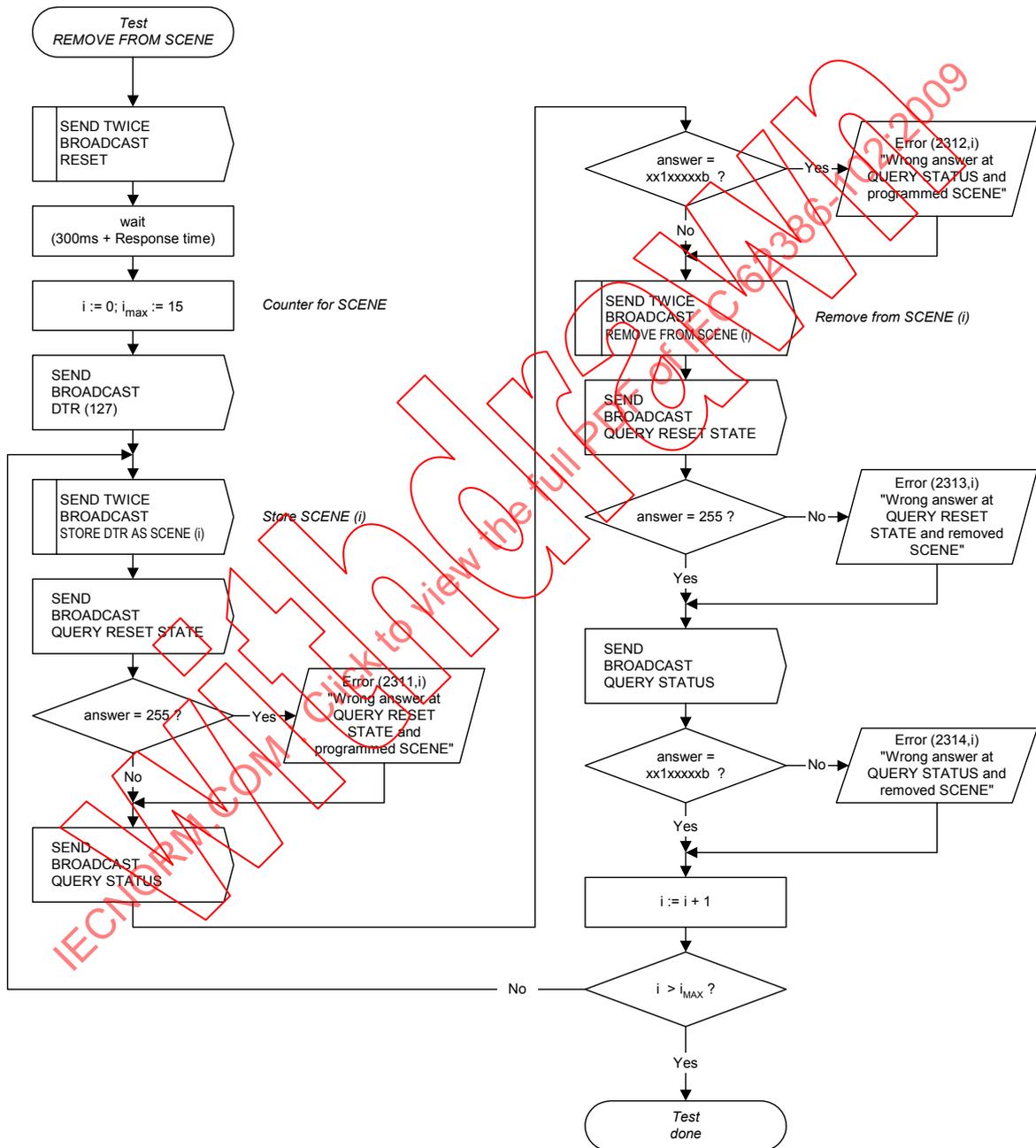
Tableau 21 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'

Etape d'essai k	<value (k)>	<scene (k)>	<level (k)>	
			PHM = 254	PHM < 254
0	1	1	254	PHM + 1
1	0	0	0	0
2	255	255	0	0
3	252	252	254	252
4	254	254	254	253

**12.2.3 Séquences d'essais 'System parameter settings'**

**12.2.3.1 Séquence d'essais 'REMOVE FROM SCENE'**

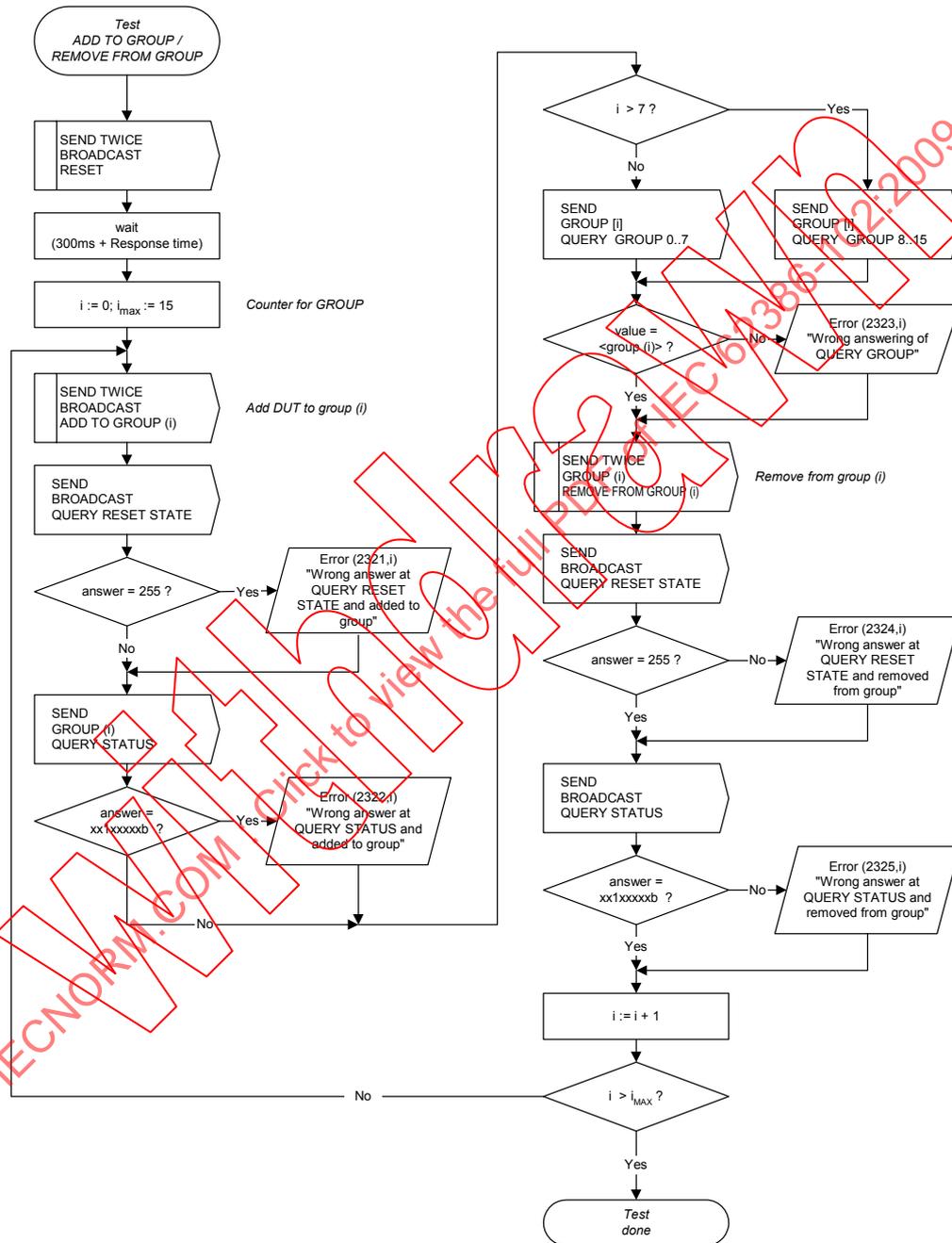
La séquence d'essai illustrée à la Figure 41 doit être utilisée pour vérifier les commandes 80 à 95 REMOVE FROM SCENE. La valeur 127 est mémorisée dans chaque registre du scénario du dispositif soumis à essai. La commande REMOVE FROM SCENE est ensuite envoyée. Les réponses correctes des commandes QUERY RESET STATE et QUERY STATUS sont également vérifiées par essai.



**Figure 41 – Séquence d'essais 'REMOVE FROM SCENE'**

**12.2.3.2 Séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP'**

L'essai doit être effectué pour chaque groupe. L'appareillage est ajouté au groupe. Le fonctionnement correct des commandes QUERY RESET STATE et QUERY STATUS est ensuite vérifié par essai. Après cela, l'appareillage est retiré du groupe utilisant l'adresse de groupe. La séquence d'essais est illustrée à la Figure 42 et les paramètres sont donnés dans le Tableau 22.



**Figure 42 – Séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP'**

**Tableau 22 – Paramètres pour la séquence d'essais  
'ADD TO GROUP' / 'REMOVE FROM GROUP'**

Etape d'essai i	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
<group (i)>	1	2	4	8	16	32	64	128	1	2	4	8	16	32	64	128

### 12.2.3.3 Séquence d'essais 'STORE THE DTR AS SHORT ADDRESS'

Dans la séquence d'essais illustrée à la Figure 43, différentes adresses courtes sont programmées à l'aide de l'adresse courte programmée à l'étape précédente. La commande QUERY MISSING SHORT ADDRESS et le bit d'adresse courte de la réponse à la commande QUERY STATUS sont également soumis à essai. Les deux commandes STORE THE DTR AS SHORT ADDRESS et la commande intermédiaire doivent être envoyées en l'espace d'une période de 100 ms.

Les paramètres pour l'essai sont donnés dans le Tableau 23.

**Tableau 23 – Paramètres pour la séquence d'essais  
'STORE THE DTR AS SHORT ADDRESS'**

Etape d'essai i	<value (i)>	<address 1 (i)>	<address 2 (i)>	<test 1 (i)>	<test 2 (i)>
0	3	broadcast	short address 1	No	x0xxxxxb
1	127	short address 1	short address 63	No	x0xxxxxb
2	31	short address 63	short address 15	No	x0xxxxxb
3	129	short address 15	short address 15	No	x0xxxxxb
4	30	short address 15	short address 15	No	x0xxxxxb
5	1	short address 15	short address 0	No	x0xxxxxb
6	255	short address 0	broadcast	Yes	x1xxxxxb

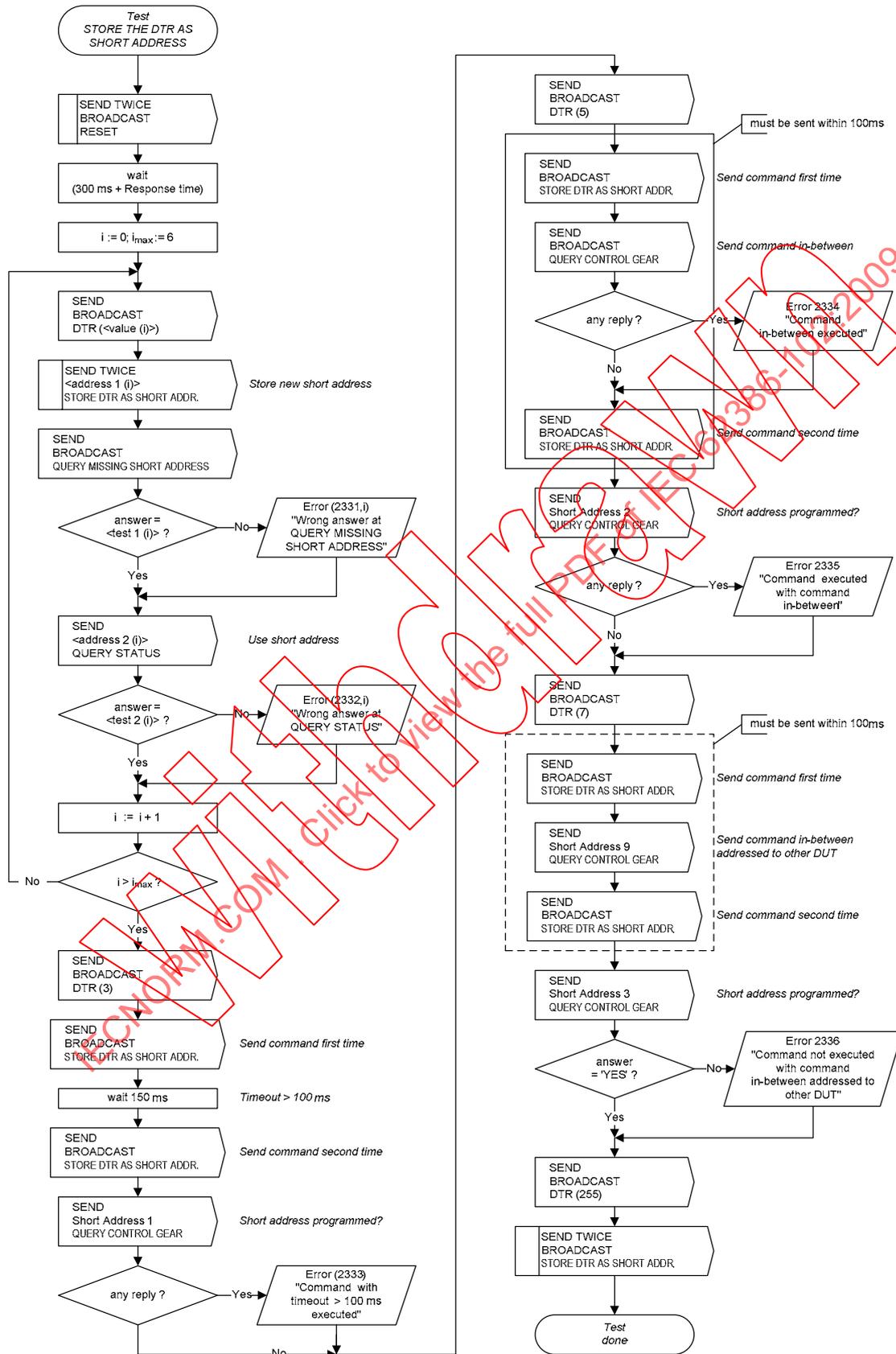


Figure 43 – Séquence d'essais 'STORE THE DTR AS SHORT ADDRESS'

### 12.2.4 Séquences d'essais 'Memory Access'

#### 12.2.4.1 Séquence d'essais 'Memory Bank 0'

La séquence d'essai illustrée à la Figure 44 doit être utilisée pour soumettre à essai l'accès aux emplacements de mémoire du bloc de mémoire 0.

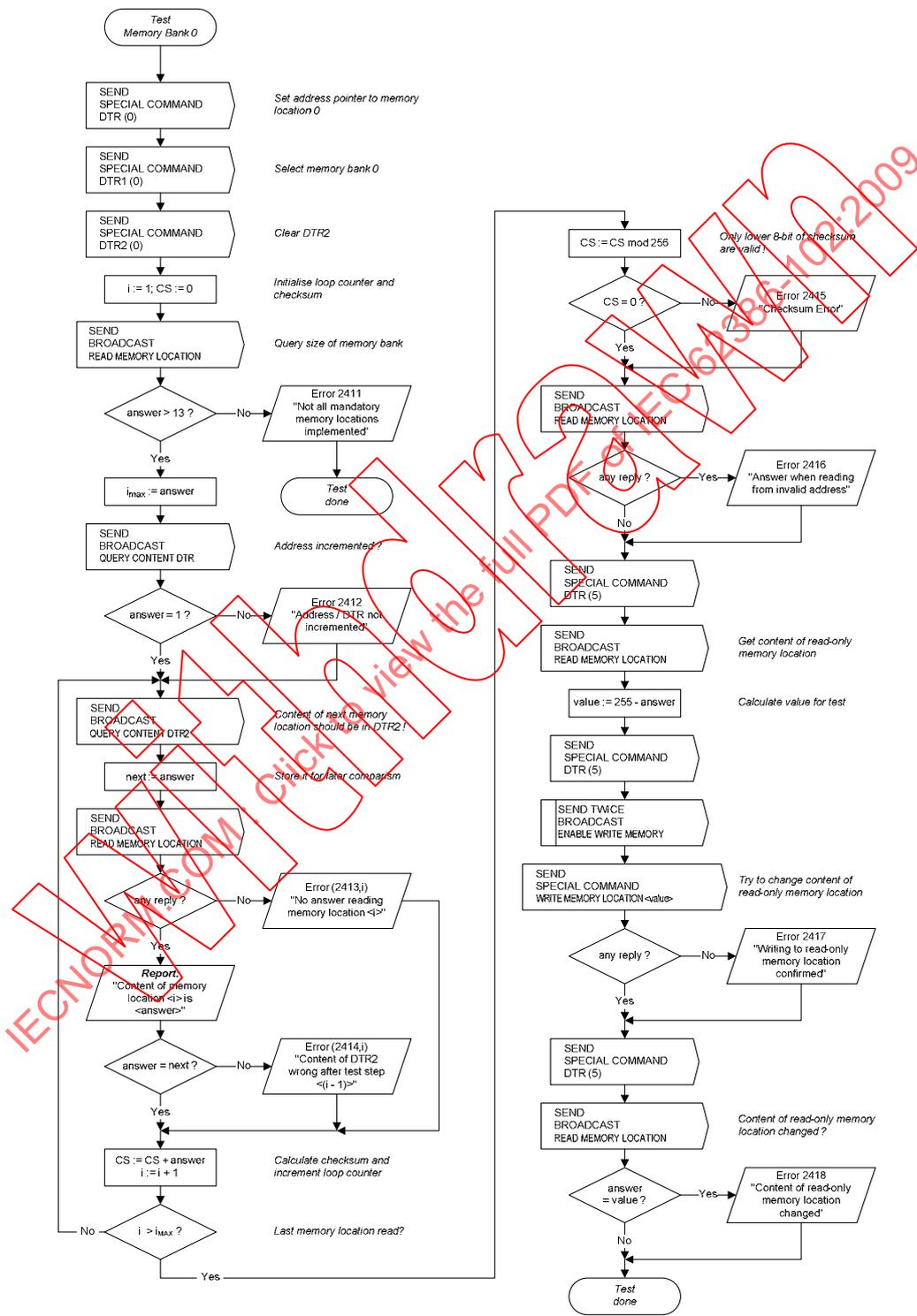


Figure 44 – Séquence d'essais 'Memory Bank 0'